

MARCELO MONARI BACCARO

FONTE DC VARIÁVEL CHAVEADA COM
TOPOLOGIA *FORWARD*: UMA APLICAÇÃO DE
CONTROLE DIGITAL LQR/LQG.

São Paulo
2021

MARCELO MONARI BACCARO

**FONTE DC VARIÁVEL CHAVEADA COM
TOPOLOGIA *FORWARD*: UMA APLICAÇÃO DE
CONTROLE DIGITAL LQR/LQG.**

Trabalho apresentado à Escola Politécnica
da Universidade de São Paulo para ob-
tenção do Título de Engenheiro Engenheiro
Mecatrônico.

São Paulo
2021

MARCELO MONARI BACCARO

**FONTE DC VARIÁVEL CHAVEADA COM
TOPOLOGIA *FORWARD*: UMA APLICAÇÃO DE
CONTROLE DIGITAL LQR/LQG.**

Trabalho apresentado à Escola Politécnica
da Universidade de São Paulo para ob-
tenção do Título de Engenheiro Engenheiro
Mecatrônico.

Orientador:

Prof. Dr. Eduardo Lorenzetti Pellini

São Paulo
2021

AGRADECIMENTOS

Agradeço a minha família, especialmente os meus pais e a minha irmã, pelo apoio, atenção e paciência ao longo de vários anos. Também a agradeço o meu orientador pela paciência em lidar comigo em um projeto longo e complexo.

ABSTRACT

This course conclusion work presents the design and virtual implementation of a variable DC switch-mode power supply with two-transistor forward converter topology, in a way that its electronic components are selected from commercial catalogs, except by the transformer, which is designed. The dynamics of power electronics is studied to obtain a linearized averaged model. The control algorithm follows the discrete-time state feedback paradigm with integral action, in which its gain is obtained by minimizing a quadratic functional with an infinite horizon execution (LQR). In addition, the controller employs the infinite horizon Kalman filter (LQG) as a state observer.

The virtual implementation takes place in two parts. In the first part, simulations are done in Matlab/Simulink of the controller together with the averaged linear model of the switch-mode power supply, in which the ability of the controller to solve the servo-mechanism problem is tested, that is, if the closed-loop system converges to a given reference. And, in the second part, simulations are done in the PSIM of the controller together with the equivalent circuit of the switch-mode source implemented with block diagrams, in which the traceability of the closed-loop system is again tested, but the variation of the output voltage in steady state is also verified. In both parts, it is considered the presence of noise, both inside the DC-DC converter and in the measurement of the output voltage, and the non-linearity of the quantization, which occurs due to the limited resolution of the ADC and DAC, making the discrete-time control a digital control.

The simulations tested the controller in several scenarios, both in case the source had the nominal design parameters of the controller and in cases with parameter disturbances, input voltage variations, load variations and the presence of unmodeled fast dynamics and constant disturbance. In all scenarios, the controller managed to make the closed-loop system converge to the reference, which gives it robust stability. Furthermore, in cases where the load does not force the forward converter to be in DCM, the controller performance satisfies the project requirements even with load variations, which gives it a certain performance robustness.

Finally, the output voltage variation in steady state tests show that the variation is acceptable, mainly, in the case of switch-mode power supply with nominal parameters and small disturbances in the system. However, the switch-mode power supply still needs some care with the design of EMI noise suppressors to compete with commercial power supplies.

Keywords – Power supply, DC-DC converter, Forward converter, Digitalization, Discrete-time control, LQR control, LQG estimator, Kalman filter, High-frequency transformer.

RESUMO

Este trabalho de conclusão de curso apresenta o projeto e implementação virtual de uma fonte chaveada variável de tensão contínua com a topologia do conversor *forward* com dois transistores, de maneira que os seus componentes eletrônicos são selecionados de catálogos comerciais, exceto pelo transformador, que é projetado. A dinâmica da eletrônica de potência é estudada para obter um modelo médio linearizado. O algoritmo de controle segue o paradigma de realimentação de estados em tempo discreto com ação integral, em que o seu ganho é obtido por minimização de um funcional quadrático com uma execução de horizonte infinito (LQR). Além disso, o controlador emprega o filtro de Kalman de horizonte infinito (LQG) como observador de estados.

A implementação virtual ocorre em duas partes. Na primeira parte, faz-se simulações no Matlab/Simulink do controlador em conjunto com o modelo médio linear da fonte chaveada, em que testa-se a capacidade do controlador resolver o problema de servomecanismo, ou seja, se o sistema em malha fechada converge para uma dada referência. E, na segunda parte, faz-se simulações no PSIM do controlador em conjunto com o circuito equivalente da fonte chaveada implementado com diagramas de blocos, em que novamente testa-se a rastreabilidade do sistema em malha fechada, mas também verifica-se a variação da tensão de saída em regime permanente. Em ambas as partes, considera-se a presença de ruído, tanto dentro do conversor DC-DC quanto na medição da tensão de saída, e a não-linearidade da quantização, que ocorre devido a resolução limitada do ADC e do DAC, tornando o controle em tempo discreto em controle digital.

As simulações testaram o controlador em diversos cenários, tanto no caso da fonte ter os parâmetros nominais de projeto do controlador quanto em casos com perturbações nos parâmetros, variações de tensão de entrada, variações de carga e presença de dinâmica rápida não modelada e perturbação constante. Em todos os cenários o controlador conseguiu fazer o sistema em malha fechada convergir para a referência, o que lhe confere robustez de estabilidade. Além disso, nos casos em que a carga não obriga o conversor *forward* a estar em DCM, a performance do controlador satisfaz os requerimentos de projeto mesmo com variações de carga, o que lhe confere certa robustez de performance.

Por fim, os testes da variação da tensão de saída em regime permanente mostram que a variação é aceitável, principalmente, no caso da fonte chaveada com parâmetros nominais e pequenas perturbações no sistema. Porém, a fonte chaveada ainda precisa de um cuidado com o projeto de supressores de ruído EMI para competir com as fontes comerciais.

Palavras-Chave – Fonte de alimentação, Conversor DC-DC, Conversor *forward*, Digitalização, Controle em tempo discreto, Controle LQR, Estimador LQG, Filtro de Kalman, Transformador de alta-frequência.

LISTA DE TABELAS

1	Topologias de fontes chaveadas de acordo com a potência (e corrente) máxima de saída. Extraído do site: [1].	32
2	Seleção do núcleo do transformador.	51
3	Resultados de simulação do algoritmo de design do conversor forward com 2 transistores	66
4	Continuação da tabela 3	66
5	Continuação da tabela 4	67
6	Resultados das simulações com parâmetros casados, tensão de entrada nominal 179.6V, carga puramente resistiva, resoluções ADC=10-bits e DAC=5-bits, e ruídos $\sigma_{5V}^2 = 2.81 \cdot 10^{-6}$ e $\sigma_{25V}^2 = 1.4 \cdot 10^{-5}$	140
7	Resultados das simulações com parâmetros casados, tensão de entrada nominal 179.6V, carga resistiva, indutiva 50mH e com gerador de tensão 2V, todos em série, resoluções ADC=10-bits e DAC=5-bits, e ruídos $\sigma_{5V}^2 = 2.81 \cdot 10^{-6}$ e $\sigma_{25V}^2 = 1.4 \cdot 10^{-5}$	140
8	Resultados das simulações com parâmetros levemente descasados, tensão de entrada nominal 179.6V, carga puramente resistiva, resoluções ADC=10-bits e DAC=5-bits, e ruídos $\sigma_{5V}^2 = 2.81 \cdot 10^{-6}$ e $\sigma_{25V}^2 = 1.4 \cdot 10^{-5}$	140
9	Resultados das simulações com parâmetros fortemente casados, tensão de entrada nominal 179.6V, carga puramente resistiva, resoluções ADC=10-bits e DAC=5-bits, e ruídos $\sigma_{5V}^2 = 2.81 \cdot 10^{-6}$ e $\sigma_{25V}^2 = 1.4 \cdot 10^{-5}$	140

LISTA DE FIGURAS

1	Diagrama geral de fontes chaveadas com controle digital	29
2	Conversor forward com 2 transistores.	33
3	Conversor buck.	33
4	Formas de onda dos sinais do conversor forward ideal com dois transistores.	34
5	Modelo linear do transformador	41
6	Curva B-H de histerese de núcleos de transformadores para duas aplicações distintas.	45
7	Configuração de transformador com primário e secundário intercalados. Imagem retirada do capítulo 17 do livro [2].	55
8	Filtro LC passa-baixa ideal	70
9	Diagrama de Bode do filtro LC	71
10	Filtro LC passa-baixa com resistências parasitas	72
11	Combinação dos circuitos: filtro EMI; ponte de diodos; e filtro capacitivo.	74
12	Formas de onda do circuito retificador em combinação com o filtro capacitivo, ambos idealizados e em regime permanente.	75
13	Secundário do conversor forward com transistores Q_1 e Q_2 conduzindo.	84
14	Secundário do conversor forward com transistores Q_1 e Q_2 não conduzindo e indutor L magnetizado.	85
15	Secundário do conversor forward com transistores Q_1 e Q_2 não conduzindo e indutor L desmagnetizado.	86
16	Diagrama de controle no espaço de estados com ação integral e observador.	101
17	Diagrama do Simulink representando a malha fechada do conversor forward com modelo médio.	112
18	Diagrama do Simulink dentro do bloco uC da figura 17.	113

19	Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruídos $\sigma^2 = 10^{-8}$ e resoluções ADC = 16-bits e DAC = 10-bits.	116
20	Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 141.4V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.	116
21	Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.	117
22	Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 200V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.	117
23	Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 0.1\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.	119
24	Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 1k\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.	119
25	Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros pouco descasados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.	120
26	Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros muito descasados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.	120
27	Diagrama de blocos no PSIM da fonte chaveada com carga resistiva.	123
28	Diagrama de blocos no PSIM dentro do bloco uC da figura 27.	123
29	Diagrama de blocos no PSIM dentro do bloco MA da figura 28.	123
30	Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-8}$ e resoluções ADC=16-bits e DAC=10-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.	125

31	Outras variáveis da simulação da figura 30: i_L (vermelho) é a corrente do indutor L_{buck} , v_C (azul) é a tensão do capacitor C_{buck} e i_C (verde) é a corrente do capacitor C_{buck}	127
32	Mais variáveis da simulação da figura 30: V_I (vermelho) é a tensão de entrada do conversor, i_L (azul) é a corrente de entrada do conversor e i_{Bulk} (verde) é a corrente do capacitor $DClink$	128
33	Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.	129
34	Zoom no período 0.03s a 0.04s da figura 33.	129
35	Zoom no período 0.08s a 0.09s da figura 33.	130
36	Zoom no período 0.11s a 0.12s da figura 33.	130
37	Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 141.4V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.	131
38	Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 200V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.	131
39	Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 5\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.	132
40	Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 30\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.	132

- 41 Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 100\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle. 134
- 42 Diagrama de blocos no PSIM da fonte chaveada com mudança abrupta de carga resistiva. 134
- 43 Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6V$, variação de carga $R_{load} = 15 \rightarrow 45 \rightarrow 15\Omega$ nos instantes 0.04s e 0.08s, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle. 136
- 44 Diagrama de blocos no PSIM da fonte chaveada com carga resistiva e indutiva com gerador de tensão em série. 136
- 45 Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados com carga resistiva $R_{load} = 10\Omega$ indutiva $L_{load} = 10mH$ e com gerador de tensão em série $V_{EMF,load} = 2V$, $V_I = 179.6V$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle. 138
- 46 Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros levemente descasados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle. 138
- 47 Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros fortemente descasados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle. 139

LISTA DE SIGLAS

Acrônimos utilizados ao longo do texto:

AC	Corrente alternada (<i>Alternating Current</i>)
ADC	Conversor analógico-digital (<i>Analog-Digital Converter</i>)
AWG	Escala americana de bitolas de fios (<i>American Wire Gauge</i>)
BCM	Modo de condução de fronteira (<i>Boundary Conduction Mode</i>)
CCM	Modo de condução contínuo (<i>Continuous Conduction Mode</i>)
DC	Corrente contínua (<i>Direct Current</i>)
DCM	Modo de condução descontínuo (<i>Discontinuous Conduction Mode</i>)
DPWM	Modulação digital por largura de pulso (<i>Digital Pulse-Width Modulation</i>)
DSP	Processador de sinal digital (<i>Digital Signal Processor</i>)
FIR	Resposta ao impulso finita (<i>Finite Impulse Response</i>)
IID	Independente e ideticamente distribuído (<i>Independent and Identically Distributed</i>)
IIR	Resposta ao impulso infinita (<i>Infinite Impulse Response</i>)
LQI	Linear quadrático integral (<i>Linear Quadratic Integral</i>)
LQG	Linear quadrático gaussiano (<i>Linear Quadratic Gaussian</i>)
LQR	Regulador linear quadrático (<i>Linear Quadratic Regulator</i>)
LTR	Recuperação de transferência da malha (<i>Loop Transfer Recovery</i>)
MCM	Modo de condução mista (<i>Mixed Conduction Mode</i>)
MIMO	Múltiplas entradas e múltiplas saídas (<i>Multiple-Input Multiple-Output</i>)
PFC	Correção de fator de potência (<i>Power Factor Correction</i>)
PID	Proporcional integral derivativo (<i>Proportional Integral Derivative</i>)
PWM	Modulação por largura de pulso (<i>Pulse-Width Modulation</i>)
QFT	Teoria quantitativa da realimentação (<i>Quantitative Feedback Theory</i>)
RLS	Mínimos quadrados recursivos (<i>Recursive Least Squares</i>)
RMS	Raiz do valor médio quadrático ou valor eficaz (<i>Root Mean Square</i>)

SISO Uma entrada e uma saída (*Single-Input and Single-Output*)

SSA Médio no espaço de estados (*State Space Averaged*)

SMPS Fonte chaveada (*Switch-Mode Power Supply*)

SNR Razão entre sinal e ruído (*Signal-to-Noise Ratio*)

WGN Ruído branco gaussiano (*White Gaussian Noise*)

ZCS Chaveamento em corrente nula (*Zero Current Switching*)

ZOH Segurador de ordem zero (*Zero Order Holder*)

ZVS Chaveamento em tensão nula (*Zero Voltage Switching*)

ZVZCS Chaveamento em tensão nula (*Zero Voltage Zero Current Switching*)

SUMÁRIO

1	Introdução	16
1.1	Objetivos	17
1.1.1	Objetivos secundários	18
1.2	Justificativas	19
1.3	Metodologia e apresentação da obra	20
2	Estado da arte	21
2.1	Topologias	21
2.2	A topologia <i>forward</i>	22
2.3	Modelagem	24
2.4	Controle	25
2.5	Digitalização extremada	27
3	Desenvolvimento do projeto	29
3.1	Topologia do conversor	32
3.2	Tensões de entrada	35
3.3	Design dos componentes do conversor forward	36
3.3.1	Condições iniciais de projeto	36
3.3.2	Relação de espiras do transformador	37
3.3.3	Ciclos máximo e mínimo de trabalho na tensão máxima de saída	37
3.3.4	Indutância do filtro LC passa-baixa da saída	38
3.3.5	Capacitância do filtro LC passa-baixa da saída	39
3.3.6	Diodos D_3 e D_4	40
3.3.7	Transformador	40

3.3.7.1	Indutância magnetizante mínima ($L_{m,min}$) do transformador	42
3.3.7.2	Design do transformador	43
3.3.7.3	Outras perdas no núcleo do transformador	52
3.3.7.4	Parâmetros do modelo linear do transformador	55
3.3.7.5	Algoritmo de design do transformador	57
3.3.8	Transistores Q1 e Q2	60
3.3.9	Diodos D1 e D2	60
3.3.10	Potência dissipada e eficiência	61
3.3.11	Algoritmo de design do conversor	63
3.3.12	Iterações do algoritmo de design	65
3.4	Limites da carga resistiva	67
3.4.1	Limite superior da carga resistiva	67
3.4.2	Limite inferior da carga resistiva	68
3.5	Frequências de ressonância e de corte do filtro de saída	69
3.5.1	Análise do filtro LC passa-baixa ideal	70
3.5.2	Análise do filtro LC com resistências parasitas	71
3.6	Design do circuito retificador com filtro capacitivo	73
3.7	Modelo dinâmico do conversor DC-DC	80
3.7.1	Modelo chaveado	81
3.7.2	Modelo chaveado do conversor forward	83
3.7.3	Modelo médio	87
3.7.4	Modelo médio do conversor forward	89
3.7.5	Modelo médio discretizado do conversor forward	90
3.8	Projeto do controlador digital	92
3.8.1	Controle por imposição de polos	94
3.8.2	Controle ótimo LQR	95

3.8.3	Controle com ação integral	100
3.8.4	Observadores de Luenberguer	104
3.8.5	Filtro de Kalman e observador LQG	107
3.8.6	Algoritmo do controlador LQR/LQG com ação integral	109
4	Simulações e resultados	111
4.1	Simulação no Matlab	112
4.1.1	Simulação com parâmetros casados e baixo ruído	114
4.1.2	Simulação com parâmetros casados e alto ruído	115
4.1.3	Simulação com parâmetros descasados e alto ruído	118
4.2	Simulação no PSIM	121
4.2.1	Simulação com parâmetros casados e baixo ruído	125
4.2.2	Simulação com parâmetros casados e alto ruído	126
4.2.2.1	Carga puramente resistiva $R = 10\Omega$	127
4.2.2.2	Carga puramente resistiva $R = 5\Omega$	127
4.2.2.3	Carga puramente resistiva $R = 30\Omega$	128
4.2.2.4	Carga puramente resistiva $R = 100\Omega$	133
4.2.2.5	Alteração rápida de carga puramente resistiva	133
4.2.2.6	Carga resistiva e indutiva com gerador de tensão em série	133
4.2.3	Simulação com parâmetros descasados e carga puramente resistiva $R = 10\Omega$	137
4.2.4	Estatísticas da oscilação da tensão de saída em regime permanente	139
5	Conclusões e Comentários	142
5.1	Trabalhos Futuros	143
	Referências	145
	Apêndice A – Códigos em Matlab	154

A.1	Algoritmo de design do conversor forward	154
A.2	Algoritmo de design do transformador	157
A.3	Diagrama de Bode do filtro LC	160
A.4	Ponte de diodos e filtro capacitivo	161
A.5	Projeto e simulação do controlador	162
A.6	Bloco <i>DigCtrl</i> do Simulink	164
A.7	Simulação do controlador com planta modificada	165
A.8	Bloco <i>Controller</i> do PSIM	166

1 INTRODUÇÃO

A evolução da microeletrônica das últimas décadas possibilitou a miniaturização e o barateamento de equipamentos eletrônicos, como os computadores, tornando-os mais acessíveis ao consumo pelo público geral. A eletrônica de potência se beneficia diretamente dessa democratização de produtos eletrônicos, pois isto aumenta a quantidade de dispositivos que precisam uma alimentação regulada, o que abrange desde o gerenciamento energético dentro de aparelhos pessoais e os seus recarregadores portáteis, até sistema de distribuição de energia, que possuem em comum o fato de serem estudados por essa área da eletrônica.

A eletrônica de potência não provê apenas arquiteturas de *hardware*, com componentes e dispositivos, para a resolução de problemas que envolvem a regulação do fluxo de energia elétrica entre sistemas. Por exemplo, a regulação do fluxo de energia entre a rede elétrica e um motor elétrico de maneira que pode-se deixá-lo com uma dada velocidade de rotação constante. Para isto, a arquitetura do hardware eletrônico de potência, sozinha, é insuficiente, e faz-se necessário ter um sistema de controle em malha fechada para regular esse fluxo.

Desde o início a microeletrônica e eletrônica de potência oferecem suporte mútuo. Antigamente, o sistema de controle de sistemas de potência só poderia ser realizado com componentes eletromecânicos ou analógicos, como capacitores, indutores e amplificadores operacionais, o que limitava o projeto do controlador apenas às técnicas clássicas simples. Mas, com a evolução da microeletrônica, sistemas digitais tornaram-se mais acessíveis, o que possibilitou o uso abrangente de controladores digitais, na forma de um dispositivo computacional digital e seu *software*, fazendo interface com os demais componentes de potência.

Sistemas de controle são extremamente abrangentes e comuns, especialmente no setor industrial. Com a demanda crescente de inovação, performance, precisão e eficiência na engenharia, os sistemas físicos foram sendo estudados com maior profundidade e modelos mais complexos surgiram, além dos controladores que acompanharam este aumento de

complexidade. Entretanto, realizar os controladores mais complexos (como o de realimentação de estados, preditivo, linearização entrada-saída, modo de deslizamento, entre outros) em sistemas analógicos é difícil ou até impossível. Assim, o controle digital ganhou espaço. E os sistemas de controle aplicados à eletrônica de potência também seguiram esta tendência, gerando conversores de potência quase que completamente digitais, o que aumentou não apenas a sua performance e eficiência, mas também a sua flexibilidade e configuração.

Com o tempo, até mesmo as fontes lineares ajustáveis de tensão contínua utilizadas por décadas em laboratórios de eletrônica foram substituídas por fontes chaveadas ajustáveis de tensão contínua completamente digitais, com dimensões reduzidas, mais leves, com mais funções de operação e interface com usuário, por exemplo até de conexão sem fio com *smartphones* para seu ajuste.

É neste cenário de um mundo extremamente digitalizado e computacional que foi escolhido como tema para um trabalho de conclusão de curso de engenharia, o projeto de uma fonte chaveada de bancada com controle digital. Esse tema abrange várias áreas de conhecimento, é amplamente multidisciplinar (envolvendo eletrônica, controle, sistemas digitais, mecânica, termodinâmica, mecatrônica), e multiprofissional (pois serve tanto a finalidade de uma bancada de técnico em eletrônica até como fonte para aplicações diversas de engenharia). O objetivo, metodologias e resultados são mostrado adiante nesta obra.

1.1 Objetivos

Todo projeto de engenharia começa com a definição de um problema a ser resolvido, assim como os requisitos que tornam alguma de suas soluções aceitável sob um dado ponto de vista. O problema geral que uma fonte de alimentação de corrente contínua (DC) deve resolver é prover energia a uma carga, mantendo uma dada regulação em sua tensão de saída. Os seus requisitos mais estritos dependem do tipo de aplicação para esta fonte.

Neste projeto, o tema escolhido foi de projetar uma fonte DC de bancada, ajustável ou variável, capaz de alimentar um conjunto de cargas variado, chaveada, com eficiência aumentada com relação a outros tipos de fontes, como fontes lineares. Este tipo de produto já existe no mercado, e sua especificação é bastante vasta. Consultando-se alguns produtos consagrados, foi possível se estabelecer algum consenso sobre suas características e capacidades. Ao analisar os resultados de pesquisa do site [3], foram levantadas algumas dessas características mais comuns em fontes comerciais:

1. Tensão de saída: 0V a 30V;
2. Corrente de saída: 0A a 10A;
3. Saídas: uma ou duas saídas de tensão independentes;
4. Tensão eficaz de entrada: 100V a 240V;
5. Frequência da rede: 50Hz e 60Hz;
6. Variação de tensão na saída (*voltage ripple*): $< 0.2\% + 10\text{mV}$;
7. Variação de corrente na saída (*current ripple*): $< 0.2\% + 10\text{mA}$;
8. Eficiência: superior a 75%;
9. Proteção contra curto-circuito e sobrecarga;
10. Dois modos de operação: tensão constante e corrente constante.

O objetivo principal deste trabalho é realizar o projeto de uma fonte, seguindo como especificação os itens acima de (1) a (8). Entretanto, nesse projeto pretende-se obter uma precisão na tensão da saída menos ambiciosa, com oscilações inferiores a 0.5%. Além disso, a tensão eficaz de entrada será considerada como apenas o valor nominal de 127V, numa faixa de operação entre 100V a 140V, considerado uma única frequência, de 60Hz. Nestes termos, considerando a corrente e a tensão máximas de saída, a potência máxima da fonte é de ordem de $30\text{V} \cdot 10\text{A} = 300\text{W}$.

1.1.1 Objetivos secundários

Somente neste ponto do texto, o autor prefere utilizar um discurso em primeira pessoa.

O projeto da fonte chaveada é um pretexto para um objetivo mais amplo na minha vida acadêmica como engenheiro, que é estudar e me aprofundar na área de eletrônica de potência e de sistemas de controle. Assim, este trabalho é uma oportunidade para eu estudar a bibliografia a respeito de fontes de alimentação, aplicar técnicas de projeto de circuitos elétricos e eletrônica de potência chaveada, além de estudar e aplicar as técnicas de modelagem de circuitos eletrônicos chaveados para simular e prever o seu funcionamento com uma malha de controle. Além disso, esta malha de controle também deve ser projetada, o que também representa uma oportunidade de aplicar técnicas de controle digital moderno, e em tempo discreto, em um projeto real de engenharia.

Também tenho o objetivo de disponibilizar livremente este trabalho, torna-o um projeto de hardware aberto de uma fonte de alimentação para uso em uma bancada de instrumentos, como para um laboratório de eletrônica.

Infelizmente, devido à ocasião da pandemia de COVID-19, não foi possível estipular metas e objetivos de criar verdadeiramente as placas de circuito impresso e a montagem de um protótipo real para uso e testes em laboratório, para futura qualificação e certificação para uso. Entretanto, em minhas pretensões acadêmicas, pretendo realizar esse e outros objetivos num futuro mestrado.

1.2 Justificativas

Na área da robótica industrial, existe uma demanda por máquinas de precisão que operam com precisão nanométrica. Para atingir tal ordem de precisão, é necessário um casamento do projeto mecânico, do projeto elétrico e do projeto do controlador.

Este problema pode ser resolvido ao projetar um controlador que utiliza um modelo global. Entretanto, esta abordagem requer um novo projeto para cada modificação. Uma abordagem modularizada agilizaria novos projetos, além de apresentar maior flexibilidade, de forma a separar o controle de cada motor em um ou mais *drivers*, e utilizar uma estrutura de controle hierárquico.

Assim, para obter um controle preciso do torque e da velocidade do motor, pode-se fazer um acionamento de precisão modularizado e otimizado para o seu motor, em que o controle levaria em consideração a dinâmica tanto da eletrônica de potência quanto da máquina elétrica rotativa.

Para o caso de um motor DC, pode-se extrapolar ainda mais o conceito da modularização, e fazer um *driver* que considere apenas a dinâmica da eletrônica de potência, mas que enxergue o motor apenas como uma carga resistiva e indutiva genérica. Desta maneira, este acionamento poderia se comportar como uma fonte DC variável, que deveria seguir uma tensão de referência (para obter um controle simples e veloz) e, eventualmente alguma outra estratégia de controle adicional, para se obter outros tipos de controle, como de torque.

Esta linha de raciocínio exemplifica como duas áreas da eletrônica de potência, *drivers* de motores e fontes de tensão, podem estar intimamente ligadas. A resolução do problema de um projeto de uma fonte DC variável chaveada é uma experiência geral, mínima, com eletrônica de potência, capaz de envolver praticamente todos os conceitos relacionados

aos acionamentos modernos. Além disso, este trabalho permite criar um instrumento essencial de bancada para um laboratório de eletrônica, num projeto aberto, de domínio público, com detalhe para a seleção de componentes, dimensionamento, modelagem e previsibilidade de seu controle.

1.3 Metodologia e apresentação da obra

De forma simplificada, a metodologia de desenvolvimento empregada envolve as seguintes etapas:

1. Pesquisar e selecionar na literatura circuitos de eletrônica de potência que sejam capazes de controlar a tensão de saída de uma fonte DC chaveada, dado um conjunto de requisitos;
2. Determinar os parâmetros dos componentes eletrônicos do circuito selecionado, incluindo o transformador, os transistores, os diodos, os indutores e os capacitores;
3. Pesquisar e selecionar na literatura uma técnica de modelagem de sistemas dinâmicos que descreva o comportamento do circuito de eletrônica de potência selecionado, de forma que o modelo seja linear;
4. Pesquisar e selecionar na literatura estratégias de controle digital no espaço de estados para sistemas lineares, além de técnicas de identificação de sistemas para garantir robustez ao controlador;
5. Gerar o algoritmo de controle digital selecionado para ser executado num programa de microcontrolador;
6. Utilizar um software de simulação de eletrônica de potência para analisar o comportamento da tensão de saída do circuito de eletrônica de potência em malha fechada com o controlador digital.

A partir do próximo capítulo, toda esta metodologia é apresentada em detalhes nesta obra.

2 ESTADO DA ARTE

Atualmente, o tema da fontes de alimentação chaveadas já é bastante maduro após várias décadas de pesquisa. Portanto, trata-se de uma área que possui muitos trabalhos feitos, onde é necessário dispende tempo para juntar os artigos e os livros mais relevantes, que tratam de topologias e algoritmos de controle específicos de uma aplicação.

No Estado da Arte, foram compilados as principais referências nos tópicos de topologia, modelagem, controle e digitalização extrema, aplicados ao contexto de fontes DC chaveadas. Nesta análise, foram dadas ênfases à topologia *forward*, ao modelo médio linearizado, e ao controle digital LQR / LQG.

2.1 Topologias

A área de eletrônica de potência possui um grande número de arquiteturas para conversores de potência. Dentre elas, temos o grupo de conversores DC-DC, que pode ser dividido entre não-isolados e isolados, ou seja, se possuem ou não um transformador para desacoplar eletricamente (isolamento galvânico) a entrada da saída. Estes conversores também podem ser divididos entre chaveados por PWM - que usam modulação de largura de pulso (PWM), e ressonantes - que usam uma modulação de frequência de pulso (PFM) ou uma combinação de PFM com PWM, gerando a PWMF.

No subconjunto dos não-isolados e chaveados por PWM, as seguintes arquiteturas de conversores são as mais comuns: buck (step-down), boost (step-up), buck-boost, Cúk (boost-buck) e SEPIC (Zeta). As principais referências sobre a modelagem e a análise destas topologias clássicas são os livros consagrados sobre eletrônica de potência, tais como: cap. 7 de [4]; cap. 5 de [5]; cap. 4 de [6]; cap. 6 de [7]; cap. 6 de [8]; e cap. 2 a 4 de [9].

No subconjunto dos isolados e chaveados por PWM, as seguintes arquiteturas de conversores são as mais comuns: flyback (derivado do buck-boost), forward (derivado do

buck), push-pull (derivado do buck), half-bridge (derivado do buck), full-bridge (derivado do buck), e também as versões isoladas do boost, do Cúk e do SEPIC. Novamente, as principais referências sobre a modelagem e análise destas topologias clássicas são os livros: cap. 10 de [4]; cap. 13 de [5]; cap. 5 de [6]; cap. 7 de [7]; cap. 6 de [8]; e cap. 5 a 8 de [9].

Os conversores ressonantes, isolados ou não, também são muito utilizados, embora sejam mais complexos. Eles são excelentes para aumentar a eficiência energética do circuito, além de possibilitar o chaveamento dos transistores em tensão nula e/ou corrente nula (*soft switching*), o que promove um aumento da vida útil do equipamento e diminui o ruído eletromagnético (EMI). Dentre eles, temos alguns que se destacam como os amplificadores de classe D e classe E, e os conversores CLL e LLC. Referências sobre este tópico são mais escassas, mas existem alguns livros texto, como: [10, 11]; cap. 9 de [4]; cap. 7 de [5]; cap. 6 de [6]; cap. 9 de [7]; e parte IV de [8].

Existe uma diversidade muito grande de conversores DC-DC [12] além desses mais tradicionais. Para citar alguns, temos os conversores: integrados (úteis para PFC) [13], cascadeados [14], multi-quadrante [15], de Luo [14], capacitor chaveado [16], síncronos [11], *interleaved* (intercalado) seriais e paralelos [17, 18], múltiplas entradas e saídas [19], *multilevel* [20], e arquiteturas de *soft switching* [21–23].

Fontes de tensão DC chaveadas só utilizam conversores isolados, sendo ressonante ou não, por uma questão de segurança como mostram os *handbooks* consagrados [24–26]. Cada arquitetura tem vantagens, desvantagens e aplicações mais comuns como mostrado no Apêndice 1C do livro [24], que está de acordo com o site [1].

2.2 A topologia *forward*

Segundo as análises feitas, a topologia mais adequada para atender aos requisitos apresentados nos objetivos deste trabalho é a topologia *forward*. Esta topologia é apresentada com detalhes a seguir.

Como mostram os artigos [27, 28], a topologia *forward* tem a sua origem em 1956 usando um terceiro enrolamento no transformador para resetar o seu núcleo, ou despolarizá-lo/desmagnetizá-lo. Em 1975, apareceu a versão com 2 transistores, que se tornou o padrão para fontes chaveadas cuja potência de saída estivesse entre 200W e 1kW. A ideia é fazer com que cada transistor fique com metade da tensão de entrada. Desta forma, pode-se utilizar transistores mais baratos, além de simples diodos para desmagnetizar o núcleo, sem a necessidade de um terceiro enrolamento.

Em 1981, foi aplicado o conceito de *active clamp* (grampeamento ativo), que permite com que uma parte da energia magnética do transformador seja armazenada em capacitores e indutores no primário, para depois reaproveitá-la. Isso permite uma rápida desmagnetização do núcleo, possibilitando um *duty cycle* acima de 50%. Além disto, ele ocasiona tensões e correntes mais baixas durante o chaveamentos do transistor (*soft switching* [29–31]), o que reduz o estresse nos componentes, e diminui o ruído ocasionado por interferência eletromagnética (EMI) em outras partes do circuito e em outros equipamentos na vizinhanças da fonte. Entretanto, esta técnica necessita de um transistor extra para operar em antagonismo ao transistor principal, com uma pequena defasagem em seus instantes de comutação, para evitar curtos circuitos, o que aumenta consideravelmente a complexidade do *hardware* e do seu sistema de controle.

Em 1992, surgiram técnicas usando *snubber* (circuito amortecedor) LCDD e RCD [32], que fazem algo semelhante ao *active clamp* mas com circuitos ressonantes e sem um transistor extra.

Desde então, tornou-se comum observar a topologia *forward* em alguma dessas três versões e combinações: 2 transistores [4–9, 24–26, 33–35], *active clamp* [24–26, 29–31, 36–41] e *snubber* [24–26, 32].

Existem ainda versões com diferentes retificadores no secundário. Dentre eles, destacam-se as seguintes versões: 2 diodos (geralmente PN, Schottky ou SiC), 2 transistores sincronizados (geralmente BJT, power MOSFET, IGBT ou SiC) [30, 36, 37, 42] e 2 transistores sincronizados auto-acionados [31, 41, 43]. A versão com dois diodos é a mais simples e a mais comum, entretanto, ela tem uma queda de tensão em cada diodo. Para resolver isto, a versão com dois transistores síncronos troca os diodos por transistores, pois eles produzem um queda de tensão menor. Entretanto, é preciso pelo menos um circuito de driver para acioná-los. Para resolver este novo problema, a última versão citada utiliza as próprias tensões no secundário do conversor para acionar os transistores síncronos. Porém, dependendo das tensões e correntes envolvidas e da tecnologia dos transistores, nem sempre é possível utilizar esta versão [43].

O acionamento dos transistores precisa ser feito com um circuito especial, o *driver*, uma vez que cada transistor necessita de um mínimo de corrente para sua comutação, que não pode ser retirada de qualquer ponto do conversor. O projeto deste circuito em si já é um problema complexo de design elétrico, como mostra o livro [44].

O chaveamento do transistor gera ruído por interferência eletromagnética (EMI) na linha de alimentação e transmissão. Assim, é preciso colocar um filtro passa-baixa ou

passa-faixa na interface com a fonte principal de energia do sistema. Geralmente, emprega-se um filtro LC com um indutor do tipo *choke* para evitar a propagação de distorções pela interface. Nos capítulos 18 e 19 do livro [45] e também no capítulo 17 do livro [8], mostra-se como projetar tal filtro.

Como as fontes DC chaveadas empregam conversores DC-DC isolados, existe a necessidade de selecionar um transformador, que geralmente é de ferrite ou laminado para esta aplicação, sendo o de ferrite mais utilizado devido à operação com alta frequência de chaveamento, por apresentar menos perdas.

Na topologia *forward*, ao contrário da topologia *flyback*, o transformador não tem a função de armazenar energia no seu campo magnético, pois a energia fica armazenada num indutor conectado à saída. Assim, o núcleo do transformador não precisa ter entreferro, também chamado por *gapped-core*. As equações e algoritmos usados no design e seleção do transformador estão presentes nos capítulos 4 e 5 do livro [46], nos capítulos 7 e 11 do livro [47] e no capítulo 12 do livro [8].

Componentes da eletrônica de potência, especialmente os transistores, esquentam durante sua operação. Para evitar uma falha eletrotérmica, ou uma grande variação das grandezas elétricas, além de permitir estender a vida dos componentes, faz-se necessário um cuidado com o projeto térmico do dispositivo. Usualmente isso requer a utilização de aletas (para resfriamento por convecção de ar natural) e/ou convecção forçada através de um radiador com *cooler*, como mostram os livros [48, 49].

2.3 Modelagem

Os dois tipos de modelos dinâmicos mais utilizados [8, 9, 50–53] em eletrônica de potência são: *switched* (chaveado) e *averaged* (médio). Geralmente, durante a fase de design, desconsidera-se efeitos não-lineares de alta frequência, variações paramétricas ao longo do tempo, assim como efeitos parasitas e de variação com a temperatura ambiente. Assim, exceto pelos diodos e transistores que, ou são assumidos como ideais ou são modelados como componentes descontínuos resistivos lineares com queda de tensão, os demais componentes (transformador, resistor, indutor e capacitor) são modelados com equações algébricas lineares ou equações diferenciais lineares (cap. 2 do livro [50]). Entretanto, é importante ressaltar que durante as etapas de simulação de um projeto destes conversores, pode-se incluir as não linearidades e outros detalhes desses componentes.

Os modelos chaveados (cap. 3 do livro [50]), também conhecidos como modelos exatos,

utilizam uma função descontínua para modelar o comportamento ideal de um transistor operando como chave (cap. 2 do livro [50]), onde atua a variável de controle do sistema. Desta maneira, eles geram equações diferenciais ordinárias descontínuas, de tal forma que seu domínio é linear por partes, ou seja, trata-se de um *piecewise linear dynamical system*, que é não-linear. Comumente, esses modelos são bi-lineares para representar os dois estados do transistor, mas eles também podem ser tri-lineares para representar a transição entre os modos contínuo e descontínuos de condução do conversor (cap. 3 do livro [50]).

Os modelos médios são obtidos através dos modelos chaveados ao aplicar um operador integral de média temporal. Este operador pode retornar o comportamento mediano dinâmico dos níveis de tensão e corrente DC - como no caso do modelo médio clássico (cap. 14 do livro [8] e cap. 4 do livro [50]), mas também pode mostrar o comportamento de harmônicas, como no caso do modelo médio generalizado (cap. 5 do livro [50]). É importante ressaltar que ao aplicar esse operador o modelo resultante continua sendo não-linear, pois a variável de controle (embora média) nas equações ainda multiplica as variáveis de estado. Assim, um modelo linearizado é obtido com a aplicação da matriz Jacobiana em algum ponto de equilíbrio do modelo médio. A partir deste, também pode-se obter uma função de transferência contínua. Um exemplo para a topologia *forward* deste tipo modelo linear é encontrado no artigo [54].

Tanto o modelo chaveado quanto o modelo médio são de tempo contínuo, assim apenas o controle em tempo contínuo pode ser projetado diretamente. Para projetar algum controlador (sem ser por emulação) em tempo discreto, é preciso discretizar este modelo, o que pode ser feito com alguma transformação do s-plane (domínio de Laplace) para o z-plane (domínio do tempo discreto), como a transformação de Tustin (bilinear), ou alguma outra aproximação das equações diferenciais por equações de diferenças finitas, como o método preditor-corretor. Esses tópicos podem ser encontrados em livros sobre processamento de sinais discretos [55], controle digital [56] e análise numérica [57].

2.4 Controle

Assim como nas demais áreas da engenharia, existe uma quantidade muito grande de técnicas de projeto do controlador para a área de eletrônica de potência. Para citar algumas, temos: clássica; *gain-scheduling*; imposição de polos; ótimo (não-linear, horizonte finito, LQR); linearização entrada-saída; *energy-based* (Lyapunov e *passivity*); *sliding-mode*; robusto (H-Infinity, H-2, QFT); adaptativo com identificação de parâmetros;

inteligente (redes neurais, fuzzy, neuro-fuzzy, aprendizagem por reforço); com observador de estados (de Luenberger, filtro de Kalman, LQG, *sliding*); com *anti-windup* para sistemas com saturação; MPC (*model predictive control*); e digital / tempo discreto. Neste trabalho pretende-se utilizar o controle linear em tempo discreto, motivo pelo qual os controles clássicos e no espaço de estados serão enfatizados e explorados com maior atenção.

O controlador PID é muito utilizado em conversores DC-DC, tanto para controle em modo de tensão (uma única malha fechada), como em modo de corrente (duas malhas fechadas, sendo que uma é interna). A aplicação desse tipo de controlador é apresentado em livros de eletrônica de potência, como no capítulo 9 do livro [8], em uma versão em tempo contínuo, e no capítulo 19, em tempo discreto.

Se é possível aplicar PID, então certamente é possível aplicar um controlador com imposição de polos (*pole placement*). Pode-se inclusive aplicar algum controlador ótimo, como o de horizonte finito, que é obtido ao resolver iterativamente a equação diferencial de Riccati, ou o de horizonte infinito, que é obtido da solução da equação algébrica de Riccati, resultando no LQR (*Linear Quadratic Regulator*). Se implementado em espaço de estados, um controlador permite resolver problemas simples de rastreamento, como o problema de "servo-motor", em que basta utilizar a estrutura de espaço aumentado do controlador integral para conseguir fazer a saída seguir algum *setpoint* desejado, como feito nos artigos [58–60] e no capítulo 8 do livro [50]. Outra vantagem do controlador em espaço de estado é a possibilidade de usar observadores de estado e economizar em sensores das grandezas de interesse. Assim, pode-se implementar o observador de Luenberger, ou o filtro de Kalman para filtrar um ruído branco gaussiano aditivo, assim como a sua versão de horizonte infinito, o LQG (*Linear Quadratic Gaussian*). Alguns artigos [61–66], tratam da composição do controlador LQR + observador LQG.

A área de controle digital tem algumas obras consagradas do final da década de 1990, como [56, 67, 68], em que são discutidos controles clássicos, de espaço de estados, ótimos e observadores, mas também identificação de sistemas e controle preditivo, que demonstram como o controle em tempo discreto é versátil e compatível com técnicas mais avançadas de controle. Mais especificamente, a aplicação de controle digital em conversores de potência já está bastante difundida, a ponto de existirem obras dedicadas a respeito [69–71]. Alguns destes livros ainda estão presos às técnicas clássicas, como o PID discreto, embora tenham uma ligeira discussão sobre o controle no espaço de estados (sec. 2.2.1, 3.2.7 e 6.3.2 do livro [69]), com histerese (um tipo de *sliding-mode*) (sec. 2.3.2 do livro [69]), *anti-windup* (sec. 4.4 do livro [70]) e adaptativo por *autotuning* de PID (cap. 7 do livro [70]). E alguns artigos [60, 62, 63] mostram como é possível implementar controladores digitais

com a estrutura LQR + filtro de Kalman, ou LQR + LQG.

Para implementar o algoritmo de um controlador digital é necessário uma computador digital, que geralmente é um microcontrolador, um DSP ou uma FPGA [72]. Para fechar a malha de controle, não basta ter apenas as estruturas de um microprocessador, como a memória ou a ULA, é preciso ter também sensores ligados a um conversor analógico-digital (ADC), que se encarrega da digitalização e aquisição dos dados, assim como atuadores contínuos ligados a um conversor digital-analógico (DAC) ou, no caso de circuito chaveados, saídas que comandam um circuito gerador de PWM (ou gerador de DPWM [73]).

Tanto o sistema medido, quanto os sensores e o ADC impõem ruídos às grandezas a serem medidas. Portanto, é importante usar algum tipo de filtro, por exemplo, associados aos filtros de *anti-aliasing* requeridos pelo processo de digitalização das grandezas. No contexto de controle digital, pode-se usar o mesmo computador digital encarregado da lógica de controle para implementar também alguns tipos de filtros digitais, com o objetivo de filtrar os dados adquiridos pelo ADC. A teoria de filtros de sinais discretos é consagrada, e possui obras de referência [55]. Cabe destacar que a aplicação de conversores digitais com eletrônica de potência cresceu tanto nas últimas décadas que já existem livros dedicados [74] voltados para o projeto de filtros digitais específicos para este contexto.

2.5 Digitalização extremada

Desde a década de 90, o intenso crescimento do poder de processamento de dispositivos VLSI digitais, como microcontroladores, DSPs e FPGAs, somado à queda de custo para eletrônica embarcada e computação pessoal digital, resultaram na popularização da aplicação de sistemas computacionais digitais, como nos controladores para conversores de eletrônica de potência [72].

No começo da aplicação de sistemas digitais nesta área, o processamento digital foi utilizado apenas na função supervisória e de comunicação (por exemplo com o usuário ou com outro sistema coordenado), estando fora da malha de controle principal que, até então, era puramente analógica. Tais aplicações são conhecidas como a primeira geração de controle digital [75], que nunca deixou de existir. Entretanto, com a diminuição de custos, disponibilidade de modelos de dispositivos e de ferramentas de engenharia, quando o processamento digital passou para dentro da malha de controle, surgiu a segunda geração de controle digital [75], que possibilitou a implementação de algoritmos mais complexos de

controle em relação ao analógico, e encontrou, por exemplo, uma base sólida na aplicação em *drivers* de motores elétricos para as áreas de tração e mobilidade.

Em relação ao controle analógico, o controle digital tem algumas vantagens [72, 73, 75, 76], tais como: a possibilidade de ser reprogramável, a facilidade de mudar a lógica de controle; menor quantidade de componentes - o que o torna menos suscetível a variações do ambiente e torna a solução mais confiável; a flexibilidade de implementar e ajustar filtros digitais para os dados de entrada; comunicação e integração mais simples com outros sistemas; incorporação de rotinas e sistemas de proteção, predição e monitoramento; possibilidade de realizar controles avançados, por exemplo, como o controle no espaço de estado, *sliding-mode*, adaptativo ou preditivo; incorporação de interfaces sofisticadas com o usuário (*Human-Machine Interface*, ou HMI) - tais como *displays*, telas gráficas e sensíveis ao toque; capacidade de seguir sinais de referência virtuais, facilmente programados e pré-ajustados - por exemplo, seguir uma nível de tensão de referência que não precisa existir fisicamente; entre outros recursos.

Entretanto, o controle digital também possui problemas que requerem atenção [56, 67–71], tais como: os ruídos de quantização - oriundos da resolução do ADC e influenciados por questões de EMI; erros de truncamento, oriundo da precisão da aritmética digital utilizada na CPU do sistema digital (aritmética inteira, de ponto-fixa, ou de ponto flutuante); da precisão no ajuste do período e *duty-cycle* dos sinais PWM - oriundos da resolução da DPWM; do atraso do processamento digital dos sinais - desde a aquisição dos dados até a definição das saídas de comando e controle das chaves; dos limites na banda de frequência - oriundos do procedimento e taxa de amostragem; da não-linearidade intrínseca - oriunda principalmente do ADC, DAC e truncamentos numéricos; do recobrimento espectral dos sinais de interesse (*aliasing*) - resultante da escolha da frequência de amostragem (usando o teorema de Nyquist-Shannon), dos filtros analógicos dos sinais de interesse, com base nas constantes de tempo do sistema dinâmico controlado; etc.

Ainda assim, a aplicação de controle digital em conversores de potência cresceu muito, a ponto desses sistemas poderem ser englobados na tendência de *all-digital systems* (ou sistema com digitalização extremada), como aqueles considerados nas mais modernas vertentes de desenvolvimento e inovação, por exemplo, nas áreas de aplicações computacionais de *deep learning* [77], na IoT (Internet of Things) [77], em sistemas distribuídos, nas redes elétricas inteligentes [78], na criação e uso de *digital twins* [79], nos fundamentos da indústria 4.0, nas idéias para cidades inteligentes, etc; cenários onde as plataformas digitais computadorizadas tem protagonismo na melhoria de sistemas, e na criação de novos serviços e soluções de engenharia.

3 DESENVOLVIMENTO DO PROJETO

Neste capítulo, o projeto da fonte chaveada de tensão DC-DC, *forward*, é descrito em detalhes. A figura 1, que é baseada numa imagem da seção 10-3 do livro [4], mostra o diagrama geral de uma fonte chaveada de tensão com realimentação por controle digital. Esta figura será explicada com detalhes adiante neste documento.

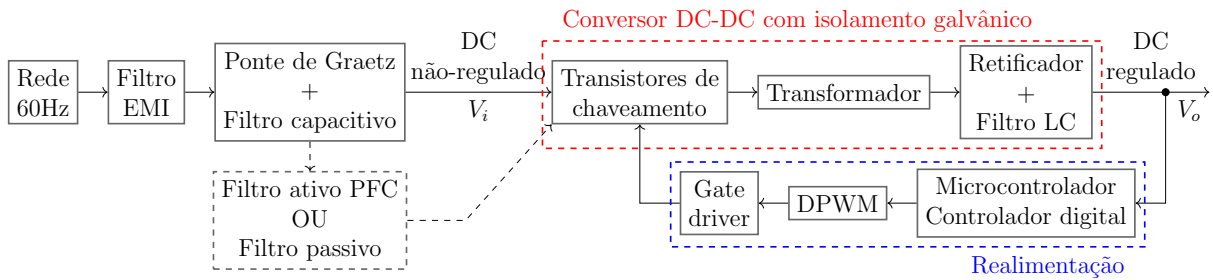


Figura 1: Diagrama geral de fontes chaveadas com controle digital

Da seção 3.1 até a seção 3.3, descreve-se a seleção da topologia, os requisitos de projeto e o projeto do conversor DC-DC, ou seja, os cálculos para a seleção de componentes eletrônicos comerciais, exceto pelo transformador de alta frequência, que é projetado a parte. Na seção 3.4, especifica-se os limites superior e inferior do valor ôhmico da carga para o correto funcionamento do conversor. A seguir, na seção 3.5, analisa-se as frequências de ressonância e de corte do filtro LC passa-baixa da saída do conversor, ao compará-las com a frequência de chaveamento dos transistores.

Na seção 3.6, encontra-se o projeto da ponte de Graetz [80], também conhecido como retificador de onda completa por ponte de diodo, em conjunto com o capacitor em paralelo responsável por filtrar a sua saída gerando um sinal DC não-regulado. Em algumas fontes de tensão comerciais, após esse filtro capacitivo, emprega-se ou um filtro passivo LC composto ou um circuito chaveado que realiza a correção do fator de potência (PFC) [81, 82], que é um tipo de filtro ativo. Entretanto, neste trabalho, este circuito não será abordado devido ao significativo aumento da complexidade de projeto.

Na parte de software, na seção 3.7, apresenta-se uma técnica de modelagem baseada

no comportamento médio das variáveis de estado do conversor DC-DC.

Na seção 3.8, as equações diferenciais do modelo são usadas para gerar o algoritmo de controle digital com imposição de polos, auto-sintonizável e com filtro de Kalman, para ser executado num microcontrolador.

Embora sejam representados na figura 1, este trabalho não se encarrega de projetar ou especificar os circuitos referentes aos blocos *filtro EMI*, *Gate driver* e *DPWM*. Entretanto, é preciso discutir brevemente a importância de cada um e as condições em que podem ser removidos do projeto.

O bloco **filtro EMI** equivale a alguma arquitetura que combine filtros LC para sinais de alimentação com tensão alternada, em que costuma-se usar um indutor específico, também chamado de *choke*, com uma relação entre sua indutância e resistência (fator de mérito), especialmente projetada. As arquiteturas mais comuns na literatura [45] são: π , T e L; sendo que a topologia π com filtragem em modo-comum e em modo-diferencial é a mais empregada comercialmente. A finalidade ideal desse bloco é remover qualquer sinal elétrico cuja frequência não seja a da frequência nominal da rede elétrica (f_{mains}), ou seja, filtrar conteúdos harmônicos que surgem principalmente por interferência eletromagnética (EMI). Nas fontes chaveadas, o ruído EMI é gerado tanto pela radiação eletromagnética irradiada - que, além do filtro EMI, pode ser minimizada ao se utilizar uma carcaça metálica aterrada, quanto por sinais elétricos de tensão e corrente conduzidas, produzidas pelo chaveamento dos transistores. Filtros passa-baixa, como o Cauer (elíptico), o *Butterworth* ou o *Chebyshev*, também podem ser utilizados. Em geral, também é preciso tomar o cuidado de casar as impedâncias da fonte com as impedâncias da carga, para a máxima transferência de potência. Entretanto, no caso de uma fonte de alimentação para cargas variadas, esse filtro poderá ter um desempenho e eficiência nesta filtragem que irá depender da carga e potência demandadas.

O bloco da **DPWM** (*Digital Pulse-Width Modulation*) é realizado por um circuito digital que se comunica com o microcontrolador de forma que este possa especificar o ciclo (ou razão) de trabalho (*duty-cycle d*), para uma dada frequência fixa de chaveamento (f_s) do conversor DC-DC, através de uma interface digital [70]. Caso o microcontrolador tenha uma frequência de operação elevada (exemplo, de 20MHz para o microcontrolador de 8 bits PIC16F), e caso o algoritmo do controlador digital tenha uma complexidade baixa o suficiente, é possível utilizar temporizadores internos do microcontrolador (Timer 0, Timer 1, ...) para implementar o circuito digital da DPWM, tornando desnecessário um circuito dedicado. Arquiteturas modernas de microcontrolador, como as arquiteturas de

32 bits ARM, padrão CORTEX-M, possuem periféricos internos e *timers* dedicados, por exemplo, para a geração de PWM com resolução de fase superior a 12 bits para frequências de operação superiores a 1,0 MHz, e resolução de mais de 16 bits para frequências de operação entre 10,0 a 100,0 kHz.

O bloco do **gate driver** é realizado por um circuito eletrônico que faz a interface entre os transistores de potência do conversor DC-DC e o circuito digital de baixa potência da DPWM (ou do microcontrolador) [44]. Existem transistores MOSFET de potência que possuem baixa tensão de *gate* (V_{GS}) - alguns até mesmo isolados opticamente, a ponto de permitirem que o chaveamento ocorra sem a necessidade de um circuito dedicado de *gate driver*.

Ainda na figura 1, dois blocos foram omitidos: *sensor analógico de tensão*; e *circuito de proteção*. O projeto ou especificação de ambos não é abordado com detalhes neste trabalho. Entretanto, é necessário fazer uma breve discussão a respeito da importância de cada um, pois, no caso do primeiro, ele deve estar presente na implementação física da fonte chaveada e, com relação ao segundo, a sua não utilização é imprudente para a segurança do usuário ou do dispositivo alimentado pela fonte.

O bloco do **sensor analógico de tensão**, no contexto de fontes chaveadas de tensão, é, no mínimo, composto por um circuito divisor de tensão de dois elementos, que podem ser resistivos (com resistência elétrica elevada) ou capacitivo, em conjunto com um circuito seguidor de tensão (*voltage follower*), ou um amplificador operacional de ganho unitário cuja saturação equivale aos extremos da tensão de alimentação interna da eletrônica da fonte. O uso de amplificador operacional permite desacoplar eletricamente os circuitos envolvidos, além de permitir a implantação de um circuito de filtragem *anti-aliasing*. A saída deste circuito é lida periodicamente pelo circuito ADC (conversor analógico-digital) do microcontrolador.

O bloco de **circuito de proteção** representa um circuito [83] dedicado para evitar danos ao conversor DC-DC, ou à sua carga conectada, devido a sobretensão ou sobrecorrente (por curto-circuito ou sobrecarga), tanto devido a variações na carga, quanto por variações na tensões de alimentação. No caso do circuito de saída de um conversor *forward* (figura 2), o indutor tem um valor limite para sua corrente eficaz em um ciclo de PWM, e o capacitor tem uma tensão limite de ruptura de seu dielétrico. Assim, faz-se necessário um circuito de proteção que atue para evitar a queimar desses componentes. Uma combinação desse circuito de proteção junto de técnicas e ajustes no controlador digital também permitem a imposição de limites de consumo máximo para a corrente aplicada à

carga, para evitar usos inadvertidos, ou até mesmo para fazer com que a fonte de tensão opere emulando uma fonte de corrente para algumas aplicações.

3.1 Topologia do conversor

Antes de projetar o conversor DC-DC, é preciso selecionar a sua topologia. No capítulo anterior já foi dada ênfase à topologia forward, como objetivo de implementação deste trabalho. Entretanto, nesta seção são apresentados argumentos técnicos para determinar esta topologia frente a outras.

No mercado já existem algumas topologias de fontes DC que podem satisfazer os requisitos especificados na seção 1.1. No apêndice 1C do livro [24] e também no site [1], apresenta-se uma lista de topologias, categorizadas pela potência (e corrente) máxima de saída, como mostra a tabela 1.

	0-100 W, I _{out} <10 A	0-100 W, I _{out} >10 A	100-400 W	400-1200 W	1200-3000 W
Single-switch flyback	✓	-	-	-	-
2-switch flyback	✓	-	-	-	-
Active clamp flyback	✓	-	-	-	-
Single-switch forward	✓	-	-	-	-
2-switch forward	✓	✓	✓	-	-
Active clamp forward	✓	✓	✓	-	-
Half bridge	-	✓	✓	✓	-
LLC Half Bridge	-	✓	✓	✓	-
Full bridge	-	-	-	✓	-
Phase shifted ZVT full bridge	-	-	-	✓	✓

Tabela 1: Topologias de fontes chaveadas de acordo com a potência (e corrente) máxima de saída. Extraído do site: [1].

Como a fonte DC a ser projetada poderá chegar a 300W de potência na saída, as topologias mais adequadas seriam: *2-switch forward*, *active clamp forward*, *half bridge* e *LLC half bridge*. As duas primeiras topologias são derivadas da *single-switch forward* e são preferíveis, por serem mais simples, com menos componentes, em relação as duas últimas.

A *active clamp forward* apresenta a vantagem de possibilitar o chaveamento em tensão nula (ZVS), assim como o chaveamento em corrente nulas (ZCS) ou ambos (ZVZCS), que são técnicas de *soft-switching* [21–23], que aumenta a vida útil dos transistores de chaveamento, diminui perdas, e diminui o ruído eletromagnético (EMI) causado pelo chaveamento. Entretanto, a análise e o projeto do seu circuito é razoavelmente mais complexo quando comparado ao circuito do *2-switch forward*. Portanto, a topologia com dois transistores é preferível. A figura 2 mostra o circuito típico desse conversor, cuja topologia deriva do conversor *buck* (ou *step-down*), mostrado na figura 3.

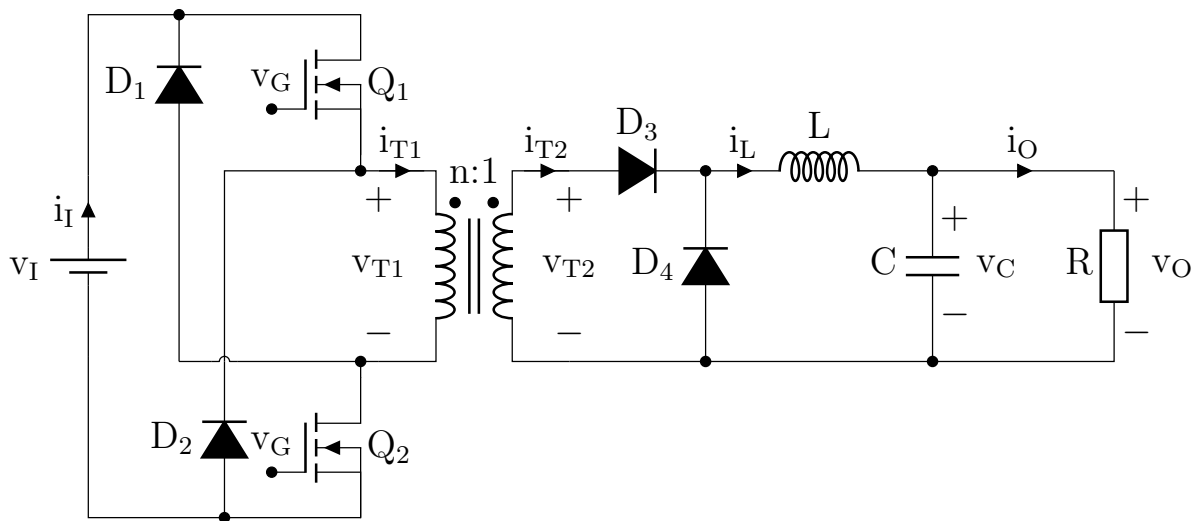


Figura 2: Conversor forward com 2 transistores.

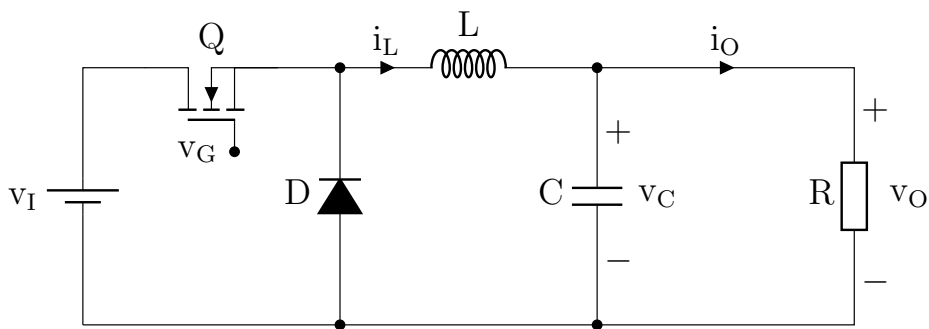


Figura 3: Conversor buck.

Ao considerar que os componentes do conversor são ideais, ou seja, desconsiderando resistências, capacitâncias e indutâncias parasitas, os gráficos da figura 4 mostram o comportamento dinâmico de tensões e correntes do conversor ao longo de um ciclo de trabalho em regime permanente e modo de condução contínuo (CCM) para uma dada **carga resistiva**.

Embora o modo de condução descontínuo (DCM) tenha uma eficiência energética maior, o modo de condução do conversor considerado no projeto é o contínuo (CCM),

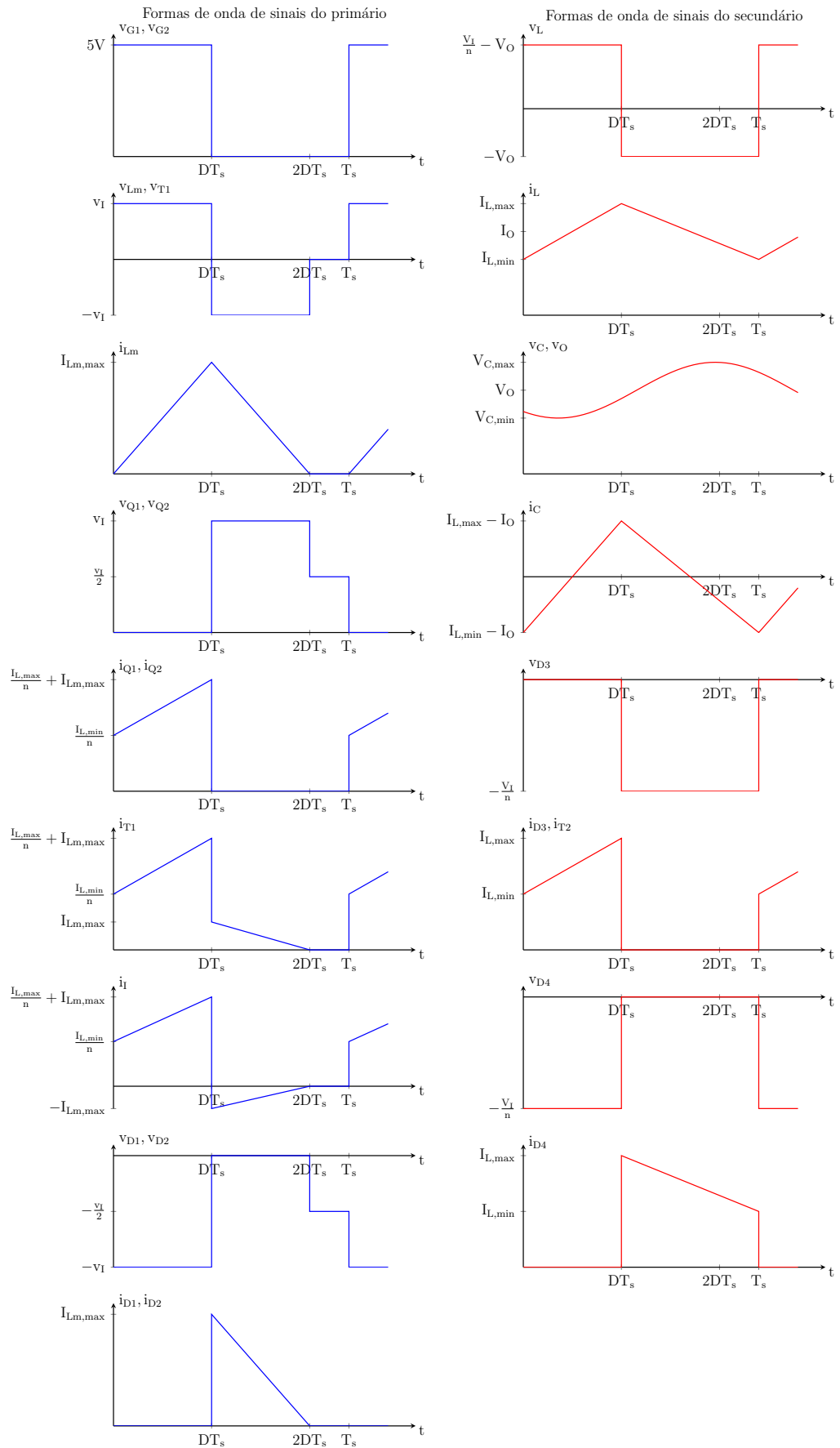


Figura 4: Formas de onda dos sinais do conversor forward ideal com dois transistores.

pois, como mostrado na seção 3.7, o modelo dinâmico médio da corrente do indutor (\bar{i}_L) é linear em CCM, enquanto que ele se torna fortemente não-linear em DCM, o que resulta num controlador mais complexo.

3.2 Tensões de entrada

Nos cálculos de projeto aqui apresentados para o conversor *forward*, é assumido que a tensão eficaz nominal $V_{RMS,nom}$ da rede elétrica é de 127V. Além disso, o modelo da tensão de entrada da rede ($v_I(t)$) é de uma onda puramente senoidal tal que $v_I(t) = V_P \cdot \sin(2\pi \cdot f_{mains})$, em que $V_P = \sqrt{2} \cdot V_{RMS}$ é a tensão de pico e $f_{mains} = 60\text{Hz}$ é a frequência da rede. Entretanto, é comum ocorrerem oscilações na rede, ou mudanças regionais na rede de distribuição, que modificam a tensão eficaz de entrada. Assim, do ponto de vista da fonte que será projetada, adota-se uma faixa de operação, que costuma ser entre 100V a 140V, para equipamentos operando com a tensão nominal de 127V. Pode-se também considerar oscilações na frequência da rede, mas este trabalho não se encarrega disto.

Toda fonte chaveada de tensão tem um circuito retificador com filtros capacitivos, tanto em sua entrada (ou circuito de PFC - para compensação de fator de potência), como na saída, para diminuição do *ripple* do retificador, antes do conversor DC-DC. Como mostra a figura 1, o circuito retificador gera uma tensão de saída DC, mas ela não está regulada. O conversor DC-DC fica encarregado pela regulação dessa tensão para aplicação à carga. Entretanto, como mostrado na seção 3.6, a oscilação da tensão de saída do circuito retificador é pequena, de tal forma que pode-se projetar o conversor DC-DC considerando uma tensão de entrada sem oscilação, e equivalente a tensão de pico da tensão da rede. Um projeto mais robusto pode ser feito ao considerar as oscilações da tensão eficaz da rede.

As equações (3.1) e (3.2) calculam, respectivamente, a tensão mínima de entrada e a tensão máxima de entrada usadas no projeto da fonte chaveada de tensão deste trabalho.

$$V_{I,min} = V_{P,min} = \sqrt{2} \cdot V_{RMS,min} = \sqrt{2} \cdot 100 \approx 141.4\text{V} \quad (3.1)$$

$$V_{I,max} = V_{P,max} = \sqrt{2} \cdot V_{RMS,max} = \sqrt{2} \cdot 140 \approx 198\text{V} \quad (3.2)$$

3.3 Design dos componentes do conversor forward

O algoritmo de design foi baseado na seção 6.2.12 do livro [9], em que as equações foram obtidas ao aplicar o conceito de equilíbrio médio volt-segundo no indutor (inclusive no transformador) e equilíbrio médio ampère-segundo no capacitor, ambos em regime permanente e no período de oscilação da PWM.

Da literatura [8], a relação do ganho de tensão entre a entrada e a saída (M_v) é bem conhecida para o conversor *forward* operando em **regime permanente** em seus três possíveis modos de condução: contínuo (CCM), fronteira ou intermediário (BCM) e descontínuo (DCM); descritos respectivamente pelas equações (3.3), (3.4) e (3.5), sendo que n é relação de espiras do transformador, η é a eficiência energética do conversor, D é o ciclo de trabalho e $T_s = 1/f_s$ é o período de chaveamento dos transistores.

1. CCM:

$$M_v = \frac{v_o}{v_{in}} = \frac{\eta \cdot D}{n} \quad (3.3)$$

2. BCM:

$$M_v = \frac{v_o}{v_{in}} = D_B = \frac{n}{\eta} - \frac{2L}{T_s \cdot R} \quad (3.4)$$

3. DCM:

$$M_v = \frac{v_o}{v_{in}} = \frac{2}{1 + \sqrt{1 + \frac{2L}{D^2 \cdot T_s \cdot R}}} \quad (3.5)$$

Cada um dos componentes principais da fonte são determinados em procedimentos descritos a seguir neste capítulo.

3.3.1 Condições iniciais de projeto

Conforme a seção 1.1, assume-se os seguintes valores iniciais de projeto do conversor *forward* com 2 transistores:

1. Eficiência inicial: $\eta = 0.8$
2. Razão máxima de operação: $D_{MAX} = 0.45$ (≤ 0.5)
3. Frequência de chaveamento: $f_s = 100\text{kHz}$
4. Corrente máxima de saída: $I_{O,max} = 10\text{A}$
5. Tensão máxima de saída: $V_{O,max} = 30\text{V}$

6. Máxima oscilação de tensão na saída: desejável $\Delta V_{O,max} \leq 0.3\% \cdot V_{O,max} = 0.09V$
7. Máxima oscilação de corrente no indutor: desejável $\Delta I_{L,max} \leq 30\% \cdot I_{O,max} = 3A$

O projeto tentará obter os melhores resultados possíveis para esses requisitos, considerando em suas simulações alguns tipos de perturbações, incertezas e fontes de ruído típicas.

3.3.2 Relação de espiras do transformador

No conversor *forward*, o transformador não tem apenas a função de desacoplar magneticamente o circuito de entrada, conectado à rede elétrica de alimentação, do circuito de saída, que está conectado à carga (obtendo isolamento galvânico entre rede e carga). Ele também tem a função de reduzir a tensão de entrada para uma tensão mais próxima da tensão de operação da carga. Assim, a razão (ou relação) de espiras do transformador é um parâmetro crítico no projeto do conversor. Conforme a figura 2, o transformador tem apenas uma entrada e uma saída, ou seja, ele tem apenas um primário e um secundário, ambos sem derivação (ou tap) central. Considerando uma operação em regime permanente e em CCM, a equação (3.3) pode ser modificada para estabelecer um limite máximo para a relação de espiras (n) em função das condições iniciais de projeto:

$$n \leq n_{max} = \frac{\eta \cdot D_{MAX} \cdot V_{I,max}}{V_{O,max}} = \frac{0.8 \cdot 0.45 \cdot \sqrt{2} \cdot 100}{30} \approx 1.7 \quad (3.6)$$

Escolhe-se $n = 1.5$. Como $n = N_1/N_2$, sendo N_1 o número de espiras do primário e N_2 o número de espiras do secundário, onde temos que $N_1 = 1.5 \cdot N_2$, ou seja, um transformador com uma relação de espiras de 1.5 : 1.

3.3.3 Ciclos máximo e mínimo de trabalho na tensão máxima de saída

No conversor *forward* com 2 transistores, o ciclo de trabalho D corresponde à porcentagem do período de chaveamento ($T_s = 1/f_s$) em que ambos os transistores estão conduzindo. Considerando a faixa de tensão de entrada descrita pelas equações (3.1) e (3.2), temos que os respectivos ciclos mínimo e máximo na tensão máxima de saída são dados por:

$$D_{min} = \frac{n \cdot V_{O,max}}{\eta \cdot V_{I,max}} = \frac{1.5 \cdot 30}{0.8 \cdot \sqrt{2} \cdot 140} \approx 0.2841 \quad (3.7)$$

$$D_{max} = \frac{n \cdot V_{O,max}}{\eta \cdot V_{I,min}} = \frac{1.5 \cdot 30}{0.8 \cdot \sqrt{2} \cdot 100} \approx 0.3977 \quad (3.8)$$

Como $D_{max} < D_{MAX} = 0.45$, a relação $n = 1.5$ de espiras é adequada. Teoricamente, o ciclo máximo de trabalho do conversor *forward* com 2 transistores é de 50% devido a necessidade de desmagnetizar o núcleo do transformador. Entretanto, para obter um projeto robusto, é interessante adotar uma margem de segurança, como foi feito ao assumir o parâmetro em até $D_{MAX} = 45\%$.

3.3.4 Indutância do filtro LC passa-baixa da saída

Durante o período de condução dos transistores Q_1 e Q_2 em regime permanente e em CCM, quando é válida a equação (3.3), a corrente do indutor L , do filtro LC passa-baixa da saída do conversor *forward* da figura 2, é modelada pela seguinte equação diferencial:

$$L \cdot \frac{di_L}{dt} = v_L = \frac{v_I}{n} - v_O = v_O \cdot \left(\frac{1}{D \cdot \eta} - 1 \right), \text{ para } 0 \leq t < D \cdot T_s \quad (3.9)$$

O período de condução dos transistores Q_1 e Q_2 é pequeno o suficiente para que a resposta do filtro LC passa-baixa à entrada chaveada (controlada pelo sinal de PWM) possa ser obtida ao desacoplar da dinâmica do indutor (L) do capacitor (C). Assim, a dinâmica da corrente do indutor é aproximada por retas ao invés de exponenciais, como mostra a figura 4. Ou seja, a derivada da equação (3.9) pode ser aproximada por uma fração de variações, como feito em (3.10). Além disso, durante o período de condução, é razoável assumir que as tensões de entrada v_I e de saída v_O se mantêm constantes (considerando as quedas de tensão em função da corrente desprezíveis).

$$\begin{aligned} L \cdot \frac{\Delta i_L}{D \cdot T_s} &= v_O \cdot \left(\frac{1}{D \cdot \eta} - 1 \right) \Rightarrow \Delta i_L = \frac{v_O}{L \cdot f_s} \cdot \left(\frac{1}{\eta} - D \right) \Rightarrow \\ \Delta i_L &= \frac{v_O}{\eta \cdot L \cdot f_s} \cdot \left(1 - \frac{n \cdot v_O}{v_I} \right) \end{aligned} \quad (3.10)$$

A função da variável ΔI_L é uma parábola com concavidade negativa em função de v_O , em que as suas raízes são $v_{O,1}^* = 0$ e $v_{O,2}^* = v_I/n$. Assim, o seu valor máximo ocorre na abscissa de valor $v_{O,v} = (v_{O,1}^* + v_{O,2}^*)/2 = v_I/2n$. Entretanto, este valor equivale ao ciclo de trabalho $D_v = 1/2\eta$, sendo que $0 < \eta < 1 \Rightarrow D_v > 0.5$, o que não pode ocorrer

pois $D \leq 0.5$ para o conversor *forward* com 2 transistores. Como a função de (3.10) é crescente no domínio $[0, v_{O,v}]$, o valor que a maximiza é $V_{O,max}$ com $v_I = V_{I,max}$, como descrito pela equação (3.2). Substituindo esses dois valores na equação (3.10), além da equação (3.7), tem-se que:

$$\Delta i_{L,max} = \frac{V_{O,max}}{\eta \cdot L \cdot f_s} \cdot \left(1 - \frac{n \cdot V_{O,max}}{V_{I,max}}\right) = \frac{V_{O,max}}{L \cdot f_s} \cdot \left(\frac{1}{\eta} - D_{min}\right) \quad (3.11)$$

Dada a oscilação máxima na corrente do indutor do filtro de saída ($\Delta i_{L,max}$), o valor mínimo de indutância para a escolha do indutor pode ser calculado:

$$L_{min} = \frac{V_{O,max}}{\Delta i_{L,max} \cdot f_s} \cdot \left(\frac{1}{\eta} - D_{min}\right) = \frac{30}{3 \cdot 10^5} \cdot \left(\frac{1}{0.8} - 0.2841\right) \approx 96.6 \mu\text{H} \quad (3.12)$$

Desta forma, por exemplo, pode-se escolher o indutor (*high current chocker*) 1140-101K-RC da Bourns [84] com indutância $L = 100 \mu\text{H}$ (para 1kHz), *max current rating* $I_{RMS} = 10.5\text{A}$, corrente de saturação $I_{sat} = 20.6\text{A}$ e resistência DC $R_L = 25\text{m}\Omega$. Desta maneira, a oscilação máxima de corrente no indutor do filtro de saída passa a ser:

$$\Delta i_{L,max} = \frac{V_{O,max}}{L \cdot f_s} \cdot \left(\frac{1}{\eta} - D_{min}\right) = \frac{30}{100 \cdot 10^{-6} \cdot 10^5} \cdot \left(\frac{1}{0.8} - 0.2841\right) \approx 2.9\text{A}$$

3.3.5 Capacitância do filtro LC passa-baixa da saída

Dependendo dos valores da capacitância e da resistência de perdas do capacitor do filtro LC de saída, a oscilação da tensão de saída é dominada pela resistência do capacitor. Em [9], um procedimento foi desenvolvido para minimizar essa oscilação ao encontrar uma capacitância mínima. Ele começa com o cálculo da máxima resistência DC permitida a um capacitor:

$$R_{C,max} = \frac{\Delta V_{O,max}}{\Delta I_{L,max}} = \frac{0.09}{2.1477} \approx 42\text{m}\Omega$$

Assumindo $r_C = 40\text{m}\Omega$. A capacitância mínima deve satisfazer a seguinte equação:

$$C_{min} = \frac{\max(D_{max}, 1 - D_{min})}{2 \cdot f_s \cdot R_C} = \frac{\max(0.3977, 1 - 0.2841)}{2 \cdot 10^5 \cdot 40 \cdot 10^{-3}} \approx 89.5 \mu\text{C} \quad (3.13)$$

Desta forma, por exemplo, pode-se escolher o capacitor eletrolítico ESY687M035AL3 da KEMET [85] com capacitância $C = 680 \mu\text{F}$, resistência DC ESR $R_C = 21\text{m}\Omega$ e *rated voltage* $V_{RV} = 44\text{V}$. A oscilação final da tensão pode ser estimada fazendo:

$$\Delta V_{O,max} \approx \Delta V_C + \Delta V_{RC} = \Delta i_{L,max} \cdot \left(\frac{1}{8 \cdot f_s \cdot C} + R_C\right) \quad (3.14)$$

$$\delta V_{O,max} = \frac{\Delta V_{O,max}}{V_{O,max}} \approx \frac{\Delta i_{L,max}}{V_{O,max}} \cdot \left(\frac{1}{8 \cdot f_s \cdot C} + R_C \right) \quad (3.15)$$

Substituindo (3.11) em (3.15), tem-se que:

$$\delta V_{O,max} \approx \frac{1}{f_s \cdot L} \cdot \left(\frac{1}{\eta} - D_{min} \right) \cdot \left(\frac{1}{8 \cdot f_s \cdot C} + R_C \right) \quad (3.16)$$

$$\delta V_{O,max} = \frac{1}{10^5 \cdot 100 \cdot 10^{-6}} \cdot \left(\frac{1}{0.8} - 0.2841 \right) \cdot \left(\frac{1}{8 \cdot 10^5 \cdot 680 \cdot 10^{-6}} + 0.021 \right) \approx 0.22\%$$

Esta última relação satisfaz a condição inicial de projeto para $\Delta V_{O,max} \leq 0.5\% \cdot V_{O,max}$.

3.3.6 Diodos D₃ e D₄

Como mostra a figura 2, os diodos D₃ e D₄ estão presentes no secundário do transformador, e têm a função de garantir que a energia armazenada no filtro LC da saída flua para a carga quando os transistores estiverem desligados. A seleção desses componentes é dada pela corrente máxima no indutor ($I_{L,max}$) e a tensão máxima no secundário, que são calculadas a seguir:

$$I_{D3,max} = I_{D4,max} = I_{L,max} = I_{O,max} + \frac{\Delta I_{L,max}}{2} = 10 + \frac{2.8977}{2} \approx 11.45\text{A} \quad (3.17)$$

$$V_{D3,max} = V_{D4,max} = \frac{V_{I,max}}{n} = \frac{\sqrt{2} \cdot 140}{1.5} \approx 132\text{V} \quad (3.18)$$

Assim, escolhe-se o diodo F1200D da Diotec [86] com *average forward current* $I_{FAV} = 12\text{A}$, *repetitive peak reverse voltage* $V_{RRM} = 200\text{V}$, tensão direta máxima (*max forward voltage*) $V_{f,max} = 0.82\text{V}$, resistência direta (DC) $R_f = I_{FAV}/V_{f,max} \approx 68.3\text{m}\Omega$ e capacitância típica de junção (*typical junction capacitance*) $C_j = 430\text{pF}$.

3.3.7 Transformador

É comum na engenharia que projetos sejam customizados de maneira a resolver um problema específico. E fontes DC chaveadas não são exceção. Além disso, são sistemas de eletrônica de potência com uma quantidade razoável de parâmetros. Dentro dos seus componentes eletrônicos, o transformador se destaca pela quantidade de parâmetros e especificidade. Como a frequência de operação desejada para a fonte DC chaveada ($f_s = 100\text{kHz}$ desse projeto) é elevada, é comum empregar transformadores com núcleo de ferrite [46, 87], que é um material magnético que pode apresentar menores perdas por correntes parasitas (de Foucault, ou *eddy currents*), ao contrário de transformadores de baixa frequência

de operação (na faixa de 50Hz a 1kHz), comumente empregados em fontes DC lineares [88], que têm núcleos laminados [89]. Transformadores de alta frequência [47], na faixa de 100kHz a 5MHz, são significativamente menores e mais leves do que transformadores de baixa frequência, o que constitui uma das grandes vantagens da fonte DC chaveada frente as fontes DC lineares: a diminuição de tamanho, volume e a possibilidade de miniaturização.

Devido a quantidade de parâmetros e da especificidade dos transformadores, não é trivial encontrar um modelo comercial que atenda a todos os requisitos de um projeto de fonte DC chaveada qualquer. Assim, a opção usualmente adotada é de projetar o transformador, como feito neste trabalho.

O algoritmo de projeto de transformadores de alta frequência é baseado na seção 12.2 mostrada em [8], em que o núcleo de ferrite é selecionado através de um parâmetro geométrico (K_{gfe}) calculado a partir de especificações eletromagnéticas. Este parâmetro geométrico é tabelado para diferentes geometrias de núcleo pelos fabricantes, o que permite a sua ampla seleção. Conhecida a geometria, pode-se calcular a oscilação máxima de densidade de fluxo magnético ($B_{ac,p}$), assim como o número de espiras do primário (N_1) e do secundário (N_2), lembrando que a relação de espiras é dada por $n = N_1/N_2$ e, por fim, a área dos fios do primário (A_{w1}) e do secundário (A_{w2}). A partir destes parâmetros geométricos e magnéticos, os parâmetros do modelo dinâmico linear padrão de transformador [8], mostrado na figura 5, podem ser calculados, tais como: a resistência do primário (R_{T1}), a resistência do secundário (R_{T2}), a resistência de perdas no núcleo (R_m , não considerada neste trabalho), a indutância de magnetização (L_m), a indutância de dispersão (*leakage inductance*) do primário (L_{T1}) e a indutância de dispersão do secundário (L_{T2}). A impedância da carga também está representada em Z_{load} .

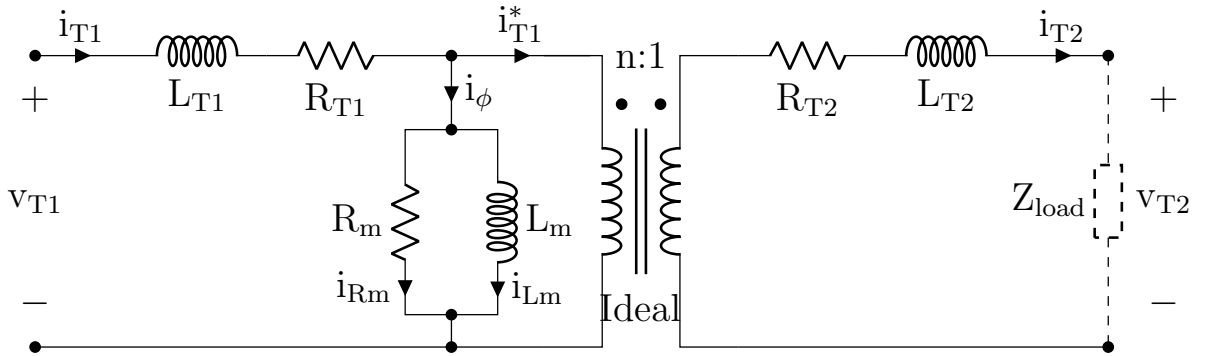


Figura 5: Modelo linear do transformador

3.3.7.1 Indutância magnetizante mínima ($L_{m,min}$) do transformador

Conforme a figura 5, a corrente do primário (i_{T1}) se divide em duas: a corrente de magnetização (i_{Lm}), que energiza e desenergiza ciclicamente o núcleo do transformador com um campo magnético; e a corrente do primário do transformador ideal (i_{T1}^*), que é convertida na corrente do secundário (i_{T2}) por indução magnética. Como feito na equação (3.19), a máxima corrente de pico no primário do transformador ideal ($i_{T1,max}^*$) pode ser calculada através do conhecimento da relação de espiras (n) da máxima corrente de pico do secundário, que é dada por (3.17), além de desconsiderar os efeitos da resistência (R_{T2}) e da indutância de dispersão (L_{T2}) ambos do secundário.

$$I_{T1,max}^* = \frac{I_{D3,max}}{n} = \frac{11.44885}{1.5} \approx 7.6A \quad (3.19)$$

Conforme mostra o gráfico da figura 4, a corrente de magnetização (i_{Lm}) do transformador deve zerar em algum instante (idealmente, em $2 \cdot D \cdot T_s$) ao longo do ciclo de operação do conversor forward em regime permanente, pois o núcleo do transformador deve ser completamente desmagnetizado ao final desses ciclos para evitar a saturação da magnetização do material. Uma prática comum de projeto é assumir inicialmente que a variação de corrente na indutância magnetizante ($\Delta I_{Lm,max}$) é 10% da corrente máxima de pico do primário do transformador ideal [9], assim, tem-se que:

$$\Delta I_{Lm,max} = 0.1 \cdot I_{T1,max}^* \approx 0.76A \quad (3.20)$$

Ao desconsiderar os efeitos da resistência (R_{T1}) e da indutância de dispersão (L_{T1}) ambos do primário, a corrente máxima no primário ($I_{T1,max}$) pode ser calculada somando as equações (3.19) e (3.20):

$$I_{T1,max} = I_{1,max}^* + \Delta I_{Lm,max} = 1.1 \cdot I_{1,max}^* \approx 8.4A \quad (3.21)$$

Para encontrar a indutância magnetizante mínima ($L_{m,min}$), adota-se um procedimento semelhante ao que gerou a equação (3.10), em que parte-se do modelo dinâmico linear do indutor e aproxima-se a derivada por uma fração de variações, devido a elevada frequência de chaveamento dos transistores, resultando na equação (3.22).

$$L_m \cdot \frac{di_{Lm}}{dt} = v_{Lm} \approx L_m \cdot \frac{\Delta i_{Lm}}{D \cdot T_s} \Rightarrow \Delta i_{Lm} = \frac{D \cdot v_{Lm}}{f_s \cdot L_m} \quad (3.22)$$

A tensão do indutor magnetizante do transformador (v_{Lm}) pode ser aproximada para o valor da tensão de entrada (v_I) do conversor *forward*, conforme a figura 2, ao desprezar

os efeitos dos componentes parasitas (resistência, indutância e capacitância) do primário do transformador e dos transistores Q_1 e Q_2 . Além disso, considera-se que a operação esteja em regime permanente e em CCM, ou seja, é válido a equação (3.3). Desta maneira, a equação (3.22) passa a ser proporcional a tensão de saída (v_O) do conversor *forward*, logo, quando esta tensão é máxima ($v_{O,max}$), a variação de corrente na indutância magnetizante também é máxima ($\Delta I_{Lm,max}$). Neste cenário, surge a indutância magnetizante mínima ($L_{m,min}$) na equação (3.23), que é um parâmetro a ser satisfeito pelo projeto do transformador.

$$\Delta i_{Lm} = \frac{D \cdot v_I}{f_s \cdot L_m} = \frac{n \cdot v_O}{\eta \cdot f_s \cdot L_m} \Rightarrow \Delta I_{Lm,max} = \frac{n \cdot v_{O,max}}{\eta \cdot f_s \cdot L_m} \Rightarrow$$

$$L_{m,min} = \frac{n \cdot v_{O,max}}{\eta \cdot f_s \cdot \Delta I_{Lm,max}} = \frac{1.5 \cdot 30}{0.8 \cdot 10^5 \cdot 0.76326} \approx 737 \mu H \quad (3.23)$$

3.3.7.2 Design do transformador

O algoritmo proposto na seção 12.2 no livro [8] necessita de alguns valores iniciais de entrada como os listados abaixo:

1. $I_{Lm,max}$ = corrente máxima na indutância magnetizante [A] (equação (3.20))
2. ρ_{eff} = resistividade efetiva do fio [$\Omega \cdot \text{cm}$];
3. $\lambda_{1,max}$ = máximo fluxo concatenado (*flux linkage*, equivalente ao fluxo magnético) aplicado no primário [$\text{V} \cdot \text{s}$];
4. K_u = fator de preenchimento dos enrolamentos;
5. $P_{T,MAX}$ = potência máxima de perdas no transformador [W];
6. $I_{RMS,t1}$ = corrente eficaz (RMS) total dos enrolamentos referente ao primário [A];
7. K_{fe} = coeficiente de histerese [$\text{W}/(\text{cm}^3 \cdot \text{T}^\beta)$];
8. β = expoente da perda do núcleo.

Os dois último itens apresentam constantes que dependem do material do núcleo e da frequência de operação, e são fornecidos pelo fabricante. Os demais parâmetros são referentes à aplicação elétrica.

Esse algoritmo gera os seguintes valores como saída:

1. A_c = área da seção transversal do núcleo [cm²];
2. W_A = área da janela do núcleo para a passagem do enrolamento [cm²];
3. l_m = comprimento médio magnético do núcleo [cm];
4. MLT = comprimento médio por volta do enrolamento (*Mean Length per Turn*) [cm];
5. $B_{ac,p}^*$ = oscilação de pico na densidade de fluxo magnético que minimiza as perdas do transformador [T];
6. N_1 = número de espiras do primário;
7. N_2 = número de espiras do secundário;
8. $A_{w,1}$ = área do fio do primário [cm];
9. $A_{w,2}$ = área do fio do secundário [cm];
10. P_{cu} = potência perdida pelo condutor [W];
11. P_{fe} = potência perdida pelo núcleo [W].

Os quatro primeiros itens descrevem a geometria do núcleo do transformador. Enquanto que os itens de 6 a 9 descrevem os enrolamentos. Os dois últimos itens indicam a potência dissipada pelo transformador.

A dedução do algoritmo começa com as declarações das equações das potências dissipadas pelo condutor (P_{cu}) e pelo núcleo (P_{fe}), seguido pelo cálculo analítico da densidade de fluxo magnético de pico que minimiza as perdas do transformador ($B_{ac,p}^*$), gerando um parâmetro geométrico (K_{gfe}) que permite a escolha do núcleo.

A potência dissipada pelo núcleo ocorre tanto por histerese (figura 6) quanto por correntes de Foucault (*eddy currents*). Para o caso em que a densidade de fluxo magnético é senoidal $B(t) = B_{ac,p} \cdot \sin(\omega \cdot t)$, a potência dissipada pelo núcleo é expressa pela equação empírica de Steinmetz [90]:

$$p_{fe} = k \cdot f^\alpha \cdot B_{ac,p}^\beta \quad [\text{W/cm}^3] \quad (3.24)$$

Os valores de k , α e β são fornecidos pelo fabricante, f é a frequência [Hz] de operação do transformador e $B_{ac,p}$ é a amplitude de oscilação da densidade de fluxo magnético [T] durante o ciclo de operação. Uma densidade de fluxo magnético é senoidal quando a tensão

aplicada também é senoidal, entretanto este não é caso do conversor *forward* em que se aplica uma onda quadrada oscilatória, como mostra o gráfico de V_{Lm} na figura 4. Ou seja, trata-se de uma tensão não-senoidal, com elevado conteúdo harmônico, que gera uma densidade de fluxo magnético também não-senoidal. O percurso durante a excitação do transformador, em suas curvas B-H de histerese, se apresentam como mostrado na figura 6, para os casos de dois núcleos de transformadores: um submetido a uma excitação senoidal (simétrica) e outro na aplicação com o conversor *forward*.

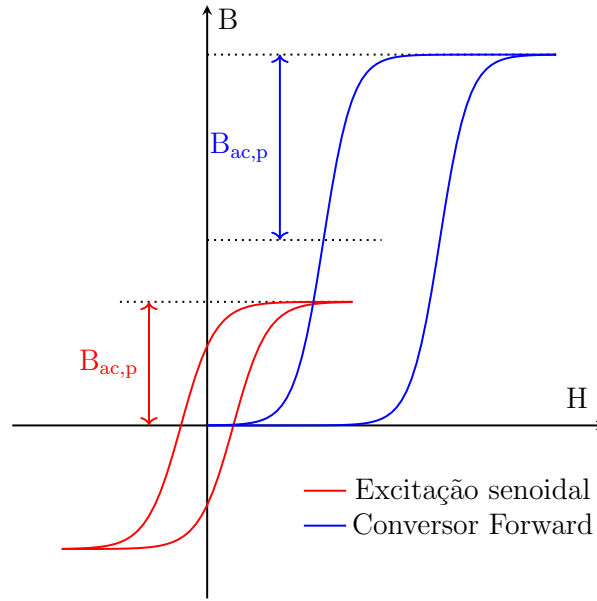


Figura 6: Curva B-H de histerese de núcleos de transformadores para duas aplicações distintas.

É importante notar que a origem pertence à imagem da curva B-H de histerese do núcleo do transformador do conversor *forward*, além do fato da curva toda estar deslocada para o primeiro quadrante. Não é trivial encontrar um modelo dinâmico que descreve razoavelmente bem uma histerese magnética [91]. Entretanto, é possível fazer uma análise superficial usando a Lei de Faraday, que gera a equação (3.25), e a Lei de Ampère, que gera a equação (3.26), ao tratar o núcleo do transformador como um circuito magnético. A forma de onda num ciclo de trabalho da tensão da indutância magnetizante (v_{Lm}), na figura 4, revela que a sua integral zera após o núcleo se desmagnetizar no instante $2DT_s$, assim permanece até o instante T_s e, em qualquer outro instante, ela é positiva. Assim, pela equação (3.25), a densidade de fluxo magnético (B) equivale a zero no trecho $[2DT_s, T_s]$, e é positiva fora desse intervalo do ciclo de trabalho. E, pela equação (3.26), algo semelhante ocorre com a intensidade de campo magnético (H), pois ambas as correntes (i_{T1} e i_{T2}) são nulas nesse mesmo trecho e, fora dele, na prática, é preciso que o

balanço de força magnetomotriz seja $N_1 \cdot i_{T1} > N_2 \cdot i_{T2}$, o que o torna positivo.

$$\oint_{\partial\Sigma} \mathbf{E} \cdot d\mathbf{l} = - \int_{\Sigma} \frac{\partial \mathbf{B}}{\partial t} \cdot d\mathbf{S} \Rightarrow \varepsilon_{Lm} = -N_1 \cdot A_c \cdot \frac{dB}{dt} \Rightarrow$$

$$B(t) = \frac{1}{N_1 \cdot A_c} \cdot \int v_{Lm}(t) \cdot dt \quad (3.25)$$

$$\oint_{\partial\Sigma} \mathbf{H} \cdot d\mathbf{l} = \int_{\Sigma} \mathbf{J}_f \cdot d\mathbf{S} \Rightarrow H \cdot l_c = N_1 \cdot i_{T1} - N_2 \cdot i_{T2} \Rightarrow$$

$$H(t) = \frac{N_1 \cdot i_{T1}(t) - N_2 \cdot i_{T2}(t)}{l_c} \quad (3.26)$$

O algoritmo da seção 12.2 do livro [8] só leva em consideração o efeito da onda fundamental, cuja frequência equivale a de chaveamento (f_s), da densidade de fluxo magnético no cálculo da potência dissipada, e o mesmo é feito neste trabalho. Entretanto, na seção 3.3.7.3 deste trabalho, comenta-se o caso não-senoidal.

Embora a equação (3.24) seja a maneira padrão ¹ como os fabricantes apresentam as curvas dos materiais usados na manufatura dos seus núcleos, o livro [8] não a expressa como densidade de potência e faz o volume do núcleo (V_c) aparecer:

$$P_{fe} = K_{fe} \cdot B_{ac,p}^\beta \cdot V_c = K_{fe} \cdot B_{ac,p}^\beta \cdot A_c \cdot l_m \quad [\text{W}] \quad (3.27)$$

Comparando as equações (3.24) e (3.27) e levando em conta as unidades de medida, temos que o coeficiente de histerese é expresso por:

$$K_{fe} = k \cdot f^\alpha \quad [\text{W}/(\text{cm}^3 \cdot \text{T}^\beta)] \quad (3.28)$$

Assim, escolhe-se o material F da Magnetics [92]. Esta empresa fornece os parâmetros estimados da equação (3.24) para uma curva experimental [93], para o material F operando à 25 °C na faixa de frequência $f \in [100, 500]\text{kHz}$, tem-se os valores $k = 0.0573$, $\alpha = 1.66$ e $\beta = 2.68$. Entretanto, o fabricante fornece os resultados com a densidade de fluxo magnético medida em quilo Gauss ($1\text{T} = 10^4\text{G} \Rightarrow [B] = \text{kG} = 0.1\text{T}$), além disso a potência dissipada é medida em miliwatts por centímetro cúbico ($[p_{fe}] = \text{mW}/\text{cm}^3$), e a frequência é dada em kHz. Assim, a equação (3.28) precisa de ajustes:

$$[K_{fe}] = \frac{\text{mW}}{\text{cm}^3 \cdot \text{kG}^\beta} = \frac{10^{-3} \cdot \text{W}}{\text{cm}^3 \cdot (0.1 \cdot \text{T})^\beta} = 10^{\beta-3} \cdot \frac{\text{W}}{\text{cm}^3 \cdot \text{T}^\beta} \Rightarrow$$

$$K_{fe} = k \cdot (f \cdot 10^{-3})^\alpha \cdot 10^{\beta-3} = k \cdot f^\alpha \cdot 10^{\beta-3 \cdot (1+\alpha)} \quad (3.29)$$

¹Na realidade, essa função também é apresentada como gráficos dilogarítmicos em função de B , para curvas de diferentes frequências f

Aplicando $f = 100\text{kHz}$ e os parâmetros do material F na equação (3.29), tem-se que:

$$K_{fe} = 0.0573 \cdot (10^5)^{1.66} \cdot 10^{2.68-3 \cdot (1+1.66)} \approx 57.3\text{W}/(\text{cm}^3 \cdot \text{T}^\beta)$$

A empresa Magnetics também especifica uma curva polinomial ajustada para o material F [93], apresentando a permeabilidade magnética (μ_F) em função da frequência de chaveamento (f_s), descrito pela equação (3.30), em que $a = 3008$, $b = 0.2825$, $c = -0.02084$, $d = 1.894 \cdot 10^{-4}$, $e = -5.04 \cdot 10^{-7}$, $g = 5.753 \cdot 10^{-10}$, $h = -2.988 \cdot 10^{-13}$ e $i = 5.802 \cdot 10^{-17}$, com $f_s = 100\text{kHz}$. O fabricante também especifica a densidade de fluxo magnético de saturação do material F [92]: $B_{sat} = 0.47\text{T}$ (em 25°C).

$$\mu_F = a + bf_s + cf_s^2 + df_s^3 + ef_s^4 + gf_s^5 + hf_s^6 + if_s^7 = 2.9723 \cdot 10^{-3}\text{H} \cdot \text{m} \quad (3.30)$$

A potência dissipada pelo condutor (P_{cu}) é expressa pela perda resistiva de todos os K enrolamentos do transformador. O efeito pelicular (*skin effect*) e o efeito de proximidade (*proximity effect*) influenciam a resistividade efetiva (ρ_{eff}) dos fios dos enrolamentos. Eles são considerados desprezíveis nesta análise e, na seção 3.3.7.3, são abordadas as condições nas quais pode-se fazer isso. Considerando que os enrolamentos são feitos do mesmo material, a potência dissipada pelo condutor é expressa pela seguinte equação:

$$P_{cu} = \sum_{j=1}^K R_j \cdot I_{RMS,j}^2 = \frac{\rho_{eff} \cdot MLT}{W_A \cdot K_u} \cdot \sum_{j=1}^K \frac{N_j^2 \cdot I_{RMS,j}^2}{\alpha_j} \quad [\text{W}] \quad (3.31)$$

Sendo que α_j é a fração de janela do núcleo alocada para o enrolamento j . No livro [8], demonstra-se que é possível minimizar a equação (3.31) ao fazer:

$$\alpha_j = \frac{N_j \cdot I_{RMS,j}}{\sum_{i=1}^K N_i \cdot I_{RMS,i}} \quad (3.32)$$

Substituindo (3.32) em (3.31), tem-se que:

$$P_{cu,min} = \frac{\rho_{eff} \cdot MLT}{W_A \cdot K_u} \cdot \left(\sum_{j=1}^K N_j \cdot I_{RMS,j} \right)^2 \quad [\text{W}] \quad (3.33)$$

Os valores de ρ , K_u e $I_{RMS,j}$ são fornecidos pela aplicação, enquanto que os parâmetros geométricos MLT e W_A são obtidos a partir de K_{fe} , mas a quantidade de espiras de cada enrolamento (N_j) não é conhecida *a priori*. Assim, é preciso substituí-la por algum parâmetro fornecido pela aplicação. Como a corrente já está presente na equação (3.33), então pode-se utilizar a voltagem, ou melhor, a ligação de fluxo de algum enrolamento

(λ_j) ao evocar a equação da lei de Faraday para indução magnética (seção 1.5.2 do livro [47]). Conforme a figura 4, já se conhece a forma de onda da tensão da indutância de magnetização (v_{Lm}), escolhe-se então a ligação de fluxo do primário. Ignorando as perdas parasitas do transformador e dos transistores Q_1 e Q_2 (figura 2), e partindo da equação de Faraday aplicada no primário, tem-se que:

$$v_{Lm}(t) = \frac{d\lambda_1}{dt} = N_1 A_c \cdot \frac{dB}{dt} \Rightarrow \lambda_1(t) = N_1 \cdot A_c \cdot B(t) = \int v_{Lm}(t) \cdot dt \quad (3.34)$$

Mesmo para uma densidade de fluxo magnético não-senoidal, no ciclo histerético B-H, o pico oscilatório é dado por $B_{ac,p} = (B_{max} - B_{min})/2$. Conforme a figura 6, $B_{min} = 0$, o valor de B_{max} ocorre quando a integral da tensão ao longo do tempo é máxima. Como N_1 e A_c são parâmetros fixos do transformador, o valor máximo de λ_1 ocorre em $B(D \cdot T_s) = B_{max} = 2 \cdot B_{ac,p}$. Substituindo esta relação na equação (3.34), chega-se a:

$$\lambda_{1,max} = 2 \cdot N_1 \cdot A_c \cdot B_{ac,p} = \max \left(\int v_{Lm}(t) \cdot dt \right) \quad [V \cdot s] \quad (3.35)$$

$$N_1 = \frac{\lambda_{1,max}}{2 \cdot A_c \cdot B_{ac,p}} \quad (3.36)$$

$$N_j = \frac{N_1}{n_j} \quad (3.37)$$

Como esperado, a equação (3.36) mostra que é possível determinar o número de espiras do primário através de parâmetros geométricos do transformador (A_c), e de especificações eletromagnéticas ($\lambda_{1,max}$ e $B_{ac,p}$), sendo que $\lambda_{1,max}$ é determinado pela equação (3.35) ao encontrar o valor máximo da integral. E a equação (3.37) mostra como obter o número de espiras dos demais enrolamentos. Pode-se mudar o número de espiras do primário para que ele seja um número inteiro ao fazer $round(N_1)$, entretanto é mais interessante fazer $n_j \cdot round(N_1/n_j)$ para que número de espiras do enrolamento j seja inteiro. Agora é preciso eliminar os números de espiras (N_j) da equação (3.33). Com esta finalidade, define-se a variável $I_{RMS,t1}$, que é a corrente eficaz (RMS) total referente ao primário, como feito na equação (3.38), e substituí-la na equação (3.33), resultando em (3.39). Pode-se fazer o mesmo com a equação (3.32), resultando na equação (3.40).

$$\sum_{i=1}^K N_i \cdot I_{RMS,i} = N_1 \cdot \sum_{i=1}^K \frac{N_i}{N_1} \cdot I_{RMS,i} = N_1 \cdot \sum_{i=1}^K \frac{1}{n_i} \cdot I_{RMS,i} = N_1 \cdot I_{RMS,t1} \quad [W] \quad (3.38)$$

$$P_{cu,min} = \frac{\rho_{eff} \cdot MLT \cdot N_1^2 \cdot I_{RMS,t1}^2}{W_A \cdot K_u} \quad [W] \quad (3.39)$$

$$\alpha_j = \frac{N_j \cdot I_{RMS,j}}{N_1 \cdot I_{RMS,t1}} \quad (3.40)$$

Novamente, não se conhece a quantidade de espiras dos enrolamentos (N_j) *a priori*. Entretanto, o algoritmo de design do conversor *forward* especifica a relação de espiras entre o primário e os demais enrolamentos ($n_j = N_1/N_j$), como mostra a inequação (3.6). A variável N_1 pode ser eliminada na equação (3.39) ao substituí-la usando a equação (3.36), resultando em:

$$P_{cu,min} = \frac{\rho_{eff} \cdot \lambda_{1,max}^2 \cdot I_{RMS,t1}^2}{4 \cdot K_u} \cdot \frac{MLT}{W_A \cdot A_c^2} \cdot \frac{1}{B_{ac,p}^2} \quad [\text{W}] \quad (3.41)$$

A potência perdida pelo núcleo (P_{fe}) é proporcional à oscilação de pico na densidade de fluxo magnético ($B_{ac,p}$), como mostra a equação (3.27). Enquanto que a potência mínima perdida pelo condutor ($P_{cu,min}$) é inversamente proporcional, como mostra a equação (3.41). Assim, existe uma oscilação de pico na densidade de fluxo magnético $B_{ac,p}^*$, dada pela equação (3.42), que minimiza a perda de potência total (P_T) do transformador.

$$P_T = P_{fe} + P_{cu,min} \Rightarrow \frac{dP_T}{dB_{ac,p}}(B_{ac,p}^*) = \frac{dP_{fe}}{dB_{ac,p}}(B_{ac,p}^*) + \frac{dP_{cu,min}}{dB_{ac,p}}(B_{ac,p}^*) = 0 \Rightarrow$$

$$B_{ac,p}^* = \left(\frac{\rho_{eff} \cdot \lambda_{1,max}^2 \cdot I_{RMS,t1}^2}{2 \cdot K_u} \cdot \frac{MLT}{W_A \cdot A_c^3 \cdot l_m} \cdot \frac{1}{\beta \cdot K_{fe}} \right)^{\frac{1}{\beta+2}} \quad [\text{T}] \quad (3.42)$$

É preciso se atentar para a restrição $B_{max} = 2 \cdot B_{ac,p}^* < B_{sat} = 0.47\text{T}$ no design final do transformador. O resultado da equação (3.42) pode ser substituído na equação da potência total do transformador para obter a potência total mínima ($P_{T,min}$):

$$P_{T,min} = (A_c l_m K_{fe})^{\frac{2}{\beta+2}} \cdot \left(\frac{\rho_{eff} \lambda_{1,max}^2 I_{RMS,t1}^2}{4 K_u} \frac{MLT}{W_A A_c^2} \right)^{\frac{\beta}{\beta+2}} \cdot \left[\left(\frac{2}{\beta} \right)^{\frac{\beta}{\beta+2}} + \left(\frac{\beta}{2} \right)^{\frac{2}{\beta+2}} \right] \quad (3.43)$$

É possível manipular a equação (3.43) para que todos os parâmetros geométricos do transformador (K_{gfe} **geométrico**) fiquem no primeiro membro e os parâmetros elétricos (K_{gfe} **elétrico**) no segundo. Neste cenário, surge a definição do parâmetro geométrico K_{gfe} do núcleo do transformador:

$$K_{gfe} = \frac{W_A (A_c)^{2-2/\beta}}{MLT (l_m)^{2/\beta}} \left[\left(\frac{2}{\beta} \right)^{\frac{\beta}{\beta+2}} + \left(\frac{\beta}{2} \right)^{\frac{2}{\beta+2}} \right]^{-\frac{\beta+2}{\beta}} = \frac{\rho_{eff} \lambda_{1,max}^2 I_{RMS,t1}^2 (K_{fe})^{2/\beta}}{4 K_u (P_{T,min})^{(\beta+2)/\beta}} \quad (3.44)$$

Ao estipular uma potência perdida máxima permitida ($P_{T,MAX}$), a geometria do núcleo escolhido deve satisfazer a inequação (3.45), em que explicita-se que a corrente

eficaz total dos enrolamentos referente ao primário deve ser máxima ($I_{RMS,t1,max}$).

$$K_{gfe} \geq \frac{\rho_{eff} \cdot \lambda_{1,max}^2 \cdot I_{RMS,t1,max}^2 \cdot (K_{fe})^{2/\beta}}{4 \cdot K_u \cdot (P_{T,MAX})^{(\beta+2)/\beta}} \quad [\text{cm}^\beta] \quad (3.45)$$

Após selecionar o núcleo do transformador, pode-se escolher o fio do enrolamento j cuja área satisfaz a inequação (3.46), em que se utilizou a equação (3.40). Para isto, o livro [8] disponibiliza uma tabela no apêndice B.

$$A_{w,j} \leq \frac{K_u \cdot W_A \cdot \alpha_j}{N_j} = \frac{K_u \cdot W_A \cdot I_{RMS,j}}{N_1 \cdot I_{RMS,t1}} \quad [\text{cm}^2] \quad (3.46)$$

Conforme as seções 3.3.7.5 e 3.3.11, o algoritmo de design do transformador é iterativo e está inserido no algoritmo de design do conversor *forward*, que também é heurístico e iterativo, e utiliza parâmetros de todos os componentes. Entretanto, até este ponto do trabalho, ainda não estão especificados o transformador, os transistores Q_1 e Q_2 , e os diodos D_1 e D_2 , sendo que a seleção deles depende de parâmetros elétricos do transformador. Desta maneira, é preciso executar uma iteração do design do transformador para nortear a seleção desses componentes semicondutores e, depois, especificar formalmente o transformador com várias iterações do algoritmo global. Por fim, verifica-se se a seleção inicial dos transistores e diodos está de acordo com os resultados do algoritmo global (seção 3.3.12).

Assim, reúne-se informações para realizar a iteração inicial do design do transformador. Os valores de $\beta = 2.68$ e $K_{fe} = 57.3\text{W}/(\text{cm}^3 \cdot \text{T}^\beta)$ foram obtidos a partir dos dados do fabricante. O valor da resistividade efetiva do fio (ρ_{eff}) é assumida equivalente a resistividade do cobre, que vale $1.68 \cdot 10^{-6} \Omega \cdot \text{cm}$ (em 20°C). Valores típicos de fator de preenchimento dos enrolamentos (K_u) estão na faixa $[0.25, 0.3]$ para transformares de fontes de tensão (seção 11.1.3 do livro [8]), adota-se aqui o pior caso 0.25. Assume-se que a potência perdida máxima permitida do transformador ($P_{T,MAX}$) é apenas 1% da potência de saída máxima de saída do conversor, conforme calculado na equação (3.47). A máxima ligação de fluxo é calculada na equação (3.48) a partir da equação (3.35). As equações (3.49), (3.50) e (3.51) auxiliam nos cálculos da corrente máxima eficaz do primário (3.52) e da corrente máxima eficaz do secundário (3.53), cujas expressões foram obtidas do apêndice A do livro [8]. Desta maneira, pode-se calcular a máxima corrente eficaz total dos enrolamentos referente ao primário na equação (3.54).

$$P_{T,MAX} = P_{O,max} \cdot 0.01 = 300 \cdot 0.01 = 3\text{W} \quad (3.47)$$

$$\lambda_{1,max} = \max(D \cdot T_s \cdot v_I) = \frac{n \cdot V_{O,max}}{f_s \cdot \eta} = \frac{1.5 \cdot 30}{10^5 \cdot 0.8} = 562.5 \mu V \cdot s \quad (3.48)$$

$$I_{L,max} = I_{O,max} + \frac{\Delta I_{L,max}}{2} = 10 + \frac{2.8977}{2} \approx 11.45 A \quad (3.49)$$

$$I_{L,min} = I_{O,max} - \frac{\Delta I_{L,max}}{2} = 10 - \frac{2.8977}{2} \approx 8.55 A \quad (3.50)$$

$$I_{T1,med} = \frac{I_{L,min}}{n} = \frac{8.55115}{1.5} = 5.7 A \quad (3.51)$$

$$I_{RMS,1,max} = \sqrt{\frac{D_{max}}{3} (I_{T1,max}^2 + I_{T1,max} I_{T1,med} + I_{T1,med}^2 + I_{Lmax,max}^2)} \approx 4.48 A \quad (3.52)$$

$$I_{RMS,2,max} = \sqrt{\frac{D_{max}}{3} (I_{L,max}^2 + I_{L,max} I_{L,min} + I_{L,min}^2)} \approx 6.33 A \quad (3.53)$$

$$I_{RMS,t1,max} = \sum_{i=1}^2 \frac{I_{RMS,i,max}}{n_i} = I_{RMS,1,max} + \frac{I_{RMS,2,max}}{n} \approx 8.7 A \quad (3.54)$$

Substituindo todos esses valores na equação (3.45) e adicionando o fator 10^8 devido ao uso de medidas em centímetros ao invés de metros, chega-se ao seguinte valor:

$$K_{gfe} \geq 10^8 \cdot \frac{1.68 \cdot 10^{-6} \cdot 562.5 \cdot 10^{-6} \cdot 8.7 \cdot (57.3)^{2/2.68}}{4 \cdot 0.25 \cdot (3)^{4.68/2.68}} = 0.12119 \cdot 10^{-3} \text{cm}^\beta$$

Existem diversas geometrias padronizadas de núcleo de transformador [94], entre elas, a geometria em formato de "E" se destaca pelo baixo preço e abundância no mercado. O núcleo de um transformador pode ser composto por duas dessas peças, formando a geometria EE, a exemplo da figura 7.

Pela tabela da geometria dos núcleos EE do apêndice B do livro [8], o valor calculado de K_{gfe} permite que qualquer núcleo da lista possa ser escolhido, mas a análise a seguir se limita aos núcleos menores entre EE12 e EE40. Na tabela 2, os valores das colunas de $B_{ac,p}^*$, N_1 , N_2 , $A_{w,j}$ e L_m foram obtidas usando, respectivamente, as equações (3.42), (3.36), (3.37), (3.46) e (3.62).

Núcleo	$K_{gfe}[10^{-3}\text{cm}^\beta]$	$B_{ac,p}^*[\text{T}]$	N_1	N_2	$A_{w,1}[10^{-3}\text{cm}^2]$	$A_{w,2}[10^{-3}\text{cm}^2]$	$L_m[\mu\text{H}]$
EE12	0.458	0.701	30	20	0.365	0.515	1387
EE15	0.842	0.502	30	20	0.816	1.152	1473
EE19	1.3	0.403	30	20	1.219	1.722	1562
EE22	1.8	0.306	23	15	1.122	1.584	1558
EE30	6.7	0.139	18	12	3.405	4.809	1819
EE40	11.8	0.104	21	14	6.745	9.526	2162

Tabela 2: Seleção do núcleo do transformador.

A escolha da geometria de núcleo EE40 ($A_c = 1.27\text{cm}^2$, $W_A = 1.1\text{cm}^2$, $MLT = 8.5\text{cm}$

e $l_m = 7.7\text{cm}$) é preferível, pois a densidade de fluxo magnético (B) dele é a mais distante da saturação do material F, que vale $B_{sat} = 0.47\text{T}$ (em 25°C) [92]. Além disso, os demais núcleos obrigam os fios dos enrolamentos serem muito finos, ou seja, eles têm menor resistência mecânica e maior resistência linear (Ω/cm). Enquanto que, para o núcleo EE40, pode-se escolher o fio sólido AWG19 ($A_{w,1} = 6.531 \cdot 10^{-3}\text{cm}^2$, $d_{w,1} = 0.948\text{mm}$ e $r_{w,1} = 263.9\mu\Omega/\text{cm}$) para o primário e o fio sólido AWG18 ($A_{w,2} = 8.228 \cdot 10^{-3}\text{cm}^2$, $d_{w,2} = 1.09\text{mm}$ e $r_{w,2} = 209.5\mu\Omega/\text{cm}$) para o secundário. É importante notar que todos os núcleos satisfazem a condição de indutância de magnetização mínima da equação (3.23).

Ao definir as propriedades geométricas tanto do núcleo do transformador quanto dos fios dos enrolamentos, pode-se verificar se os valores iniciais da potência dissipada pelo transformador ($P_{T,MAX} = 3\text{W}$) e do fator de preenchimento dos enrolamentos ($K_u = 0.25$) estão de acordo com o design através, respectivamente, das equações (3.55) e (3.56), que mostram valores distintos dos assumidos, o que enfatiza a necessidade das iterações no algoritmo de design.

$$P_{fe} = K_{fe} \cdot B_{ac,p}^\beta \cdot A_c \cdot l_m = 57.3 \cdot 0.104^2 \cdot 68 \cdot 1.27 \cdot 7.7 \approx 1.3\text{W}$$

$$P_{cu,min} = \frac{\rho_{eff} \cdot MLT \cdot N_1^2 \cdot I_{RMS,t1}^2}{W_A \cdot K_u} = \frac{1.68 \cdot 10^{-6} \cdot 8.5 \cdot 21^2 \cdot 8.7^2}{1.1 \cdot 0.25} \approx 1.73\text{W}$$

$$P_T = P_{fe} + P_{cu,min} = 1.3 + 1.73 = 3.03\text{W} \quad (3.55)$$

$$k_u = \frac{N_1 \cdot A_{w,1} + N_2 \cdot A_{w,2}}{W_A} = \frac{21 \cdot 6.531 + 14 \cdot 8.228}{1.1} \cdot 10^{-3} \approx 0.2294 \quad (3.56)$$

Na seção 3.3.7.4, a primeira iteração do algoritmo de design do transformador é continuada. Mas, antes disso, na seção 3.3.7.3, faz-se uma discussão a respeito de outras fontes de perdas de potência que ocorrem no transformador, de forma que se argumenta como elas podem ser desprezadas.

3.3.7.3 Outras perdas no núcleo do transformador

Além das perdas de potência ôhmica nos enrolamentos do transformador e por correntes de Foucault (*eddy currents*) no núcleo do transformador (embora não sejam inclusos no algoritmo de design do transformador deste trabalho), existem outros fatores influem nas perdas totais num transformador, como os exemplos listados abaixo:

1. Densidade de fluxo magnético não-senoidal;
2. Ciclo de histerese magnética (curva B-H);

3. Efeito pelicular (*skin effect*);
4. Efeito de proximidade (*proximity effect*);
5. Indutâncias de dispersão dos enrolamentos;
6. Capacitância entre os enrolamentos.

Conforme a figura 6, a curva de histerese do núcleo do transformador do conversor *forward* está deslocada para o primeiro quadrante, o que significa que a função da densidade de fluxo magnético (B) é não-senoidal, além do seu valor máximo estar mais próximo da saturação. Felizmente é possível tratar matematicamente este caso com uma expansão em série de Fourier, como feito na seção 2.17 do livro [47], ou então usar generalizações da equação de Steinmetz, como feito nos artigos [95–97]. Essa decomposição indica que existem perdas nas frequência harmônicas também, ao contrário das equações (3.24) e (3.42), que são levam em consideração o efeito da frequência fundamental.

A operação cíclica de um componente eletromagnético gera um percurso (*loop*) de histerese (*hysteresis*), como os indicados na figura 6. O fenômeno da **histerese magnética** surge devido ao atraso do alinhamento dos domínios magnéticos (ou ímãs elementares) do material, em função do campo vetorial oscilante da intensidade de campo magnético (H), o que resulta no atraso de resposta do campo da densidade de fluxo magnético (B), gerando uma relação não-linear entre estes, além de uma perda de potência proporcional à área do *loop* de histerese [91]. Para minimizar esta perda, na construção de núcleos magnéticos, utiliza-se materiais cuja dureza magnética (*magnetic hardness*) seja classificada como macia (*soft*), ou seja, eles se magnetizam e desmagnetizam facilmente, o que implica numa coercividade magnética (*magnetic coercivity*) baixa, que, por sua vez, implica num *loop* de histerese com uma área pequena.

Além das perdas de potência no núcleo do transformador, as correntes que circulam nos enrolamentos também causam perdas adicionais através de dois outros fenômenos: o efeito pelicular e o efeito de proximidade. É importante salientar que esses efeitos geram perdas de natureza ôhmica (efeito Joule), pois, como descrito adiante, ambos aumentam a resistividade efetiva do fio (ρ_{eff}), que pode ser interpretada como uma **resistência AC** que se soma à **resistência DC** originada da resistividade intrínseca do material.

O **efeito pelicular** ocorre quando aplica-se uma corrente oscilatória (AC) dentro de um fio condutor, o que induz um campo magnético oscilante. Este afasta os elétrons para a superfície do fio, gerando uma distribuição radial de densidade de corrente, cuja função é decrescente na direção do centro, além disso, ela é inversamente proporcional à

raiz quadrada da frequência de oscilação da corrente [8, 47]. Ou seja, quanto maior for a frequência de operação, menor será a resistividade efetiva do fio, consequentemente, maior será a perda de potência. Neste contexto, surge a definição da **profundidade pelicular** (*skin depth*), que corresponde a profundidade radial no fio em que a corrente é reduzida para $1/e$ ($\approx 37\%$) do valor em sua superfície.

Mesmo quando um fio condutor está isolado, na presença de uma corrente oscilatória, o efeito pelicular ocorre. Entretanto, quando fios condutores estão próximos, também na presença de uma corrente oscilatória, ocorre uma indução mútua de campo magnético, o que altera a distribuição radial de densidade de todos os condutores de forma a aumentar a resistividade efetiva de cada um. Este fenômeno recebe o nome de **efeito de proximidade** [8, 47]. E, de maneira semelhante ao efeito pelicular, quanto maior for a frequência de operação, maior será a perda de potência pelo efeito de proximidade. No contexto de transformadores de empregados em fontes chaveadas, esse efeito é particularmente relevante, pois os fios estão próximos em cada enrolamento, além da operação estar em alta-frequência.

Ambos fenômenos são mitigados ao trocar o fio sólido pelo **fio de Litz** (seção 5.23 do livro [47]). Esse fio se difere do fio sólido convencional por ser formado por fios (*strands*, não existe uma tradução exata, mas esta palavra pode ser interpretada como fio, filamento, corda ou trança) encordoados (ou trançados) formando um cabo com os fios em hélices, sendo que cada um deles é coberto por um material polimérico isolante. Desta maneira, qualquer sinal que passe por esse cabo, passa em paralelo por cada um desses fios encordoados. Em comparação ao fio sólido, para um mesmo diâmetro, o fio de Litz tem uma resistência DC maior, entretanto, ele tem uma resistência AC notoriamente menor quando a operação está em alta-frequência. Cabe ressaltar, que a estratégia de uso do fio Litz reduz o efeito pelicular mais agudamente do que o efeito de proximidade.

Como a estratégia de usar o fio Litz foca na redução do efeito pelicular, é preciso utilizar outra estratégia para reduzir o efeito de proximidade. Felizmente, este objetivo pode ser atingido ao **intercalar os enrolamentos** do primário e do secundário de maneira a fazer a corrente fluir em sentidos opostos entre os enrolamentos, como mostra a figura 7. Além disso, esta técnica diminui as indutâncias de dispersão nos enrolamentos [2].

Usando o fio Litz em conjunto com a configuração de enrolamentos intercalados (*interleaved*, "entrefolhados"), o fenômeno de aumento de resistência AC devido aos efeitos de indução magnética nos enrolamentos, como o efeito pelicular e o efeito de proximidade, torna-se muito pequeno a ponto de poder ser desprezado. Ainda assim, é possível

incluir essas perdas ôhmicas no algoritmo de design e resolver o transformador como um problema de otimização não-linear multi-objetivo, como feito no capítulo 7 do livro [98].

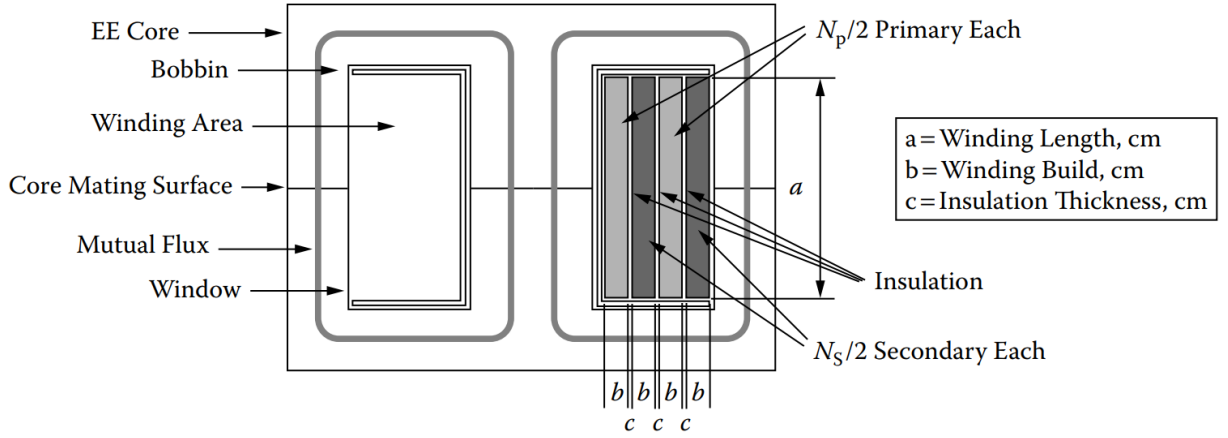


Figura 7: Configuração de transformador com primário e secundário intercalados. Imagem retirada do capítulo 17 do livro [2].

3.3.7.4 Parâmetros do modelo linear do transformador

Dando sequência a iteração inicial do design do transformador, tem-se que a geometria do núcleo do transformador é EE40 ($A_c = 1.27\text{cm}^2$, $W_A = 1.1\text{cm}^2$, $MLT = 8.5\text{cm}$ e $l_m = 7.7\text{cm}$), o número de espiras do primário é $N_1 = 21$, o número de espiras do secundário é $N_2 = 14$, o fio sólido do primário é AWG19 ($d_{w,1} = 0.948\text{mm}$ e $r_{w,1} = 263.9\mu\Omega/\text{cm}$) e o fio sólido do secundário é AWG18 ($d_{w,2} = 1.09\text{mm}$ e $r_{w,1} = 209.5\mu\Omega/\text{cm}$).

A partir dos dados geométricos dos fios e assumindo que a resistividade efetiva equivale a resistividade do material (cobre), ou seja, desprezando a resistência AC (efeito pelicular e de proximidade), a resistência DC do primário é calculada na equação (3.57) e a resistência DC do secundário na equação (3.58). Em ambas equações, utiliza-se a relação $r_w = \rho/A_w$, pois a resistência linear (r_w) de ambos os fios é conhecida.

$$R_{T1} = \frac{\rho_{eff} \cdot N_1 \cdot MLT}{A_{w,1}} = r_{w,1} \cdot N_1 \cdot MLT = 263.9 \cdot 10^{-6} \cdot 21 \cdot 8.5 \approx 47.1\text{m}\Omega \quad (3.57)$$

$$R_{T2} = \frac{\rho_{eff} \cdot N_2 \cdot MLT}{A_{w,2}} = r_{w,2} \cdot N_2 \cdot MLT = 209.5 \cdot 10^{-6} \cdot 14 \cdot 8.5 \approx 24.9\text{m}\Omega \quad (3.58)$$

Conforme discutido na seção 3.3.7.3, para desprezar a resistência AC, é preciso utilizar o fio de Litz ao invés do fio sólido, além de intercalar os enrolamentos. Assim, é preciso dimensionar os fios de Litz para ambos os enrolamentos. Entretanto, é importante ressaltar que essa especificação não precisa estar inserida no algoritmo global de design do conversor forward e pode ser feita após a execução deste. Ainda assim, faz-se a

especificação desses fios aqui como exemplo.

Conforme a seção 5.23.1 do livro [47], um fio Litz costuma ser torcido de 18 a 36 por metro. Para uma mesma resistência DC, a equação (3.59) mostra a quantidade de filamentos k que um feixe de fio Litz deve ter, com filamentos de diâmetro d_L , para se equiparar ao fio sólido com diâmetro d_S . Escolhe-se $k = 9$ para que número de filamentos no feixe seja baixo, o que facilita a sua construção. Desta maneira, no primário, tem-se que $d_{L,1} = 0.316\text{mm}$, escolhe-se o AWG29 ($d_{L,1} = 0.33\text{mm}$), e, no secundário, $d_{L,2} = 0.363\text{mm}$, escolhe-se o AWG28 ($d_{L,1} = 0.366\text{mm}$).

$$R_{Litz} = R_{Solid} \Rightarrow \frac{4\rho N \cdot MLT}{k \cdot \pi \cdot d_L^2} = \frac{4\rho N \cdot MLT}{\pi \cdot d_S^2} \Rightarrow d_L = \frac{d_S}{\sqrt{k}} \quad (3.59)$$

Calcular tanto as capacitâncias parasitas entre os enrolamentos quanto as indutâncias de dispersão (*leakage inductance*) de cada enrolamento não é uma tarefa trivial, que geralmente é realizada utilizando algoritmos de identificação de parâmetros em dados experimentais ou simulação pelo método dos elementos finitos (FEM) aplicado às equações de Maxwell [99]. Entretanto, na seção 9.3 do livro [87] e na seção 17 do livro [2], são propostos modelos simples para indutâncias de dispersão de transformadores com diversas configurações de enrolamento. Para a configuração da figura 7, tem-se o primário e o secundário intercalados (*interleaved*), cujas indutâncias de dispersão são descritas pelas equações (3.60), para o primário, e (3.61), para o secundário. Assim como a especificação dos fios Litz, as indutâncias de dispersão não precisam estar inseridas no algoritmo global de design do conversor *forward*. Ainda assim, faz-se os cálculos dessas indutâncias aqui como exemplo.

Nessas equações, $\mu_0 = 4\pi \cdot 10^{-7}\text{H/m}$ é a permeabilidade magnética do vácuo, c é o espaçamento causado pela estrutura isolante que sustenta os enrolamentos, em que assume-se $c = 0.5\text{mm}$, a é uma dimensão da janela de passagem dos enrolamentos e b é a largura de cada enrolamento, sendo que a outra dimensão da janela de passagem dos enrolamentos deve ser igual a $(4b+3c)$. Infelizmente, o livro [8] não fornece todas as dimensões do núcleo EE40. Entretanto, as características geométricas dele são semelhantes ao do núcleo E40/17/11 da Magnetics [94]. Assim, pode-se fazer a aproximação $a = 10\text{mm}$ e $b = 1.84\text{mm}$.

$$L_{T1} = \frac{\mu_0 \cdot MLT \cdot N_1^2}{4a} \cdot \left(3c + \frac{4b}{3}\right) = \frac{4\pi \cdot 8.5 \cdot 21^2}{40} \cdot \left(1.5 + \frac{7.36}{3}\right) \cdot 10^{-9} \approx 4.66\mu\text{H} \quad (3.60)$$

$$L_{T2} = \frac{\mu_0 \cdot MLT \cdot N_2^2}{4a} \cdot \left(3c + \frac{4b}{3}\right) = \frac{4\pi \cdot 8.5 \cdot 14^2}{40} \cdot \left(1.5 + \frac{7.36}{3}\right) \cdot 10^{-9} \approx 2.07\mu\text{H} \quad (3.61)$$

O último parâmetro do modelo linear é a indutância de magnetização, que é calculada pela equação (3.62), em que $\mu_F = 2.973\text{mH} \cdot \text{m}$ é a permeabilidade magnética do material F conforme a equação (3.30). Nota-se que o valor dessa indutância é significativamente maior que o valor mínimo estipulado pela equação (3.23). Pode-se calcular a corrente máxima de magnetização ($I_{Lm,max} = \Delta I_{Lm,max}$) ao modificar a equação (3.23), resultando na equação (3.63). Assim, a hipótese da equação (3.20) é exagerada.

$$L_m = \frac{\mu_F \cdot N_1^2 \cdot A_c}{l_m} = \frac{2.973 \cdot 21^2 \cdot 1.27}{7.7} \cdot 10^{-3} \approx 2161.95\mu\text{H} \quad (3.62)$$

$$I_{Lm,max} = \frac{n \cdot V_{O,max}}{\eta \cdot f_s \cdot L_m} = \frac{1.5 \cdot 30}{0.8 \cdot 10^5 \cdot 2161.95 \cdot 10^{-6}} \approx 0.26\text{A} \quad (3.63)$$

$$\begin{aligned} I_{T1,max} &= I_{1,max}^* + \Delta I_{Lm,max} = \frac{I_{L,max}}{n} + I_{Lm,max} \\ &= \frac{1}{n} \left(I_{O,max} + \frac{\Delta I_{L,max}}{2} \right) + I_{Lm,max} \\ &= \frac{1}{1.5} \left(10 + \frac{2.8977}{2} \right) + 0.26 \approx 7.89\text{A} \end{aligned} \quad (3.64)$$

As equações (3.55), (3.56) e (3.63) mostram valores diferentes dos inicialmente assumidos, respectivamente, para as variáveis P_T , K_u e $I_{Lm,max}$. Como os seus valores influenciam todo o algoritmo de design do transformador, a exemplo na mudança de valor entre as equações (3.21) e (3.64), um novo ciclo de design faz-se necessário para refinar os resultados.

3.3.7.5 Algoritmo de design do transformador

O algoritmo em pseudo-código abaixo reúne todas as equações relevantes no design do transformador de alta-frequência e descreve uma sub-rotina que retorna os parâmetros de design. A implementação dele é feita em Matlab 2015a e se encontra no apêndice A.2. Durante a declaração de variáveis, algumas variáveis vetoriais são mencionadas, tais como $A_{c,v}$, $W_{a,v}$, MLT_V , $l_{m,v}$, $A_{w,v}$ e $r_{w,v}$. As duas últimas se referem a propriedades de fios no padrão AWG (entre 0 e 44) e as demais se referem a propriedades geométricas dos núcleos EE (12, 16, 19, 22, 30, 40, 50, 60, 70). Na implementação em Matlab 2015b, essas variáveis vetoriais foram declaradas com valores numéricos obtidos de tabelas do apêndice B do livro [8].

1: **procedure** TRANSFORMERDESIGN(*core*, *n*, η , T_s , V_O , P_O , $I_{L,max}$, $I_{L,min}$, D_{max})

Propriedades do material F

2: $\beta \leftarrow 2.68$ ▷ Expoente da perda do núcleo

3: $K_{fe} \leftarrow 57.3$ ▷ Coeficiente de histerese [$\text{W}/(\text{cm}^3 \cdot \text{T}^\beta)$]

- 4: $\mu_F \leftarrow 2.9723 \cdot 10^{-3}$ \triangleright Permeabilidade magnética do material F [H/m]

Propriedades elétricas do transformador

- 5: $\rho \leftarrow 1.68 \cdot 10^{-6}$ \triangleright Resistividade do cobre [$\Omega \cdot \text{cm}$]
 6: $I_{Lm} \leftarrow 0.1 \cdot I_{L,max}/n$ \triangleright Equação (3.20) [A]
 7: $K_{u,ref} \leftarrow 0.3$ \triangleright Fator de preenchimento dos enrolamentos de referência
 8: $K_u \leftarrow K_{u,ref}$ \triangleright Fator de preenchimento dos enrolamentos
 9: $P_T \leftarrow 0.01 \cdot P_O$ \triangleright Equação (3.47) [W]

Variáveis elétricas

- 10: $I_{T1,med} \leftarrow I_{L,min}/n$ \triangleright Equação (3.51) [A]
 11: $I_{T2,RMS} \leftarrow \sqrt{D_{max}(I_{L,max}^2 + I_{L,max}I_{L,min} + I_{L,min}^2)/3}$ \triangleright Equação (3.53) [A]
 12: $\lambda_1 \leftarrow n \cdot T_s \cdot V_O/\eta$ \triangleright Equação (3.48) [V · s]

Propriedades geométricas do núcleo do transformador

Núcleos EE: 12, 16, 19, 22, 30, 40, 50, 60, 70

- 13: $A_c \leftarrow A_{c,v}(core)$ \triangleright Área da seção transversão do núcleo *core* [cm²]
 14: $W_a \leftarrow W_{a,v}(core)$ \triangleright Área da janela do núcleo *core* [cm²]
 15: $MLT \leftarrow MLT_v(core)$ \triangleright Comprimento médio por volta do núcleo *core* [cm]
 16: $l_m \leftarrow l_{m,v}(core)$ \triangleright Comprimento magnético do núcleo *core* [cm]

Propriedade dos fios

- 17: $wire_v \leftarrow [0, 1, \dots, 44]$ \triangleright Fios AWG0 até AWG44
 18: $A_{w,v} \leftarrow$ vetor das áreas da seção transversal dos fios $wire_v$ \triangleright [cm²]
 19: $r_{w,v} \leftarrow$ vetor das resistências lineares dos fios $wire_v$ \triangleright [Ω/cm]
 20: $cw \leftarrow length(wire_v)$ \triangleright 45 entradas

Parâmetros das iterações

- 21: $re_{max} \leftarrow 0.01$ \triangleright Erro relativo percentual mínimo
 22: $ite_{max} \leftarrow 50$ \triangleright Número máximo de iterações
 23: $re \leftarrow 1$ \triangleright Erro relativo percentual inicial
 24: $ite \leftarrow 0$ \triangleright Número de iteração inicial
 25: **while** (($re > re_{max}$) AND ($ite < ite_{max}$)) **do**
 26: $I_{Lm,b} \leftarrow I_{Lm}$ \triangleright Armazena I_{Lm} atual
 27: $P_{T,b} \leftarrow P_T$ \triangleright Armazena P_T atual

- 28: $I_{T1,max} \leftarrow I_{L,max}/n + I_{Lm}$ \triangleright Equação (3.64) [A]
- 29: $I_{T1,RMS} \leftarrow \sqrt{D_{max}(I_{T1,max}^2 + I_{T1,max}I_{T1,med} + I_{T1,med}^2 + I_{Lm}^2)}/3$ \triangleright Eq. (3.52)
- 30: $I_{RMS,t1} \leftarrow I_{T1,RMS} + I_{T2,RMS}/n$ \triangleright Equação (3.54) [A]
- 31: $K_{gfe} \leftarrow 10^8 \rho \lambda_1^2 I_{RMS,t1}^2 K_{fe}^{(2/\beta)} / (4K_u P_T^{(1+2/\beta)})$ \triangleright Equação (3.44) [cm $^\beta$]
- 32: $B_{ac,p}^* \leftarrow (10^8 \rho \lambda_1^2 I_{RMS,t1}^2 MLT / (2K_u W_a A_c^3 l_m \beta K_{fe}))^{(1/(\beta+2))}$ \triangleright Eq. (3.42) [T]

Número de espiras dos enrolamentos

- 33: $N_1 \leftarrow 10^4 \cdot \lambda_1 / (2 \cdot B_{ac,p}^* \cdot A_c)$ \triangleright Equação (3.36)
- 34: $N_1 \leftarrow n \cdot \text{round}(N_1/n)$ \triangleright Múltiplo de n
- 35: $N_2 \leftarrow N_1/n$ \triangleright Equação (3.37)

Seleção AWG do fio do primário

- 36: $A_{w,1} \leftarrow K_{u,ref} \cdot W_a \cdot I_{T1,RMS} / (N_1 \cdot I_{RMS,t1})$ \triangleright Equação (3.46) [cm 2]
- 37: $pos_1 \leftarrow 1$ \triangleright Posição inicial
- 38: **while** $((A_{w,v}(pos_1) > A_{w,1}) \text{ AND } (pos_1 < cw))$ **do**
- 39: $pos_1 \leftarrow pos_1 + 1$
- 40: **end while**
- 41: $A_{w,1} \leftarrow A_{w,v}(pos_1)$

Seleção AWG do fio do secundário

- 42: $A_{w,2} \leftarrow K_{u,ref} \cdot W_a \cdot I_{T2,RMS} / (N_1 \cdot I_{RMS,t1})$ \triangleright Equação (3.46) [cm 2]
- 43: $pos_2 \leftarrow 1$ \triangleright Posição inicial
- 44: **while** $((A_{w,v}(pos_2) > A_{w,2}) \text{ AND } (pos_2 < cw))$ **do**
- 45: $pos_2 \leftarrow pos_2 + 1$
- 46: **end while**
- 47: $A_{w,2} \leftarrow A_{w,v}(pos_2)$

Atualização das variáveis com valores iniciais assumidos

- 48: $K_u \leftarrow (N_1 \cdot A_{w,1} + N_2 \cdot A_{w,2}) / W_a$ \triangleright Equação (3.56)
- 49: $P_T \leftarrow K_{fe}(B_{ac,p}^*)^\beta A_c l_m + \rho MLT N_1^2 I_{RMS,t1}^2 / (W_a K_u)$ \triangleright Equanção (3.55) [W]
- 50: $L_m \leftarrow \mu_F \cdot N_1^2 \cdot A_c \cdot 10^{-2} / l_m$ \triangleright Equação (3.62) [H]
- 51: $I_{Lm} \leftarrow T_s \cdot n \cdot V_{O,max} / (\eta \cdot L_m)$ \triangleright Equação (3.63) [A]

Erro relativo percentual

```

52:       $re \leftarrow 100 \cdot \max(abs(1 - I_{Lm}/I_{Lm,b}) ; abs(1 - P_T/P_{T,b}))$ 
53:       $ite \leftarrow ite + 1$ 
54:  end while

55:       $wire_1 \leftarrow wire_v(pos_1)$  ▷ Número AWG do fio do primário
56:       $R_{T1} \leftarrow r_{w,v}(pos_1) \cdot N_1 \cdot MLT$  ▷ Equação (3.57) [ $\Omega$ ]

57:       $wire_2 \leftarrow wire_v(pos_2)$  ▷ Número AWG do fio do secundário
58:       $R_{T2} \leftarrow r_{w,v}(pos_2) \cdot N_2 \cdot MLT$  ▷ Equação (3.58) [ $\Omega$ ]

59:  return  $P_T, I_{T1,max}, I_{T1,med}, I_{T1,RMS}, L_m, I_{Lm}, N_1, N_2, K_{gfe}, B_{ac,p}^*, K_u, wire1,$   

    $wire2, R_{T1}, R_{T2}$ 
60: end procedure

```

3.3.8 Transistores Q1 e Q2

Como mostra a figura 2, os transistores Q₁ e Q₂ estão presentes no primário do transformador e têm a função de ligar e desligar conforme o sinal de PWM do controlador. Em projetos reais, é comum selecionar esses componentes como transistores do tipo *n-channel enhancement mode MOSFET*. De acordo com a figura 4, a seleção desses componentes é limitada pela corrente máxima (equação (3.64)) e a tensão máxima (equação (3.2)) no primário, que são calculadas a seguir:

$$I_{Q1,max} = I_{Q2,max} = I_{T1,max} \approx 7.89A \quad (3.65)$$

$$V_{Q1,max} = V_{Q2,max} = V_{I,max} = \sqrt{2} \cdot 140 \approx 198V \quad (3.66)$$

Pelo analisado, pode-se escolher o IRF740 power MOSFET da Vishay [100] com corrente máxima de dreno $I_{D,max} = 10A$, tensão máxima de dreno-fonte $V_{DS} = 400V$, resistência de dreno-fonte $R_{DS} = 0.55\Omega$, tensão de limiar $V_{GS,th} = 4V$ (MAX) e *reverse transfer capacitance* $C_{rss} = 120pF$.

3.3.9 Diodos D1 e D2

Como mostra a figura 2, os diodos D₁ e D₂ estão presentes no primário do transformador e têm a função de desmagnetizar o transformador quando os transistores estiverem

desligados. De acordo com a figura 4, a seleção desses componentes é limitada pela corrente máxima de magnetização (equação (3.63)) e a tensão máxima (equação (3.2)) no primário, que são calculadas a seguir:

$$I_{D1,max} = I_{D2,max} = I_{L,max} \approx 0.26A \quad (3.67)$$

$$V_{D1,max} = V_{D2,max} = V_{I,max} = \sqrt{2} \cdot 140 \approx 198V \quad (3.68)$$

Escolhe-se o diodo F1200D da Diotec [86] com *average forward current* $I_{FAV} = 12A$, *repetitive peak reverse voltage* $V_{RRM} = 200V$, tensão direta máxima (*max forward voltage*) $V_{f,max} = 0.82V$, resistência direta (DC) $R_f = I_{FAV}/V_{f,max} \approx 68.3m\Omega$ e capacitância típica de junção (*typical juntion capacitance*) $C_j = 430pF$.

3.3.10 Potência dissipada e eficiência

A potência dissipada conjunta nos transistores Q_1 e Q_2 , conforme a equação (3.70), tem um parcela resistiva e outra capacitiva. Na parcela resistiva, o cálculo utiliza a corrente eficaz máxima dos transistores ($I_{Q,RMS}$) da equação (3.69), que usa valores das equações (3.8), (3.64) e (3.51), e a resistência de dreno-fonte (R_{DS}). Enquanto que a parcela capacitiva usa a capacitância de transferência reversa (C_{rss}) e a tensão máxima de entrada ($V_{I,max}$) da equação (3.2). Ambos os termos são dependentes do ciclo de trabalho (D), mas o termo resistivo é diretamente proporcional e o termo capacitivo é inversamente ($V_I = n \cdot V_O/(\eta \cdot D)$). Assim, existe um ciclo de trabalho ótimo (D^*) que maximiza a perda de potência. Entretanto, o termo capacitivo costuma ser duas ordens de magnitude menor que o termo resistivo, o que torna uma boa aproximação considerar o ciclo de trabalho máximo (D_{max}). O uso desta razão implica que a tensão de entrada é mínima ($V_{I,min}$, para $v_O = V_{O,max} = 30V$), mas se utiliza a tensão máxima de entrada ($V_{I,max}$) para superestimar a perda de potência nos transistores.

$$I_{Q,RMS} = \sqrt{\frac{D_{max}}{3}(I_{T1,max}^2 + I_{T1,max} \cdot I_{T1,med} + I_{T1,med}^2)} \quad (3.69)$$

$$P_{Q,max} = 2 \cdot \left(R_{DS} \cdot I_{Q,RMS}^2 + \frac{C_{rss} \cdot V_{I,max}^2}{2 \cdot T_S} \right) \quad (3.70)$$

A potência dissipada conjunta nos diodos D_1 e D_2 , conforme a equação (3.72), tem um parcela resistiva e outra de tensão direta (V_f). Na parcela resistiva, o cálculo utiliza a corrente eficaz máxima dos diodos ($I_{D12,RMS}$) da equação (3.71), que usa a corrente máxima de magnetização da equação (3.63), e a resistência direta (R_f). Enquanto que a

parcela da tensão direta usa a tensão eficaz dos diodos ($V_{D12,RMS} = D_{max} \cdot V_f$). O ciclo máximo de trabalho (D_{max}) é utilizado pois ele corresponde ao pior caso.

$$I_{D12,RMS} = \sqrt{\frac{D_{max} \cdot I_{L,max}^2}{3}} \quad (3.71)$$

$$P_{D12,max} = 2 \cdot (V_f \cdot D_{max} \cdot I_{D12,RMS} + R_f \cdot I_{D12,RMS}^2) \quad (3.72)$$

A potência dissipada conjunta nos diodos D_3 e D_4 , conforme a equação (3.74), tem um parcela resistiva e outra de tensão direta (V_f). Na parcela resistiva, o cálculo utiliza a corrente eficaz máxima dos diodos ($I_{D34,RMS}$) da equação (3.73), que usa valores das equações (3.49) e (3.50), e a resistência direta (R_f). Observando as correntes i_{D3} e i_{D4} da figura 4, pode-se concluir que elas são complementares e formam a corrente do indutor (i_L) quando combinadas. Assim, a potência perdida combinada desses diodos equivale a corrente completa do indutor passando por um diodo com resistência direta R_f e tensão direta V_f .

$$I_{D34,RMS} = I_{L,RMS} = \sqrt{\frac{D_{max}}{3} \cdot (I_{L,max}^2) + I_{L,max} \cdot I_{L,min} + I_{L,min}^2} \quad (3.73)$$

$$P_{D34,max} = V_f \cdot I_{D34,RMS} + R_f \cdot I_{D34,RMS}^2 \quad (3.74)$$

A perda de potência pelo transformador é detalhada na seção 3.3.7.2. Aqui, basta utilizarmos a equação (3.55):

$$P_{T,max} = K_{fe} \cdot (B_{ac,p}^*)^\beta \cdot A_c \cdot l_m + \frac{\rho \cdot MLT \cdot N_1^2 \cdot I_{RMS,t1}^2}{W_a \cdot K_u} \quad (3.75)$$

A perda de potência no capacitor real (devido a sua resistência interna parasita), corresponde a equação (3.76), em que a variação máxima da corrente do indutor ($\Delta I_{L,max}$) referencia a equação (3.11), e usa a resistência do capacitor (R_C).

$$P_{C,max} = \frac{R_C \cdot \Delta I_{L,max}^2}{12} \quad (3.76)$$

A perda de potência no indutor real (devido a sua resistência interna parasita), corresponde a equação (3.76), em que a corrente eficaz do indutor ($I_{L,RMS}$) referencia a equação (3.73), e usa a resistência do indutor (R_L).

$$P_{L,max} = R_L \cdot I_{L,RMS}^2 \quad (3.77)$$

Reunindo as equações de perda de potência de todos os componentes do conversor

forward com dois transistores (3.70), (3.72), (3.74), (3.75), (3.76) e (3.77), chega-se a perda de potência total:

$$P_{loss} = P_{Q,max} + P_{D12,max} + P_{D34,max} + P_{T,max} + P_{C,max} + P_{L,max} \quad (3.78)$$

Por fim, a eficiência do conversor forward é dada por:

$$\eta = \frac{P_{O,max} - P_{loss}}{P_{O,max}} = 1 - \frac{P_{loss}}{P_{O,max}} = 1 - \frac{P_{loss}}{V_{O,max} \cdot I_{O,max}} \quad (3.79)$$

3.3.11 Algoritmo de design do conversor

O algoritmo em pseudo-código abaixo reúne todas as equações relevantes no design do conversor *forward* com dois transistores e retorna os parâmetros de projeto. A implementação dele é feita em Matlab 2015a, e se encontra no apêndice A.1.

Parâmetros iniciais

- | | |
|-----------------------------------|---|
| 1: $V_{I,RMS,min} \leftarrow 100$ | ▷ Tensão RMS mínima de entrada (Vo=30V) [V] |
| 2: $V_{I,RMS,max} \leftarrow 140$ | ▷ Tensão RMS máxima de entrada (Vo=30V) [V] |
| 3: $\eta \leftarrow 0.8$ | ▷ Eficiência inicial |
| 4: $V_{O,max} \leftarrow 30$ | ▷ Tensão máxima de saída [V] |
| 5: $I_{O,max} \leftarrow 10$ | ▷ Corrente máxima de saída [A] |
| 6: $T_s \leftarrow 10^{-5}$ | ▷ Período de amostragem [s] |
| 7: $n \leftarrow 1.5$ | ▷ Relação de espiras do transformador |

Potência máxima de saída

- | | |
|---|--------------------------------|
| 8: $P_{O,max} \leftarrow V_{O,max} \cdot I_{O,max}$ | ▷ Potência máxima de saída [W] |
|---|--------------------------------|

Propriedade dos componentes eletrônicos

- | | |
|---|--|
| 9: $L \leftarrow 100 \cdot 10^{-6}$ | ▷ Indutância do indutor L [H] |
| 10: $R_L \leftarrow 25 \cdot 10^{-3}$ | ▷ Resistência do indutor L [Ω] |
| 11: $C \leftarrow 680 \cdot 10^{-6}$ | ▷ Capacitância do capacitor C [F] |
| 12: $R_C \leftarrow 21 \cdot 10^{-3}$ | ▷ Resistência do capacitor C [Ω] |
| 13: $R_{DS} \leftarrow 0.55$ | ▷ Resistência dreno-fonte dos transistores Q ₁ e Q ₂ [Ω] |
| 14: $C_{rss} \leftarrow 120 \cdot 10^{-12}$ | ▷ Capacitância dos transistores Q ₁ e Q ₂ [Ω] |
| 15: $V_f \leftarrow 0.82$ | ▷ Tensão direta dos diodos D ₁ , D ₂ , D ₃ e D ₄ [V] |
| 16: $R_f \leftarrow 68.3 \cdot 10^{-3}$ | ▷ Resistência direta dos diodos D ₁ , D ₂ , D ₃ e D ₄ [Ω] |

Tensões de pico de entrada

17: $V_{I,min} \leftarrow \sqrt{2} \cdot V_{I,RMS,min}$ ▷ Equação (3.1) [V]

18: $V_{I,max} \leftarrow \sqrt{2} \cdot V_{I,RMS,max}$ ▷ Equação (3.2) [V]

Design do conversor DC-DC

19: $re_{min} \leftarrow 0.01$ ▷ Erro relativo percentual mínimo

20: $ite_{max} \leftarrow 50$ ▷ Número de iteração máxima

21: **for** *core* **in** [1,9] **do** ▷ Núcleo EE: 12, 16, 19, 22, 30, 40, 50, 60, 70

22: $re \leftarrow 1$ ▷ Erro relativo percentual inicial

23: $ite \leftarrow 0$ ▷ Número de iteração inicial

24: **while** $((re > re_{min}) \text{ AND } (ite < ite_{max}))$ **do**

25: $\eta_b = \eta$ ▷ Armazena o valor atual da eficiência

Ciclo de trabalho (tensão máxima de saída)

26: $D_{min} \leftarrow n \cdot V_{O,max} / (\eta \cdot V_{I,max})$ ▷ Equação (3.7)

27: $D_{max} \leftarrow n \cdot V_{O,max} / (\eta \cdot V_{I,min})$ ▷ Equação (3.8)

Indutor de saída

28: $\Delta I_{L,max} \leftarrow T_s \cdot V_{O,max} \cdot (1/\eta - D_{min})/L$ ▷ Equação (3.11) [A]

29: $I_{L,min} \leftarrow I_{O,max} - \Delta I_{L,max}/2$ ▷ Equação (3.50) [A]

30: $I_{L,max} \leftarrow I_{O,max} + \Delta I_{L,max}/2$ ▷ Equação (3.49) [A]

Design do transformador

▷ Algoritmo da seção 3.3.7.5

Variáveis retornadas: $P_T, I_{T1,max}, I_{T1,med}, I_{T1,RMS}, L_m, I_{Lm}, N_1, N_2, K_{gfe}, A_{w,1}, A_{w,2}, B_{ac,p}^*, K_u, wire1, wire2, R_{T1}, R_{T2}$

31: TransformerDesign (*core*, *n*, η , T_s , $V_{O,max}$, $P_{O,max}$, $I_{L,max}$, $I_{L,min}$, D_{max})

Potência perdida

⇒ Transistores Q₁ e Q₂

32: $I_{Q,RMS} \leftarrow \sqrt{D_{max}(I_{T1,max}^2 + I_{T1,max}I_{T1,med} + I_{T1,med}^2)/3}$ ▷ Eq. (3.69) [A]

33: $P_Q \leftarrow 2 \cdot (R_{DS} \cdot I_{Q,RMS}^2 + C_{rss} \cdot V_{I,max}^2 / (2 \cdot T_s))$ ▷ Equação (3.70) [W]

⇒ Diodos D₁ e D₂

34: $I_{D12,RMS} \leftarrow \sqrt{D_{max} \cdot I_{Lm}^2/3}$ ▷ Equação (3.71) [A]

35: $P_{D12} \leftarrow 2 \cdot (V_f \cdot D_{max} + R_f \cdot I_{D12,RMS}) \cdot I_{D12,RMS}$ ▷ Equação (3.72) [W]

⇒ Diodos D₃ e D₄

- 36: $I_{L,RMS} \leftarrow \sqrt{(I_{L,max}^2 + I_{L,max} \cdot I_{L,min} + I_{L,min}^2)/3}$ \triangleright Equação (3.73) [A]
- 37: $P_{D34} \leftarrow (V_f + R_f \cdot I_{L,RMS}) \cdot I_{L,RMS}$ \triangleright Equação (3.74) [W]
- \Rightarrow Transformador $\triangleright P_T$ [W] (obtido da função de design do transformador)
- \Rightarrow Capacitor
- 38: $P_C \leftarrow R_C \cdot \Delta I_{L,max}^2/12$ \triangleright Equação (3.76) [W]
- \Rightarrow Indutor
- 39: $P_L \leftarrow R_L \cdot I_{L,RMS}^2$ \triangleright Equação (3.77) [W]
- \Rightarrow Perda total
- 40: $P_{loss} \leftarrow P_Q + P_{D12} + P_{D34} + P_T + P_C + P_L$ \triangleright Equação (3.78) [W]
- \Rightarrow Eficiência
- 41: $\eta \leftarrow 1 - P_{loss}/P_{O,max}$ \triangleright Equação (3.79)

Erro relativo percentual

- 42: $re \leftarrow 100 \cdot \text{abs}(1 - \eta/\eta_b)$
- 43: $ite \leftarrow ite + 1$
- 44: **end while**

Máxima oscilação de tensão na saída

- 45: $\delta V_{O,max} \leftarrow \Delta I_{L,max} \cdot (T_s/(8 \cdot C) + R_C)/V_{O,max}$ \triangleright Equação (3.15)
- 46: **end for**

3.3.12 Iterações do algoritmo de design

As tabelas 3, 4 e 5 resumem os resultados de simulação dos algoritmos das seções 3.3.7.5 e 3.3.11, cujas implementações estão feitas em Matlab e se encontram, respectivamente, nos apêndices A.2 e A.1.

Na tabela 3, devido a restrição do valor de saturação da densidade de fluxo magnético do material F ($B_{max} = 2 \cdot B_{ac,p}^* < B_{sat} = 470\text{mT}$), os núcleos EE 12, 16, 19 e 22 estão eliminados. Analisando também as tabelas 4 e 5, nota-se que, conforme se aumenta o tamanho do núcleo, a eficiência também aumenta, as correntes máximas ficam menores e a performance aumenta, ou seja, a oscilação percentual máxima de tensão na saída ($\delta V_{O,max}$) diminui. Todos os núcleos satisfazem a restrição $D_{max} < D_{MAX} = 45\%$ com folga.

Devido ao interesse em minimizar o tamanho da fonte chaveada, deve-se escolher o menor núcleo possível. O próximo núcleo na lista seria o EE30, entretanto, o K_{gfe} elétrico

EE	$K_{gfe}(10^{-3}\text{cm}^\beta)$ Geométrico	$K_{gfe}(10^{-3}\text{cm}^\beta)$ Elétrico	Eficiência (%)	$B_{ac,p}^*$ (mT)	$\Delta I_{L,max}$ (A)	$I_{L,max}$ (A)
12	0.458	0.436	81.29	683	2.85	11.43
16	0.842	0.817	83.09	481	2.79	11.39
19	1.3	1.392	84.55	377	2.74	11.37
22	1.8	1.75	84.91	287	2.73	11.37
30	6.7	6.8	86.46	131	2.68	11.34
40	11.8	11.44	86.86	98	2.67	11.33
50	28.4	27.88	87.32	58.4	2.65	11.33
60	36.4	33.42	87.39	51.5	2.65	11.33
70	75.9	73.65	87.56	33.1	2.65	11.32

Tabela 3: Resultados de simulação do algoritmo de design do conversor forward com 2 transistores

EE	$I_{L,RMS}$ (A)	$I_{T1,max}$ (A)	$I_{T1,RMS}$ (A)	$\delta V_{O,max}$ (%)	N_1	N_2	L_m (μH)
12	10.03	8.06	4.33	0.217	28.5	19	1252
16	10.03	7.96	4.26	0.212	30	20	1473
19	10.03	7.92	4.21	0.209	30	20	1562
22	10.03	7.92	4.2	0.208	22.5	15	1558
30	10.03	7.85	4.15	0.204	18	12	1819
40	10.03	7.8	4.12	0.203	21	14	2162
50	10.03	7.74	4.1	0.202	19.5	13	2666
60	10.03	7.75	4.1	0.202	19.5	13	2538
70	10.03	7.72	4.08	0.2015	24	16	3082

Tabela 4: Continuação da tabela 3

dele é maior do que o geométrico, o que o elimina. Desta maneira, escolhe-se o núcleo EE40. Ele apresenta números de espiras inteiros e dimensões pequenas (40x40mm). Além disso, o valor máximo da densidade do fluxo magnético está distante da saturação, a corrente máxima ($I_{L,max}$) nos diodos D_3 e D_4 é menor que a máxima especificada pelo fabricante (12A) [86], o mesmo é válido para os diodos D_1 e D_2 , o valor eficaz da corrente do indutor é menor do que o máximo especificado pelo fabricante (10.5A) [84], a corrente máxima no primário ($I_{T1,max}$) é menor do que a máxima corrente dos transistores Q_1 e Q_2 (10A) [100], a eficiência é maior do que a especificada na seção 1.1 (75%) e a oscilação máxima de tensão na saída é menor do que a especificada nessa mesma seção (0.5%). Assim, todos os requisitos foram atendidos e o projeto do conversor forward está finalizado.

Resumo dos parâmetros concentrados dos componentes eletrônicos do conversor forward utilizados para simulação:

EE	R_{T1} (mΩ)	R_{T2} (mΩ)	Fio 1 (AWG)	Fio 2 (AWG)	K_u (%)	D_{max} (%)
12	279.1	115.4	31	29	27.92	39.15
16	218.6	91.5	28	26	26.18	38.3
19	148.9	62.1	26	24	27.94	37.64
22	120.7	63.6	26	25	27.11	37.48
30	63.1	26.3	22	20	25.34	36.8
40	47.1	19.7	19	17	25.69	36.64
50	25.7	10.8	16	14	28.94	36.44
60	20.7	8.7	14	12	28.39	36.41
70	13.9	7.4	11	10	27.21	36.34

Tabela 5: Continuação da tabela 4

- Capacitor C: $C = 680\mu\text{F}$ e $R_C = 21\text{m}\Omega$;
- Indutor L: $L = 100\mu\text{H}$ e $R_L = 25\text{m}\Omega$;
- Diodos D_1 , D_2 , D_3 e D_4 : $V_f = 0.82\text{V}$, $R_f = 68.3\text{m}\Omega$ e $C_j = 430\text{pF}$;
- Transformador: $R_{T1} = 47.11\text{m}\Omega$, $L_{T1} = 4.66\mu\text{H}$ (equação (3.60)), $N_1 = 21$, $R_{T2} = 19.73\text{m}\Omega$, $L_{T2} = 2.07\mu\text{H}$ (equação (3.61)), $N_2 = 14$ e $L_m = 2162\mu\text{H}$;
- Transistores Q_1 e Q_2 : $R_{DS} = 0.55\Omega$ e $C_{rss} = 120\text{pF}$.

3.4 Limites da carga resistiva

O projeto do conversor *forward* com dois transistores da seção 3.3 utiliza como hipótese que a carga seja resistiva linear ou pouco reativa, como um pequeno motor CC. Entretanto, mesmo para uma carga resistiva linear pura, existem limites inferior e superior para a resistência da carga devido a existência da corrente máxima eficaz do indutor e da corrente DC máxima de saída (o que indica o limite inferior), e a transição entre CCM e DCM do conversor (o que indica o limite superior). Todos os dados utilizados nesta seção foram tirados dos resultados da seção 3.3.12.

3.4.1 Limite superior da carga resistiva

Na seção 3.3, o projeto do conversor é feito considerando que o modo de condução é apenas contínuo (CCM), pois o modo descontínuo (DCM) apresenta uma corrente média do indutor com dinâmica não-linear em relação a variável de controle, que é o ciclo de

trabalho da PWM (d). Ao restringir a operação do conversor ao CCM, um controle linear pode ser implementado, entretanto, a carga resistiva fica limitada superiormente.

A resistência máxima da carga é calculada a partir da equação (3.4), que corresponde ao ganho de tensão entrada-saída para o modo de condução de fronteira. Considerando o caso em que o conversor está em CCM para qualquer tensão de saída (de 0 a 30V), o ciclo de trabalho de fronteira deve ser nulo ($D_B = 0$), o que resulta na equação (3.80). Porém, é possível aumentar a resistência máxima ao considerar o caso de $v_O = V_{O,max} = 30V$ com $D_B = D_{max}$ (ou seja, $v_I = V_{I,min} = 141.4V$), conforme a equação (3.81).

$$0 = \frac{n}{\eta} - \frac{2 \cdot L}{T_s \cdot R_{max}} \Rightarrow R_{max} = \frac{2 \cdot L \cdot \eta}{T_s \cdot n} \approx 11.5\Omega \quad (3.80)$$

$$R_{max} = \frac{2 \cdot L}{T_s} \cdot \left(\frac{n}{\eta} - D_{max} \right)^{-1} \approx 14.7\Omega \quad (3.81)$$

Com uma tensão de saída $V_O \in [0, 30]V$, qualquer resistência de carga $R > 14.7\Omega$ força o conversor *forward* a operar em DCM. Entretanto, se $11.5 < R < 14.7\Omega$, então a fronteira entre CCM e DCM ocorre em alguma tensão $V_{O,B} = \eta \cdot V_I \cdot D_B / n$ dentro dessa faixa. Por fim, se $0 < R < 11.5\Omega$, então o conversor opera em CCM para toda essa faixa de tensão.

Ambas as equações (3.80) e (3.81) apresentam resistências baixas. Isto se deve ao fato do indutor selecionado ter indutância baixa [84]. Para evitar este problema, pode-se projetar um indutor de potência ao se basear no capítulo 11 do livro [8], de maneira semelhante ao projeto do transformador na seção 3.3.7.5. Uma topologia de indutor perfeita para aplicações de potência é o indutor toroidal, a exemplo do indutor CMT2915B-501-LF da Coilmaster [101] com $L = 500\mu H$, $R_L = 9.6m\Omega$ e $I_{RMS,max} = 20A$.

A título de curiosidade. Para fazer $R = 1k\Omega$ ser a resistência de fronteira entre os modos de operação, de maneira que o conversor permaneça em CCM para toda a faixa operacional de tensão, como na equação (3.80), o valor do indutor deve ser:

$$L = \frac{T_s \cdot R \cdot n}{2 \cdot \eta} = \frac{10^{-5} \cdot 10^3 \cdot 1.5}{2 \cdot 0.868576} \approx 8.635mH$$

3.4.2 Limite inferior da carga resistiva

O limite inferior da carga resistiva (R_{min}) é o especificado para corrente DC máxima de saída ($I_{O,max}$), gerando a resistência R_{min}^* (equação (3.82)), ou a corrente máxima eficaz do indutor ($I_{L,RMS,max}$), gerando a resistência R_{min}^{**} (equação (3.87)), de forma que

$R_{min} = \max(R_{min}^*, R_{min}^{**})$. A equação (3.83) equivale a (3.73), mas com uma manipulação algébrica. Ao substituir as relações de (3.84) em (3.83), chega-se a (3.85), cujo valor máximo equivale a (3.86). Isolando para a resistência, chega-se em (3.87). Como $R_{min}^* > R_{min}^{**}$, então $R_{min} = 3\Omega$.

$$R_{min}^* = \frac{V_{O,max}}{I_{O,max}} = \frac{30}{10} = 3\Omega \quad (3.82)$$

$$I_{L,RMS} = \sqrt{\frac{I_{L,max}^2 + I_{L,max}I_{L,min} + I_{L,min}^2}{3}} = \sqrt{\frac{(I_{L,max} + I_{L,min})^2 - I_{L,max}I_{L,min}}{3}} \quad (3.83)$$

$$\begin{cases} I_{L,max} = I_O + \frac{\Delta I_L}{2} \\ I_{L,min} = I_O - \frac{\Delta I_L}{2} \end{cases} \Rightarrow \begin{cases} (I_{L,max} + I_{L,min})^2 = 4I_O^2 \\ I_{L,max}I_{L,min} = I_O^2 - \frac{\Delta I_L^2}{4} \end{cases} \quad (3.84)$$

$$I_{L,RMS} = \sqrt{I_O^2 + \frac{\Delta I_L^2}{12}} \quad (3.85)$$

$$I_{L,RMS,max} = \sqrt{I_{O,max}^2 + \frac{\Delta I_{L,max}^2}{12}} = \sqrt{\left(\frac{V_{O,max}}{R_{min}^{**}}\right)^2 + \frac{\Delta I_{L,max}^2}{12}} \quad (3.86)$$

$$R_{min}^{**} = \frac{V_{O,max}}{\sqrt{I_{L,RMS,max}^2 - \frac{\Delta I_{L,max}^2}{12}}} = \frac{30}{\sqrt{10.5^2 - \frac{2.67^2}{12}}} \approx 2.86\Omega \quad (3.87)$$

A diferença de valores entre as resistências R_{min}^* e R_{min}^{**} se deve ao fato da corrente DC máxima na saída não ter sido atualizada, como na equação (3.88), após a seleção do indutor, o que modificaria a potência máxima de saída. Das equações (3.11), (3.82) e (3.87), pode-se concluir que a resistência mínima diminui ao aumentar a corrente DC máxima de saída (e consequentemente a corrente eficaz máxima do indutor) e a indutância do indutor L. Assim, ao utilizar um indutor de potência (como o indutor toroidal), a resistência mínima diminui e a resistência máxima aumenta, ou seja, a faixa da resistência da carga aumenta.

$$I_{O,max} = \sqrt{I_{L,RMS,max}^2 - \frac{\Delta I_{L,max}^2}{12}} = \sqrt{10.5^2 - \frac{2.67^2}{12}} \approx 10.47A \quad (3.88)$$

3.5 Frequências de ressonância e de corte do filtro de saída

O filtro de saída do conversor *forward* poderia ser um filtro RC passa-baixa, em que um resistor (R_{filter}) estaria no lugar do indutor (L) do filtro LC passa-baixa original. Entretanto, essa estratégia aumenta a potência dissipada por efeito Joule devido ao aumento considerável na resistência ($R_{filter} \gg R_L$). Assim, um filtro LC passa-baixa é preferível.

Infelizmente, este filtro é de segunda ordem e apresenta uma frequência de ressonância, o que requer atenção do projetista.

3.5.1 Análise do filtro LC passa-baixa ideal

O filtro LC passa-baixa ideal da figura 8 possui um modelo dinâmico descrito pelas equações diferenciais de (3.89):

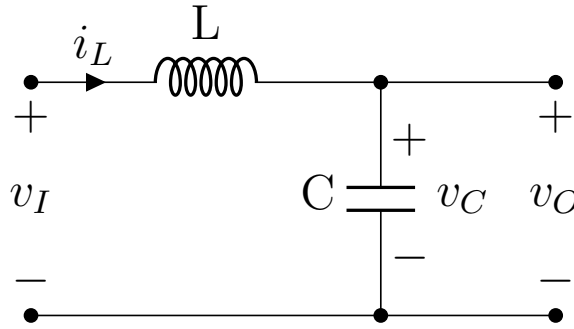


Figura 8: Filtro LC passa-baixa ideal

$$\begin{cases} L \cdot \dot{i}_L = v_L = v_I - v_C \\ C \cdot \dot{v}_C = i_C \end{cases} \quad (3.89)$$

Como se trata de um filtro, pode-se assumir que $i_L \approx i_C$. Além disso, $v_C = v_O$. Desta maneira, pode-se juntar as duas equações de (3.89) ao aplicar a transformada de Laplace:

$$\begin{cases} I_L(s) = \frac{V_I(s) - V_O(s)}{L \cdot s} \\ V_O(s) = \frac{I_L(s)}{C \cdot s} \end{cases} \Rightarrow H(s) = \frac{V_O(s)}{V_I(s)} = \frac{1}{1 + L \cdot C \cdot s^2} \quad (3.90)$$

Para obter a análise em frequência, basta fazer $s = j \cdot \omega$, em que ω é a frequência angular em rad/s, e aplicar na equação (3.90). Neste contexto, a parte de interesse da análise em frequência é a curva da magnitude da função de transferência $|H(s = j \cdot \omega)|$, enquanto que a curva da defasagem pode ser ignorada:

$$|H(\omega)| = \left| \frac{1}{1 - L \cdot C \cdot \omega^2} \right| = \frac{1}{|1 - L \cdot C \cdot \omega^2|} \quad (3.91)$$

O fenômeno de ressonância ocorre na frequência que zera o denominador da equação (3.91) resultando na equação (3.92). Este fenômeno pode ser observado no diagrama de

Bode da figura 9, que foi gerado por código em Matlab e se encontra no anexo A.3.

$$\omega_r = \frac{1}{\sqrt{L \cdot C}} \quad [\text{rad/s}] \quad \Rightarrow \quad f_r = \frac{1}{2\pi \cdot \sqrt{L \cdot C}} \quad [\text{Hz}] \quad (3.92)$$

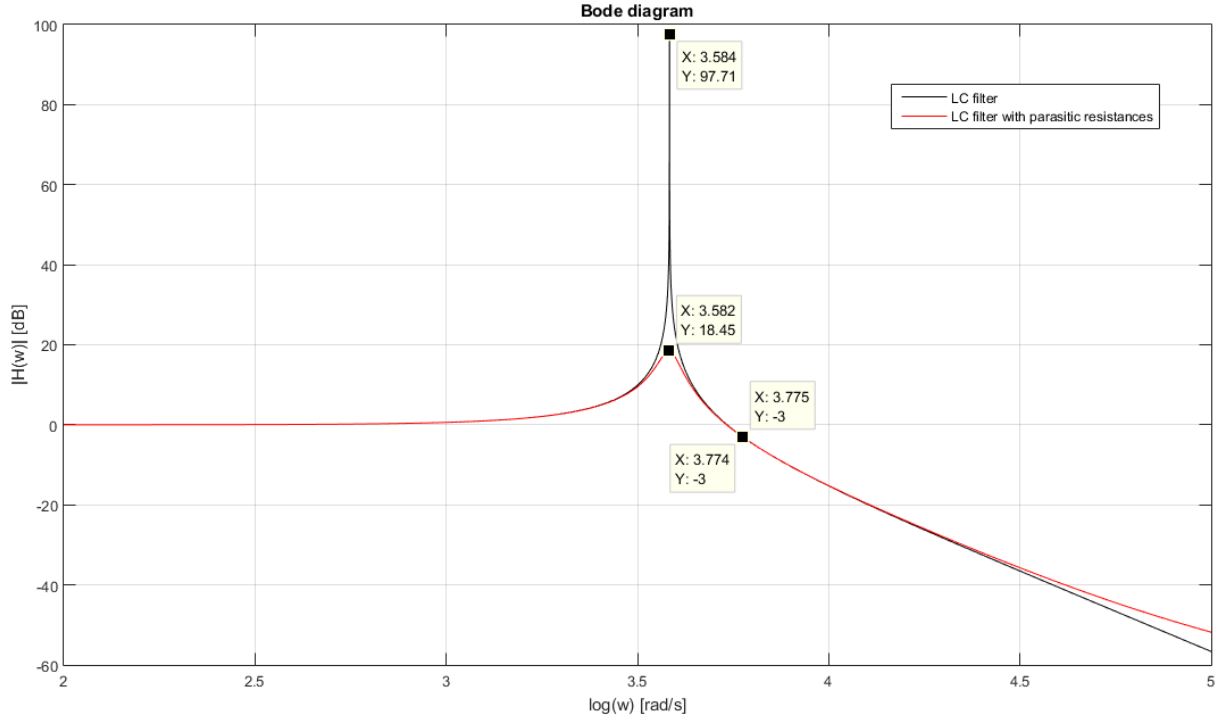


Figura 9: Diagrama de Bode do filtro LC

A frequência de corte (*cutoff*) ou frequência de canto (*corner*) ω_c de sistemas dinâmicos lineares é padronizada como a frequência em que a magnitude da função transferência cai por um valor de -3dB. A equação (3.93) mostra como calcular a frequência de corte.

$$20 \cdot \log(|H(\omega_c)|) = -3\text{dB} \quad \Rightarrow \quad |H(\omega_c)| = 10^{-0.15} \quad (3.93)$$

Como mostra a figura 9, para $\omega > \omega_r$, em que ω_r é definido pela primeira equação de (3.92), tem-se que $1 - L \cdot C \cdot \omega^2 < 0$, que é o caso da frequência de corte. Assim, substituindo a equação (3.91) para $\omega = \omega_c$ na equação (3.93), chega-se em:

$$\frac{1}{L \cdot C \cdot \omega_c^2 - 1} = 10^{-0.15} \quad \Rightarrow \quad \omega_c = \sqrt{\frac{10^{0.15} + 1}{L \cdot C}} \quad \Rightarrow \quad f_c = \frac{1}{2\pi} \cdot \sqrt{\frac{10^{0.15} + 1}{L \cdot C}} \quad (3.94)$$

3.5.2 Análise do filtro LC com resistências parasitas

O filtro LC passa-baixa com resistências parasitas da figura 10 possui um modelo dinâmico descrito pelas equações diferenciais de (3.95):

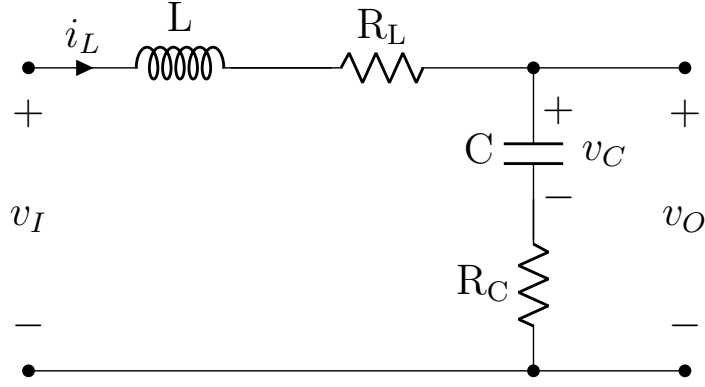


Figura 10: Filtro LC passa-baixa com resistências parasitas

$$\begin{cases} L \cdot \frac{di_L}{dt} = v_L = v_I - v_{RL} - v_O \\ C \cdot \frac{dv_C}{dt} = i_C \end{cases} \quad (3.95)$$

Como se trata de um filtro, pode-se assumir que $i_L \approx i_C$. Além disso, $v_{RL} = R_L \cdot I_L$, $v_{RC} = R_C \cdot i_C$ e $v_O = v_C + v_{RC} = v_C + R_C \cdot i_C$. Desta maneira, pode-se juntar as duas equações de (3.95) ao aplicar a transformada de Laplace:

$$\begin{cases} I_L(s) = \frac{V_I(s) - V_O(s)}{L \cdot s + R_L} \\ I_C(s) = \frac{C \cdot s \cdot V_O(s)}{R_C \cdot C \cdot s + 1} \end{cases} \Rightarrow H(s) = \frac{V_O(s)}{V_I(s)} = \frac{R_C \cdot C \cdot s + 1}{L \cdot C \cdot s^2 + (R_C + R_L) \cdot C \cdot s + 1} \quad (3.96)$$

Para obter a análise em frequência, basta fazer $s = j \cdot \omega$, em que ω é a frequência angular em rad/s, e aplicar na equação (3.96). Neste contexto, a parte de interesse da análise em frequência é a curva da magnitude da função de transferência $|H(s = j \cdot \omega)|$, enquanto que a curva da defasagem pode ser ignorada:

$$\begin{aligned} |H(\omega)| &= \sqrt{H(\omega) \cdot H^*(\omega)} \\ &= \sqrt{\frac{1 + (R_C \cdot C \cdot \omega)^2}{(1 - L \cdot C \cdot \omega^2)^2 + ((R_C + R_L) \cdot C \cdot \omega)^2}} \\ &= \sqrt{\frac{1 + (R_C \cdot C)^2 \cdot \omega^2}{(L \cdot C)^2 \cdot \omega^4 + (((R_C + R_L) \cdot C)^2 - 2 \cdot L \cdot C) \cdot \omega^2 + 1}} \end{aligned} \quad (3.97)$$

Os gráficos das funções (3.91) e (3.97) estão plotados na figura 9 para as frequências de 100 a 10^5 rad/s. Pode-se observar que a frequência de ressonância e a frequência de corte são próximas em ambas as funções de transferências (3.90) e (3.96). Logo, essas frequências podem ser estimadas para o filtro LC passa-baixa não-ideal ao utilizar as

equações (3.92) e (3.94) respectivamente:

$$f_r = \frac{1}{2\pi \cdot \sqrt{L \cdot C}} = \frac{1}{2\pi \cdot \sqrt{100 \cdot 10^{-6} \cdot 680 \cdot 10^{-6}}} \approx 610\text{Hz} \quad (3.98)$$

$$f_c = \frac{1}{2\pi} \cdot \sqrt{\frac{10^{0.15} + 1}{L \cdot C}} = \frac{1}{2\pi} \cdot \sqrt{\frac{10^{0.15} + 1}{100 \cdot 10^{-6} \cdot 680 \cdot 10^{-6}}} \approx 948\text{Hz} \quad (3.99)$$

Ambas as equações (3.98) e (3.99) mostram que a faixa de frequências passantes do filtro LC passa-baixo da saída do conversor *forward* está bem abaixo da frequência de chaveamento $f_s = 100\text{kHz}$ do conversor.

3.6 Design do circuito retificador com filtro capacitivo

O conversor *forward* é um conversor DC-DC, portanto a sua tensão de entrada deve ser contínua, mesmo que não-regulada e levemente variável. Como a tensão da rede elétrica é alternada senoidal (v_{Rede}), deve-se empregar um circuito que torne essa tensão alternada em contínua não-regulada, conforme mostra a figura 1. Com essa finalidade, um circuito popular no contexto de fontes chaveadas, mostrado na figura 11, é a combinação do circuito retificador por ponte de Graetz (ponte retificadora de onda completa), que é uma ponte de 4 diodos (D_{B1} , D_{B2} , D_{B3} e D_{B4}), com o filtro capacitivo (C_{Bulk}). Nessa figura, também estão representados de maneira simplificada os componentes do filtro EMI (L_{EMI} e C_{EMI}), que não são assunto deste trabalho, e um modelo do conversor DC-DC equivalente a um gerador de corrente, em que a corrente compensa as variações da tensão de entrada (v_I) para manter a potência fornecida (P_O/η) constante. Na figura 12, apresenta-se as formas de onda típicas desse circuito, idealizado em regime permanente.

Considerando que a tensão da rede siga o seguinte modelo $v_{Rede}(t) = V_p \cdot \cos(2\pi f \cdot t)$, em que V_p é a tensão de pico e $f = 60\text{Hz}$ é a frequência de operação (período $T = 1/f$), e ao desprezar as perdas resistivas e a queda de tensão pelos diodos da ponte de Graetz, **sem o filtro capacitivo**, a tensão retificada na saída da ponte equivale a $v_I(t) = V_p \cdot |\cos(2\pi f \cdot t)|$, que é representada pela linha vermelha tracejada do primeiro gráfico da figura 12. Como essa função é típica de um retificador de onda completa, a tensão retificada oscila com o dobro da frequência da rede.

Ao adicionar o filtro capacitivo com capacitância elevada na saída da ponte de diodos, a oscilação (*ripple*) da tensão de entrada (v_I) é reduzida veementemente, conforme mostra a linha preta no primeiro gráfico da figura 12. A sua redução é importante no projeto

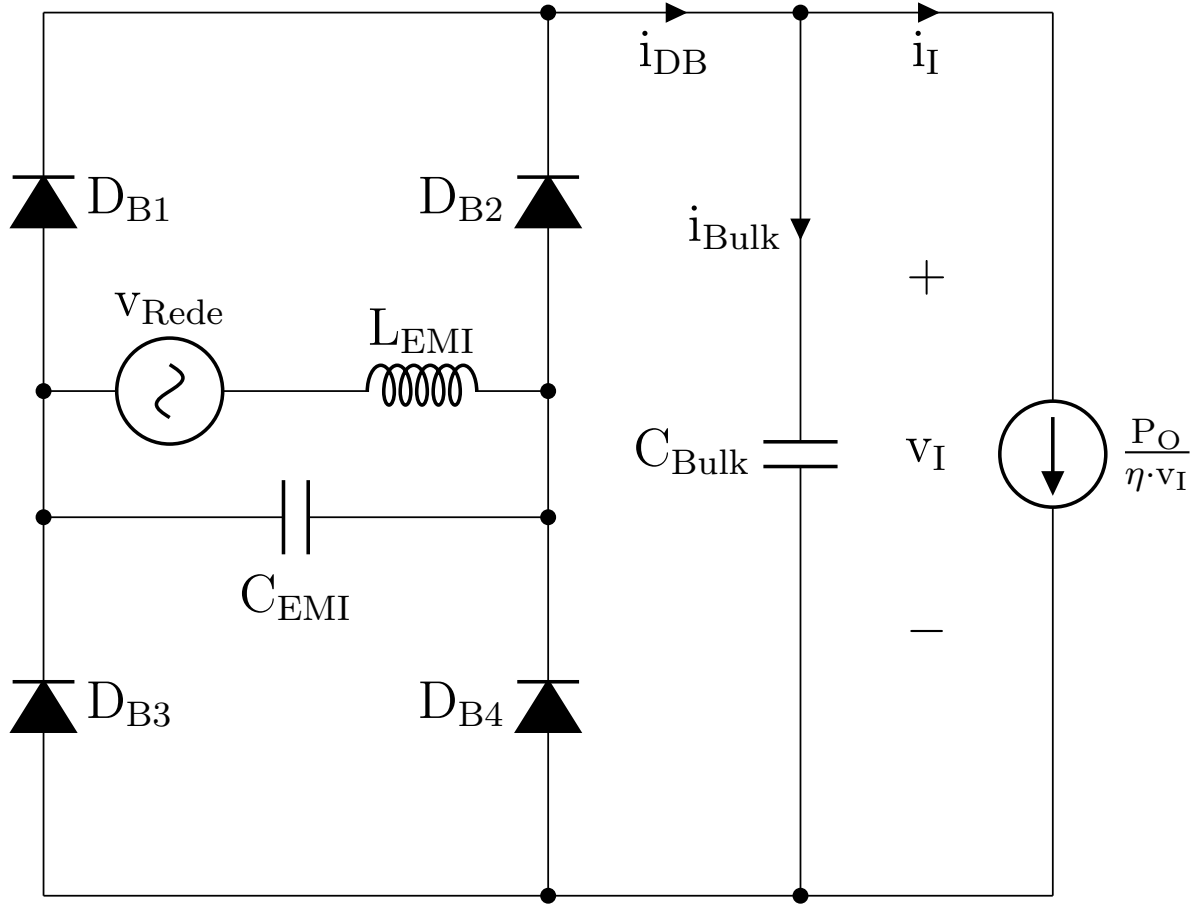


Figura 11: Combinação dos circuitos: filtro EMI; ponte de diodos; e filtro capacitivo.

de fontes chaveadas devido ao impacto na estabilidade da tensão de saída do conversor DC-DC, de forma que uma grande oscilação na entrada pode tornar o conversor instável. Assim, a oscilação da tensão de entrada deve ser pequena para o funcionamento correto do conversor DC-DC.

Como os diodos impedem o retorno da energia armazenada no capacitor para a rede, mesmo quando a tensão retificada da rede está abaixo da tensão do capacitor (v_I), este descarrega ao fornecer energia apenas para o conversor DC-DC durante o período $t \in [0, t_{min}]$, o que faz a tensão cair chegando a V_{min} . Até que a tensão retificada da rede se torna elevada o suficiente no período $t \in [t_{min}, T/2]$ para recarregar o capacitor, fazendo-o chegar até V_p . O período completo de oscilação é formado por ambos os períodos de descarregamento e de carregamento do capacitor, de maneira que ele equivale a metade ($T/2$) do período de oscilação da tensão da rede (T).

O projeto da ponte de diodos em conjunto com o filtro capacitivo começa com a especificação da indutância C_{Bulk} . Para isto, é preciso especificar a máxima variação percentual admissível (p) da tensão da entrada. Como a tensão de pico (V_p) é conhecida

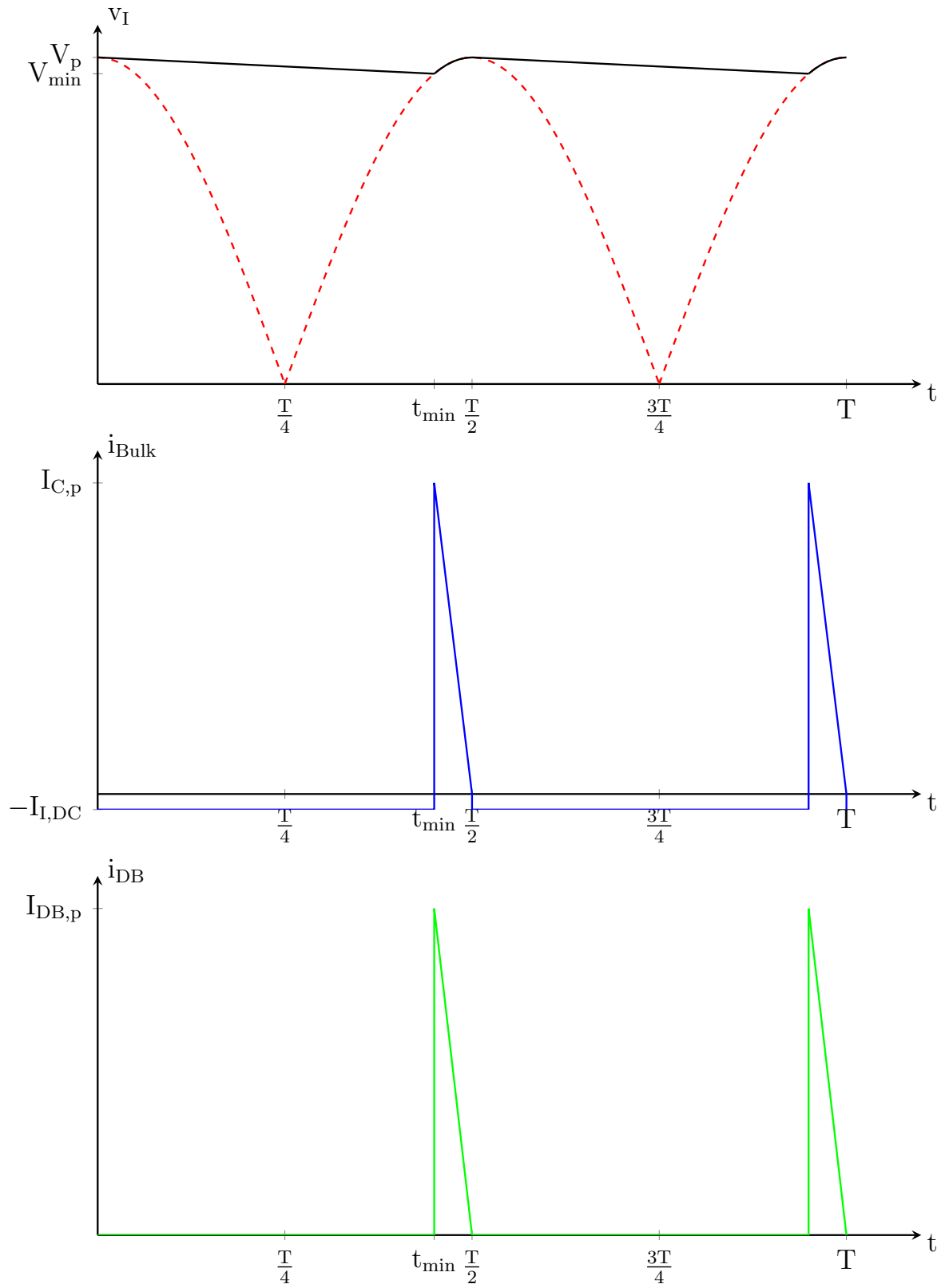


Figura 12: Formas de onda do circuito retificador em combinação com o filtro capacitivo, ambos idealizados e em regime permanente.

do modelo de tensão da rede, a tensão mínima (V_{min}) que o capacitor chega no fim do período de descarga é calculada ao fazer $V_{min} = p \cdot V_p$. Tal relação permite calcular o tempo t_{min} , em que a tensão mínima ocorre, através da equação (3.100), que remete à abscissa de colisão entre a onda da tensão filtrada (linha preta) e a tensão puramente retificada (linha vermelha tracejada) no primeiro gráfico da figura 12.

$$-V_p \cdot \cos(2\pi f \cdot t_{min}) = V_{min} \Rightarrow t_{min} = \frac{\arccos(-p)}{2\pi f} \quad (3.100)$$

Durante o período $t \in [0, t_{min}]$, o capacitor C_{Bulk} fornece energia ao conversor DC-DC e os diodos da ponte (D_{B1} , D_{B2} , D_{B3} e D_{B4}) não estão conduzindo, o que significa que o circuito da figura 11 se resume ao capacitor e à fonte de corrente. Assim, a equação diferencial da corrente do capacitor é descrita por (3.101). Ao resolvê-la e utilizar a equação (3.100), chega-se em (3.102).

$$\begin{aligned} i_I(t) &= \frac{P_O}{\eta \cdot v_I(t)} = -i_{Bulk}(t) = -C_{Bulk} \cdot \frac{dv_I(t)}{dt} \\ -\frac{P_O}{C_{Bulk} \cdot \eta} &= v_I(t) \cdot \frac{dv_I(t)}{dt} \\ \int_0^{t_{min}} -\frac{P_O}{C_{Bulk} \cdot \eta} \cdot dt &= \int_0^{t_{min}} v_I(t) \cdot \frac{dv_I(t)}{dt} \cdot dt = \int_{V_p}^{V_{min}} v_I \cdot dv_I \\ -\frac{P_O \cdot t_{min}}{C_{Bulk} \cdot \eta} &= \frac{V_{min}^2 - V_p^2}{2} \Rightarrow C_{Bulk} = \frac{2 \cdot P_O \cdot t_{min}}{\eta \cdot (V_p^2 - V_{min}^2)} \\ C_{Bulk} &= \frac{P_O \cdot \arccos(-p)}{\pi \cdot f \cdot \eta \cdot V_p^2 \cdot (1 - p^2)} \quad [F] \end{aligned} \quad (3.102)$$

Na seção 3.2, especifica-se as tensões máxima ($V_{I,max}$) e mínima ($V_{I,min}$) de entrada devido a oscilações da rede elétrica. Da equação (3.102), pode-se concluir que o pior caso ocorre quando $V_p = V_{I,min} = 141.4V$. Considerando $p = 0.85$ e utilizando $f = 60Hz$, $\eta = 0.8626$ e $P_O = 300W$ das seções anteriores, pode-se calcular

$$C_{Bulk} = \frac{300 \cdot \arccos(-0.95)}{\pi \cdot 60 \cdot 0.8626 \cdot 141.4^2 \cdot (1 - 0.95^2)} \approx 854\mu F$$

Escolhe-se o capacitor B43547E2128M0 da Epcos (B43547 do site [102]) com capacitância $C_{Bulk} = 1200\mu F$, resistência $ESR = 60m\Omega$ (100Hz), tensão nominal contínua (*rated DC voltage*) $V_R = 250V$ e corrente RMS máxima de oscilação $I_{AC,max} = 9.29A$ (100Hz e 60 °C).

Para ter certeza que o capacitor *bulk* selecionado é adequado, a corrente RMS máxima de oscilação do capacitor precisa ser maior que corrente RMS da aplicação ($I_{Bulk,RMS}$).

Com a finalidade de calcular o valor desta corrente, o valor de p deve ser atualizado, que é feito pela equação (3.103) modificada de (3.102) resultando em $p = 0.892$. Todos os cálculos de projeto do capacitor e da ponte de diodos foram feitos pelo programa do apêndice A.4.

$$P_O \cdot \text{acos}(-p) - C_{Bulk} \cdot \pi \cdot f \cdot \eta \cdot V_p^2 \cdot (1 - p^2) = 0 \quad (3.103)$$

Conforme o segundo gráfico da figura 12, o carregamento (*charge*) do capacitor ocorre no período $t \in [t_{min}, T/2]$, cuja corrente segue a função (3.104) e o seu valor máximo ocorre em t_{min} obtido de (3.100), conforme a equação (3.105). Ao conhecer o comportamento da corrente nesse período, pode-se calcular o seu valor eficaz, que é feito pela equação (3.106).

$$\begin{aligned} i_{charge}(t) &= i_{Bulk}(t \in [t_{min}, T/2]) \\ &= C_{Bulk} \cdot \frac{d}{dt}(|v_{Rede}(t \in [t_{min}, T/2])|) \\ &= C_{Bulk} \cdot \frac{d}{dt}(-V_p \cdot \cos(2\pi f \cdot t)) \\ &= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sin(2\pi f \cdot t) \end{aligned} \quad (3.104)$$

$$\begin{aligned} I_{charge,max} &= i_{charge}(t_{min}) \\ &= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sin(2\pi f \cdot t_{min}) \\ &= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sin(\text{acos}(-p)) \\ &= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sqrt{1 - p^2} = 28.9\text{A} \end{aligned} \quad (3.105)$$

$$\begin{aligned}
I_{charge,RMS} &= \sqrt{\frac{1}{T/2 - t_{min}} \int_{t_{min}}^{T/2} (i_{charge}(t))^2 \cdot dt} \\
&= \sqrt{\frac{1}{T/2 - t_{min}} \int_{t_{min}}^{T/2} (C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sin(2\pi f \cdot t))^2 \cdot dt} \\
&= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sqrt{\frac{1}{T/2 - t_{min}} \int_{t_{min}}^{T/2} (\sin(2\pi f \cdot t))^2 \cdot dt} \\
&= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sqrt{\frac{1}{T/2 - t_{min}} \int_{t_{min}}^{T/2} \frac{1 - \cos(4\pi f \cdot t)}{2} \cdot dt} \\
&= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sqrt{\frac{1}{T/2 - t_{min}} \left[\frac{t}{2} - \frac{\sin(4\pi f \cdot t)}{8\pi f} \right]_{t_{min}}^{T/2}} \quad (3.106) \\
&= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sqrt{\frac{1}{2} - \frac{\sin(2\pi) - \sin(4\pi f \cdot t_{min})}{8\pi f \cdot (T/2 - t_{min})}} \\
&= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sqrt{\frac{1}{2} + \frac{\sin(2 \cdot \arccos(-p))}{8\pi f \cdot (T/2 - t_{min})}} \\
&= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sqrt{\frac{1}{2} + \frac{\sin(\arccos(-p)) \cdot \cos(\arccos(-p))}{4\pi f \cdot (T/2 - t_{min})}} \\
&= C_{Bulk} \cdot V_p \cdot 2\pi f \cdot \sqrt{\frac{1}{2} - \frac{p\sqrt{1-p^2}}{4\pi f \cdot (T/2 - t_{min})}} = 16.94A
\end{aligned}$$

A descarga (*discharge*) do capacitor ocorre no período $t \in [0, t_{min}]$. O segundo gráfico da figura 12 mostra uma corrente negativa constante ($-I_{I,DC}$) nesse período, entretanto ela representa uma corrente média, pois a forma de onda real equivale a inúmeras repetições ($\approx t_{min}/T_s$ repetições) do oposto da corrente $i_I(t)$ representada na figura 4. Como esta corrente tem um período (T_s) bem menor que tempo de descarregamento (t_{min}), pode-se considerar que o número de repetições é inteiro. Assim, conforme mostra a equação (3.107), o valor eficaz da corrente de descarga do capacitor ($I_{discharge,RMS}$) equivale ao valor eficaz da corrente do primário ($I_{T1,RMS}$) obtido da tabela 4.

$$\begin{aligned}
I_{discharge,RMS} &= \sqrt{\frac{1}{t_{min}} \int_0^{t_{min}} (i_{Bulk}(t))^2 \cdot dt} \\
&= \sqrt{\frac{1}{t_{min}} \frac{t_{min}}{T_s} \int_0^{T_s} (-i_I(t))^2 \cdot dt} \quad (3.107) \\
&= \sqrt{\frac{1}{T_s} \int_0^{T_s} (i_I(t))^2 \cdot dt} \\
&= I_{I,RMS} = I_{T1,RMS} = 4.12A
\end{aligned}$$

Das equações (3.106) e (3.107), pode-se calcular a corrente RMS de oscilação do capacitor *bulk* no período $t \in [0, T/2]$:

$$\begin{aligned}
 I_{Bulk,RMS} &= \sqrt{\frac{1}{T/2} \int_0^{T/2} (i_{Bulk}(t))^2 \cdot dt} \\
 &= \sqrt{\frac{1}{T/2} \left(\int_0^{t_{min}} (i_{Bulk}(t))^2 \cdot dt + \int_{t_{min}}^{T/2} (i_{Bulk}(t))^2 \cdot dt \right)} \\
 &= \sqrt{\frac{t_{min} \cdot I_{discharge,RMS}^2 + (T/2 - t_{min}) \cdot I_{charge,RMS}^2}{T/2}} = 7.57A
 \end{aligned} \tag{3.108}$$

Como a corrente RMS máxima de oscilação $I_{AC,max} = 9.29A$ (100Hz e 60°C) do capacitor selecionado é menor que a corrente RMS da aplicação $I_{Bulk,RMS} = 7.57A$, então esse componente é adequado. Desta maneira, a potência dissipada nele equivale a:

$$P_{C,Bulk} = ESR_{Bulk} \cdot I_{Bulk,RMS}^2 \approx 3.43W \tag{3.109}$$

A ponte de diodos é selecionada pela corrente máxima possível, que equivale a máxima corrente de carregamento ($I_{Bulk,max} = I_{charge,max}$) somado a máxima corrente de entrada do conversor DC-DC ($I_{I,max} = I_{T1,max}$):

$$I_{DB,max} = I_{Bulk,max} + I_{T1,max} = 36.68A \tag{3.110}$$

Escolhe-se a ponte de diodos TS40P05G da Taiwan Semiconductor [103] com corrente direta (*forward current*) máxima valendo $I_f = 40A$, tensão direta (*forward voltage*) $V_f = 1.1V$, tensão reversa máxima $V_{RRM} = 600V$, resistência direta $R_f \approx 10m\Omega$ e capacitância de junção $C_j \approx 50pF$.

Para calcular a potência dissipada na ponte de diodos, precisa-se calcular o valor eficaz da corrente ($I_{DB,RMS}$) que passa por ela no período $t \in [0, T/2]$, como representado no terceiro gráfico (i_{DB}) da figura 12. A equação (3.111) se encarrega desta tarefa, de maneira que o termo quadrático é quebrado em outros três, cujas expressões são especificadas em (3.112), em que a segunda integral é aproximada ao considerar que a corrente $i_I(t)$ é constante com valor máximo $I_{T1,max}$ com ciclo de trabalho D_{max} , o que resume a integral num cálculo de área do triângulo com altura $I_{Bulk,max} = I_{charge,max}$ e base $(T/2 - t_{min})$.

Certamente essa aproximação é superestimada.

$$\begin{aligned}
I_{DB,RMS} &= \sqrt{\frac{1}{T/2} \int_0^{T/2} (i_{DB}(t))^2 \cdot dt} \\
&= \sqrt{\frac{1}{T/2} \int_{t_{min}}^{T/2} (i_I(t) + i_{Bulk}(t))^2 \cdot dt} \\
&= \sqrt{\frac{T/2 - t_{min}}{T/2} (I_{T1,RMS}^2 + I_{T1,max} I_{Bulk,max} D_{max} + I_{charge,RMS}^2)} \\
&= 7.59A
\end{aligned} \tag{3.111}$$

$$\begin{cases} \int_{t_{min}}^{T/2} (i_I(t))^2 \cdot dt = (T/2 - t_{min}) \cdot I_{T1,RMS}^2 \\ 2 \cdot \int_{t_{min}}^{T/2} i_I(t) \cdot i_{Bulk}(t) \cdot dt \approx I_{T1,max} \cdot I_{Bulk,max} \cdot (T/2 - t_{min}) \cdot D_{max} \\ \int_{t_{min}}^{T/2} (i_{Bulk}(t))^2 \cdot dt = (T/2 - t_{min}) \cdot I_{charge,RMS}^2 \end{cases} \tag{3.112}$$

Cada pico da corrente i_{DB} (terceiro gráfico da figura 12) tem a sua condução alternada entre os conjuntos de diodos (D_{B1}, D_{B4}) e (D_{B2}, D_{B3}) devido a retificação da tensão da rede. Entretanto, a potência perdida na ponte de diodos é calculada considerando esses dois conjuntos como um bloco único. Assim, ela ocorre tanto pela resistência direta $(R_{DB,f})$ quanto pela tensão direta $(V_{DB,f})$ do bloco todo:

$$P_{DB} = R_{DB,f} \cdot I_{DB,RMS}^2 + V_{DB,f} \cdot I_{DB,RMS} = 8.93W \tag{3.113}$$

Da seção 3.3.12, a potência perdida no conversor DC-DC equivale a $P_{loss} = P_O \cdot (1 - \eta) = 39.43W$. Juntando essa perda de potência com as perdas do filtro capacitivo (equação (3.109)) e da ponte de diodos (equação (3.113)), chega-se ao valor $P_{loss} = 51.79W$, o que permite atualizar a eficiência $\eta = 1 - P_{loss}/P_{O,max} = 82.74\%$.

Resumo dos parâmetros concentrados dos componentes eletrônicos da ponte de diodos em conjunto com o filtro capacitivo utilizados para simulação:

- Capacitor *Bulk*: $C_{Bulk} = 1200\mu F$ e $ESR_{Bulk} = 60m\Omega$;
- Ponte de diodos: $V_{DB,f} = 1.1V$, $R_{DB,f} = 10m\Omega$ e $C_{DB,j} = 50pF$.

3.7 Modelo dinâmico do conversor DC-DC

Assim como os demais sistemas dinâmicos reais, circuitos de eletrônica de potência são sistemas não-lineares, multifísicos, não-suaves (*non-smooth*), com parâmetros dis-

tribuídos, caóticos e variantes no tempo. Embora um engenheiro possa investigar a física desses sistemas nos mínimos detalhes a ponto de gerar um modelo matemático muito sofisticado e fidedigno à realidade, a doutrina de projeto de engenharia não costuma seguir este caminho. Pelo contrário, ela propõe que deve-se procurar o modelo mais simples possível. Especialmente para sistemas com realimentação de controle, como o caso de um conversor DC-DC, um modelo mais deficitário pode ser compensado com um controlador mais complexo, geralmente um controlador adaptativo, preditivo, robusto ou uma combinação deles.

O objetivo dessa seção é obter um modelo simples para fonte chaveada DC ajustável projetada nas seções 3.3 e 3.6, de maneira que ele permita projetar um controlador linear no espaço de estados que regule a tensão de saída. Assim, o modelo também deve ser linear e no espaço de estados, ou seja, ele deve ser uma equação diferencial matricial ordinária linear invariante no tempo. Além disso, esse modelo deve ser discretizado para a implementação de controle em tempo discreto, afinal a proposta deste trabalho é executar o algoritmo do controlador num sistema digital, como um microcontrolador.

3.7.1 Modelo chaveado

Dentre os modelos mais sofisticados utilizados em controle de conversores DC-DC, existe o modelo chaveado [50], cuja forma mais geral está representada pela equação (3.114), em que $\mathbf{x} \in \mathbb{R}^n$ é o vetor de variáveis de estado, $\mathbf{e} \in \mathbb{R}^p$ é o vetor de entrada, $\mathbf{u} \in \mathbb{R}^m$ é o vetor de funções de chaveamento (vetor de variáveis de controle), $\mathbf{y} \in \mathbb{R}^r$ é o vetor das variáveis de saída, $\mathbf{f} : \mathbb{R}^{n+m+p} \rightarrow \mathbb{R}^n$ é o campo vetorial dos estados e $\mathbf{h} : \mathbb{R}^{n+m+p} \rightarrow \mathbb{R}^r$ é o campo vetorial da saída. Esse modelo corresponde a uma equação diferencial ordinária não-linear, não-suave, de tempo contínuo e variante no tempo, em que modela-se os fenômenos eletromagnéticos com parâmetros concentrados (*lumped parameter*), mas pode-se inserir uma dinâmica eletro-térmica e/ou eletromecânica. Nesse modelo, a função de chaveamento u_i para $i = 1, \dots, m$, descrita pela equação (3.115), representa as modificações na dinâmica do circuito devido ao status (conduzindo ou não conduzindo) das S chaves eletrônicas (transistores e diodos), de forma que permite-se m configurações distintas, sendo que a restrição $2^S \geq m$ deve ser respeitada. Além disso, o vetor de entrada \mathbf{e} não representa somente geradores de tensão e/ou corrente, mas também quedas de tensões causadas pelos transistores e diodos.

$$\begin{cases} \dot{\mathbf{x}}(t) = \mathbf{f}(\mathbf{x}(t), \mathbf{e}(t), \mathbf{u}(t), t) \\ \mathbf{y}(t) = \mathbf{h}(\mathbf{x}(t), \mathbf{e}(t), \mathbf{u}(t), t) \end{cases} \quad (3.114)$$

$$u_i = \begin{cases} 1, & \text{apenas chaves da configuração } S_i \text{ conduzindo} \\ 0, & \text{caso contrário} \end{cases} \quad (3.115)$$

O modelo da equação (3.114) pode ser simplificado ao considerar que os elementos clássicos da teoria de circuitos: o resistor, o indutor e o capacitor, tenham dinâmicas lineares, conforme (3.116). Além disso, o transformador também deve ser linear como o modelo da figura 5, cuja função transferência é descrita pela equação (3.117), em que $Z_1(s) = R_{T1} + s \cdot L_{T1}$, $Z_2(s) = R_{T2} + s \cdot L_{T2}$ e $Z_\phi(s) = R_m / s \cdot L_m = s \cdot R_m \cdot L_m / (R_m + s \cdot L_m)$. E os diodos e os transformadores são considerados ideais ou linear por partes (*piecewise linear*) conforme, respectivamente, as equações (3.118) e (3.119), em que pode-se incorporar também componentes parasitas lineares, como resistência, capacitância e indutância. Essas hipóteses permitem chegar às equações lineares (3.120), que são válidas apenas para uma dada configuração S_i de acionamento das chaves eletrônicas, sendo $\mathbf{A}_i \in \mathbb{R}^{n \times n}$, $\mathbf{B}_i \in \mathbb{R}^{n \times m}$, $\mathbf{C}_i \in \mathbb{R}^{r \times n}$ e $\mathbf{D}_i \in \mathbb{R}^{r \times m}$. Entretanto, pode-se juntar as m configurações em um modelo unificado (3.121) ao utilizar as funções de chaveamento u_i . Esse modelo unificado é linear por partes (também chamado de bilinear) e continua sendo não-linear e não-suave.

$$\begin{cases} v_R(t) = R \cdot i_R(t) \\ v_L(t) = L \cdot \frac{di_L}{dt}(t) \\ i_C(t) = C \cdot \frac{dv_C}{dt}(t) \end{cases} \quad (3.116)$$

$$\frac{V_2(s)}{V_1(s)} = \frac{Z_{load} \cdot Z_\phi}{n \cdot Z_1 \cdot (Z_{load} + Z_2) + Z_\phi \cdot (Z_1/n + n \cdot Z_2 + n \cdot Z_{load})} \quad (3.117)$$

$$i_D(t) = \begin{cases} \frac{v_D(t) - V_f}{R_f}, & \text{se } v_D(t) > V_f \\ 0, & \text{se } v_D(t) \leq V_f \end{cases} \quad (3.118)$$

$$i_Q(t) = \begin{cases} \frac{v_Q(t)}{R_{DS}}, & \text{se } v_G(t) > V_{th} \\ 0, & \text{se } v_G(t) \leq V_{th} \end{cases} \quad (3.119)$$

$$\begin{cases} \dot{\mathbf{x}}(t) = \mathbf{A}_i \cdot \mathbf{x}(t) + \mathbf{B}_i \cdot \mathbf{e}(t) \\ \mathbf{y}(t) = \mathbf{C}_i \cdot \mathbf{x}(t) + \mathbf{D}_i \cdot \mathbf{e}(t) \end{cases}, \text{ para } u_i = 1 \text{ e } u_j = 0 \text{ com } j \neq i \quad (3.120)$$

$$\begin{cases} \dot{\mathbf{x}}(t) = \sum_{i=1}^m (\mathbf{A}_i \cdot \mathbf{x}(t) + \mathbf{B}_i \cdot \mathbf{e}(t)) \cdot u_i(t) \\ \mathbf{y}(t) = \sum_{i=1}^m (\mathbf{C}_i \cdot \mathbf{x}(t) + \mathbf{D}_i \cdot \mathbf{e}(t)) \cdot u_i(t) \end{cases} \quad (3.121)$$

Modelos do tipo (3.114) e (3.121) explicitam a função de chaveamento u_i , que está associada a uma configuração S_i de status das chaves eletrônicas e permite compreender como a dinâmica do circuito de potência é alterada. Entretanto, o único paradigma de controle que pode ser projetado usando esses modelos é o modo de deslizamento (*sliding mode*) com modulação Δ - Σ [51], que possui o problema de introduzir excitação de alta-frequência no circuito. Uma forma de limitar a frequência de operação é utilizar PWM (modulação por largura de pulso) com um período de chaveamento T_s constante e controlar cada ciclo de trabalho d_i de modulação de cada configuração de chaves S_i , o que implica na restrição (3.122). Porém, esse ciclo de trabalho apenas aparece como variável de controle em modelos médios no espaço de estados (SSA) e ele corresponde à porcentagem do período de chaveamento em que as chaves de sua respectiva configuração estão conduzindo.

$$u_i = \begin{cases} 1, & t_i \leq t < t_{i+1} \\ 0, & \text{caso contrário} \end{cases}, \text{ sendo que } \sum_{i=1}^m (t_i - t_{i-1}) = T_s \quad (3.122)$$

3.7.2 Modelo chaveado do conversor forward

Pelas figuras 2 e 5, chega-se a conclusão que o conversor *forward* possui três variáveis de estado: $v_C(t)$, $i_L(t)$ e $i_{Lm}(t)$. Desconsidera-se a dinâmica da ponte de diodos retificadora (D_{B1} , D_{B2} , D_{B3} e D_{B4}) em conjunto com o filtro capacitivo (C_{Bulk}), pois ela é severamente mais lenta que a dinâmica do conversor, a ponto deste enxergar a sua saída como uma constante. Assim, o modelo chaveado do conversor é de terceira ordem, ou seja, $\mathbf{x}^T = [v_C(t), i_L(t), i_{Lm}(t)] \in \mathbb{R}^3$. Entretanto, na literatura [8, 9, 24, 50], é comum desprezar a influência da corrente de magnetização do transformador ($i_{Lm}(t)$) além de considerar as chaves eletrônicas como ideais, o que torna o sistema de segunda ordem $\mathbf{x}^T = [v_C(t), i_L(t)] \in \mathbb{R}^2$ e a sua dinâmica se assemelha a dinâmica do conversor buck da figura 3.

A topologia *forward* com dois transistores possui 4 chaves eletrônicas que alteram o campo vetorial das variáveis de estado, sendo que 2 delas são ativas, os transistores Q_1 e Q_2 que agem em conjunto como uma única chave, e as demais chaves são passivas, os diodos D_3 e D_4 . Entretanto, como as topologias *forward* derivam do conversor buck com a restrição do ciclo de trabalho ser menor que 50%, a tensão de entrada sempre é maior que a tensão de saída, o que implica que as chaves Q_1 , Q_2 e D_3 se comportam como única chave, pois sempre que os transistores estão conduzindo esse diodo também está. É claro que eles se comportam como uma única chave do ponto de vista da dinâmica das variáveis de estado, o que não significa que o diodo D_3 possa ser removido, pois a sua presença

força a energia armazenada no indutor L e no capacitor C fluir sempre para a carga e nunca de volta para a rede elétrica.

Embora o conversor tenha 2 chaves que alteram o campo vetorial das variáveis de estado $\mathbf{x}^T = [v_C(t), i_L(t)]$, apenas 3 configurações de chaveamento são possíveis: Q_1 , Q_2 e D_3 conduzindo e D_4 não conduzindo; Q_1 , Q_2 e D_3 não conduzindo e D_4 conduzindo; e ambos não conduzindo. A quarta possibilidade com ambas as chaves conduzindo é fisicamente impossível devido a passividade do diodo D_4 .

A figura 13 destaca o secundário do conversor com dois transistores da figura 2 para a configuração de chaves eletrônicas em que Q_1 , Q_2 e D_3 estão conduzindo e D_4 não está conduzindo, além de explicitar as resistências parasitas R_L e R_C . O modelo dinâmico dessa configuração é descrita pela equação (3.123), em que as chaves são consideradas ideais e a tensão de entrada foi aproximada por $v_{T2}(t) \approx v_I(t)/n$. Ele pode ser transformado para a forma de equação diferencial matricial, conforme a equação (3.120), resultando nas matrizes (3.124).

$$\begin{cases} \frac{dv_C}{dt} = -\frac{1}{C \cdot (R + R_C)} \cdot v_C + \frac{R}{C \cdot (R + R_C)} \cdot i_L \\ \frac{di_L}{dt} = -\frac{R}{L \cdot (R + R_C)} \cdot v_C - \frac{1}{L} \cdot \left(R_L + \frac{R \cdot R_C}{R + R_C} \right) \cdot i_L + \frac{1}{n \cdot L} \cdot v_I \\ v_O = \frac{R}{R + R_C} \cdot v_C + \frac{R \cdot R_C}{R + R_C} \cdot i_L \end{cases} \quad (3.123)$$

$$A_1 = \begin{bmatrix} -\frac{1}{C \cdot (R + R_C)} & \frac{R}{C \cdot (R + R_C)} \\ -\frac{R}{L \cdot (R + R_C)} & -\frac{1}{L} \cdot \left(R_L + \frac{R \cdot R_C}{R + R_C} \right) \end{bmatrix} \quad (3.124)$$

$$B_1 = \begin{bmatrix} 0 \\ \frac{1}{n \cdot L} \end{bmatrix} \quad C_1 = \begin{bmatrix} \frac{R}{R + R_C} & \frac{R \cdot R_C}{R + R_C} \end{bmatrix} \quad D_1 = 0$$

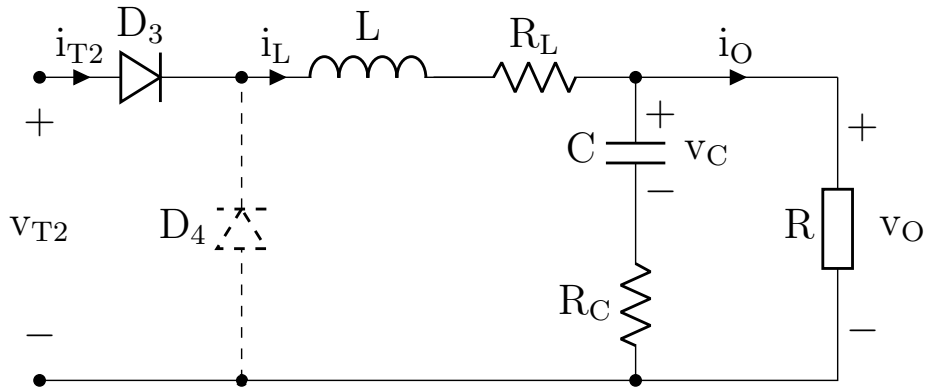


Figura 13: Secundário do conversor forward com transistores Q_1 e Q_2 conduzindo.

A figura 14 destaca o secundário do conversor com dois transistores da figura 2 para a configuração de chaves eletrônicas em que Q_1 , Q_2 e D_3 não estão conduzindo e D_4 está conduzindo. Como o diodo D_4 é uma chave passiva, essa configuração ocorre se o indutor estiver magnetizado. O modelo dinâmico dessa configuração é descrita pela equação (3.125), em que as chaves são consideradas ideias. Ele pode ser transformado para a forma de equação diferencial matricial, conforme a equação (3.120), resultando nas matrizes (3.126).

$$\begin{cases} \frac{dv_C}{dt} = -\frac{1}{C \cdot (R + R_C)} \cdot v_C + \frac{R}{C \cdot (R + R_C)} \cdot i_L \\ \frac{di_L}{dt} = -\frac{R}{L \cdot (R + R_C)} \cdot v_C - \frac{1}{L} \cdot \left(R_L + \frac{R \cdot R_C}{R + R_C} \right) \cdot i_L \\ v_O = \frac{R}{R + R_C} \cdot v_C + \frac{R \cdot R_C}{R + R_C} \cdot i_L \end{cases} \quad (3.125)$$

$$A_2 = \begin{bmatrix} -\frac{1}{C \cdot (R + R_C)} & \frac{R}{C \cdot (R + R_C)} \\ -\frac{R}{L \cdot (R + R_C)} & -\frac{1}{L} \cdot \left(R_L + \frac{R \cdot R_C}{R + R_C} \right) \end{bmatrix} \quad (3.126)$$

$$B_2 = \begin{bmatrix} 0 \\ 0 \end{bmatrix} \quad C_2 = \begin{bmatrix} \frac{R}{R + R_C} & \frac{R \cdot R_C}{R + R_C} \end{bmatrix} \quad D_2 = 0$$

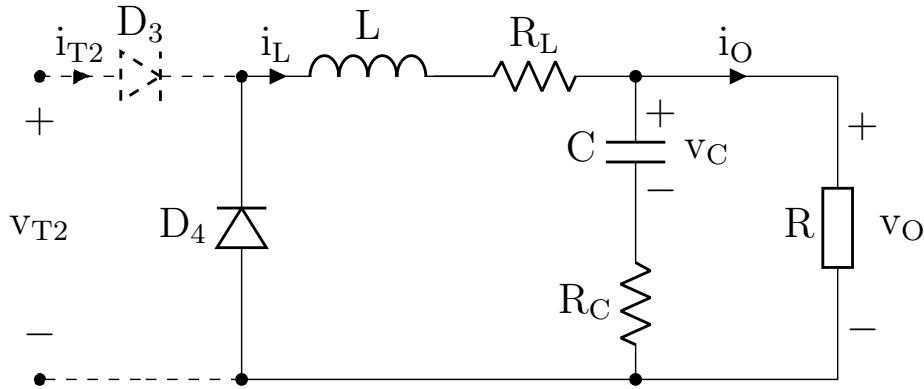


Figura 14: Secundário do conversor forward com transistores Q_1 e Q_2 não conduzindo e indutor L magnetizado.

A figura 15 destaca o secundário do conversor forward com dois transistores da figura 2 para a configuração de chaves eletrônicas em que nenhuma chave está conduzindo. Isto só ocorre no modo de condução descontínuo (DCM), em que a corrente do indutor é nula, ou seja, ele está desmagnetizado e apenas o capacitor fornece energia para a carga. O modelo dinâmico dessa configuração é descrita pela equação (3.127), que pode ser transformada para a forma de equação diferencial matricial, conforme a equação (3.120), resultando nas

matrizes (3.128).

$$\begin{cases} \frac{dv_C}{dt} = -\frac{1}{C \cdot (R + R_C)} \cdot v_C \\ \frac{di_L}{dt} = 0 \\ v_O = \frac{R}{R + R_C} \cdot v_C \end{cases} \quad (3.127)$$

$$A_3 = \begin{bmatrix} -\frac{1}{C \cdot (R + R_C)} & 0 \\ 0 & 0 \end{bmatrix} \quad B_3 = \begin{bmatrix} 0 \\ 0 \end{bmatrix} \quad C_3 = \begin{bmatrix} \frac{R}{R + R_C} & 0 \end{bmatrix} \quad D_3 = 0 \quad (3.128)$$

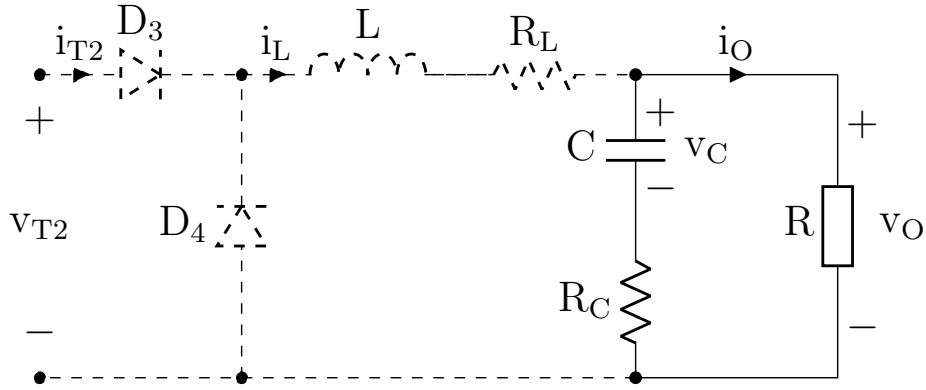


Figura 15: Secundário do conversor forward com transistores Q_1 e Q_2 não conduzindo e indutor L desmagnetizado.

Obtidas as matrizes (3.124), (3.126) e (3.128), pode-se utilizar o modelo (3.121) para $m = 3$. Entretanto, devido a passividade do diodo D_4 , o modelo chaveado unificado pode ser ainda mais compactado, como mostrada a equação (3.129), em que

$$\begin{cases} \frac{dv_C}{dt} = -\frac{1}{C \cdot (R + R_C)} \cdot v_C + u_2 \cdot \frac{R}{C \cdot (R + R_C)} \cdot i_L \\ \frac{di_L}{dt} = u_2 \cdot \left(-\frac{R}{L \cdot (R + R_C)} \cdot v_C - \frac{1}{L} \cdot \left(R_L + \frac{R \cdot R_C}{R + R_C} \right) \cdot i_L + \frac{u_1 \cdot v_I}{n \cdot L} \right) \\ v_O = \frac{R}{R + R_C} \cdot v_C + u_2 \cdot \frac{R \cdot R_C}{R + R_C} \cdot i_L \end{cases} \quad (3.129)$$

em que

$$u_1 = \begin{cases} 1, & Q_1, Q_2 \text{ e } D_3 \text{ conduzindo} \\ 0, & \text{casos contrário} \end{cases}$$

$$u_2 = \text{sgn}(u_1 + \text{sgn}(i_L)) = \begin{cases} 1, & \text{CCM e DCM} \\ 0, & \text{apenas DCM} \end{cases}, \text{ sendo } \text{sgn}(x) = \begin{cases} 1, & x > 0 \\ 0, & x \leq 0 \end{cases}$$

Na seção 3.3, todo o design do conversor partiu do princípio que o modo de operação é o contínuo (CCM). Então, o modelo dinâmico que deve ser utilizado no projeto do

controlador só precisa descrever o modo contínuo, o que implica em $u_2 = 1$ nas equações (3.129), resultando num modelo ainda mais compacto:

$$\begin{cases} \frac{dv_C}{dt} = -\frac{1}{C \cdot (R + R_C)} \cdot v_C + \frac{R}{C \cdot (R + R_C)} \cdot i_L \\ \frac{di_L}{dt} = -\frac{R}{L \cdot (R + R_C)} \cdot v_C - \frac{1}{L} \cdot \left(R_L + \frac{R \cdot R_C}{R + R_C} \right) \cdot i_L + \frac{v_I}{n \cdot L} \cdot u_1 \\ v_O = \frac{R}{R + R_C} \cdot v_C + \frac{R \cdot R_C}{R + R_C} \cdot i_L \end{cases} \quad (3.130)$$

3.7.3 Modelo médio

No capítulo 5 do livro [50], apresenta-se o conceito de **modelo médio generalizado** de sistemas de eletrônica de potência, em que o vetor $\mathbf{x}(t)$ é decomposto em componentes harmônicos numa janela temporal móvel, de maneira que a k -ésima componente harmônica é descrita por $\langle \mathbf{x} \rangle_k(t)$, sendo que $\langle \cdot \rangle_k$ é um operador linear. As quatro equações de (3.131) resumem as definições e as propriedades algébricas dessa técnica de modelagem.

$$\begin{aligned} \langle \mathbf{x} \rangle_k(t) &= \frac{1}{T} \cdot \int_{t-T}^t \mathbf{x}(\tau) \cdot e^{-jk\omega\tau} \cdot d\tau \\ \mathbf{x}(t) &= \sum_i \langle \mathbf{x} \rangle_i(t) \cdot e^{jk\omega t} \\ \frac{d}{dt} \langle \mathbf{x} \rangle_k(t) &= \left\langle \frac{d\mathbf{x}}{dt} \right\rangle_k(t) - jk\omega \cdot \langle \mathbf{x} \rangle_k(t) \\ \langle \mathbf{x} \cdot \mathbf{y} \rangle_k(t) &= \sum_i \langle \mathbf{x} \rangle_{k-i}(t) \cdot \langle \mathbf{y} \rangle_i(t) \end{aligned} \quad (3.131)$$

Um caso particular ocorre quando considera-se apenas $k = 0$, ou seja, despreza-se as harmônicas e analisa-se apenas o nível DC, resultando nas equações (3.132). No capítulo 4 do livro [50], esta técnica particular de modelagem recebe o nome de **modelo médio clássico**, que é basicamente a média móvel contínua. Mas ele é mais conhecido pelo nome de **modelo médio no espaço de estados** (modelo SSA), foi desenvolvido pelo engenheiro Robert David Middlebrook em conjunto com Slobodan Ćuk [104] e outros colegas da California Institute of Technology (Caltech), e revolucionou a área de eletrônica de potência na década de 70 pois permitiu a implementação de técnicas de controle clássico

(como o PID) e de espaço de estados (como a imposição de polos).

$$\begin{aligned}
\langle \mathbf{x} \rangle_0(t) &= \frac{1}{T} \cdot \int_{t-T}^t \mathbf{x}(\tau) \cdot d\tau = \bar{\mathbf{x}}(t) \\
\frac{d}{dt} \langle \mathbf{x} \rangle_0(t) &= \left\langle \frac{d\mathbf{x}}{dt} \right\rangle_0(t) = \frac{d\bar{\mathbf{x}}}{dt}(t) \\
\langle \mathbf{x} \cdot \mathbf{y} \rangle_0(t) &\approx \langle \mathbf{x} \rangle_0(t) \cdot \langle \mathbf{y} \rangle_0(t)
\end{aligned} \tag{3.132}$$

O modelo médio em espaço de estados pode ser extraído das equações (3.121) ao utilizar as ferramentas de (3.132), chegando nas equações (3.133) e (3.134). Finalmente, aparece a variável de controle $d_i = \langle u_i \rangle_0(t)$, que é correspondente ao ciclo de trabalho da configuração S_i de chaves eletrônicas.

$$\begin{aligned}
\frac{d\bar{\mathbf{x}}}{dt}(t) &= \frac{d}{dt} \langle \mathbf{x} \rangle_0(t) = \left\langle \frac{d\mathbf{x}}{dt} \right\rangle_0(t) \\
&= \left\langle \sum_{i=1}^m (\mathbf{A}_i \cdot \mathbf{x}(t) + \mathbf{B}_i \cdot \mathbf{e}(t)) \cdot u_i(t) \right\rangle_0 \\
&= \sum_{i=1}^m (\mathbf{A}_i \cdot \langle \mathbf{x}(t) \rangle_0 + \mathbf{B}_i \cdot \langle \mathbf{e}(t) \rangle_0) \cdot \langle u_i(t) \rangle_0
\end{aligned} \tag{3.133}$$

$$\begin{aligned}
&= \sum_{i=1}^m (\mathbf{A}_i \cdot \langle \mathbf{x}(t) \rangle_0 \cdot \langle u_i(t) \rangle_0 + \mathbf{B}_i \cdot \langle \mathbf{e}(t) \rangle_0 \cdot \langle u_i(t) \rangle_0) \\
&= \left(\sum_{i=1}^m \mathbf{A}_i \cdot d_i \right) \cdot \bar{\mathbf{x}}(t) + \left(\sum_{i=1}^m \mathbf{B}_i \cdot d_i \right) \cdot \bar{\mathbf{e}}(t) \\
\bar{\mathbf{y}}(t) &= \left(\sum_{i=1}^m \mathbf{C}_i \cdot d_i \right) \cdot \bar{\mathbf{x}}(t) + \left(\sum_{i=1}^m \mathbf{D}_i \cdot d_i \right) \cdot \bar{\mathbf{e}}(t)
\end{aligned} \tag{3.134}$$

Embora esses modelos ainda sejam não-lineares pois a variável (\mathbf{d}) de controle multiplica tanto os estados médios ($\bar{\mathbf{x}}$) quanto a entrada média ($\bar{\mathbf{e}}$), o campo vetorial deles é suave (*smooth*), ou seja, trata-se uma função de classe \mathcal{C}^n para $n \geq 1$, o que permite projetar controladores não-lineares do tipo linearização entrada-saída [105]. Entretanto, para aplicar controle linear, precisa-se linearizá-los em torno de um ponto de operação. As equações (3.135) e (3.136) mostram como linearizar um sistema dinâmico não-linear: calcula-se os estados (\mathbf{x}_e) e controle (\mathbf{u}_e) de equilíbrio para uma dada saída \mathbf{y}_e de interesse em regime permanente, seguido pelo cálculo das matrizes \mathbf{A} , \mathbf{B} , \mathbf{C} e \mathbf{D} .

$$\begin{cases} \dot{\mathbf{x}}(t) = \mathbf{f}(\mathbf{x}, \mathbf{u}) \\ \mathbf{y}(t) = \mathbf{h}(\mathbf{x}, \mathbf{u}) \end{cases} \Rightarrow \begin{cases} \dot{\tilde{\mathbf{x}}}(t) = \mathbf{A} \cdot \tilde{\mathbf{x}} + \mathbf{B} \cdot \tilde{\mathbf{u}} \\ \tilde{\mathbf{y}} = \mathbf{C} \cdot \tilde{\mathbf{x}} + \mathbf{D} \cdot \tilde{\mathbf{u}} \end{cases} \quad \text{com} \quad \begin{cases} \mathbf{0} = \mathbf{f}(\mathbf{x}_e, \mathbf{u}_e) \\ \mathbf{y}_e = \mathbf{h}(\mathbf{x}_e, \mathbf{u}_e) \end{cases} \tag{3.135}$$

$$\mathbf{A} = \frac{\partial \mathbf{f}(\mathbf{x}_e, \mathbf{u}_e)}{\partial \mathbf{x}} \quad \mathbf{B} = \frac{\partial \mathbf{f}(\mathbf{x}_e, \mathbf{u}_e)}{\partial \mathbf{u}} \quad \mathbf{C} = \frac{\partial \mathbf{h}(\mathbf{x}_e, \mathbf{u}_e)}{\partial \mathbf{x}} \quad \mathbf{D} = \frac{\partial \mathbf{h}(\mathbf{x}_e, \mathbf{u}_e)}{\partial \mathbf{u}} \quad (3.136)$$

Linearizando as equações (3.133) e (3.134), chega-se nas matrizes:

$$\mathbf{A} = \frac{\partial \mathbf{f}(\bar{\mathbf{x}}_e, \mathbf{d}_e, \bar{\mathbf{e}}_e)}{\partial \bar{\mathbf{x}}} = \sum_{i=1}^m \mathbf{A}_i \cdot d_{i,e} \quad (3.137)$$

$$\begin{aligned} \mathbf{B} &= \frac{\partial \mathbf{f}(\bar{\mathbf{x}}_e, \mathbf{d}_e, \bar{\mathbf{e}}_e)}{\partial \mathbf{d}} = \begin{bmatrix} \frac{\partial \mathbf{f}(\bar{\mathbf{x}}_e, \mathbf{d}_e, \bar{\mathbf{e}}_e)}{\partial d_1} & \dots & \frac{\partial \mathbf{f}(\bar{\mathbf{x}}_e, \mathbf{d}_e, \bar{\mathbf{e}}_e)}{\partial d_m} \end{bmatrix} \\ &= \begin{bmatrix} \mathbf{A}_1 \cdot \bar{\mathbf{x}}_e + \mathbf{B}_1 \cdot \bar{\mathbf{e}}_e & \dots & \mathbf{A}_m \cdot \bar{\mathbf{x}}_e + \mathbf{B}_m \cdot \bar{\mathbf{e}}_e \end{bmatrix} \end{aligned} \quad (3.138)$$

$$\mathbf{C} = \frac{\partial \mathbf{h}(\mathbf{x}_e, \mathbf{d}_e, \mathbf{e}_e)}{\partial \mathbf{x}} = \sum_{i=1}^m \mathbf{C}_i \cdot d_{i,e} \quad (3.139)$$

$$\begin{aligned} \mathbf{D} &= \frac{\partial \mathbf{h}(\bar{\mathbf{x}}_e, \mathbf{d}_e, \bar{\mathbf{e}}_e)}{\partial \mathbf{d}} = \begin{bmatrix} \frac{\partial \mathbf{h}(\bar{\mathbf{x}}_e, \mathbf{d}_e, \bar{\mathbf{e}}_e)}{\partial d_1} & \dots & \frac{\partial \mathbf{h}(\bar{\mathbf{x}}_e, \mathbf{d}_e, \bar{\mathbf{e}}_e)}{\partial d_m} \end{bmatrix} \\ &= \begin{bmatrix} \mathbf{C}_1 \cdot \bar{\mathbf{x}}_e + \mathbf{D}_1 \cdot \bar{\mathbf{e}}_e & \dots & \mathbf{C}_m \cdot \bar{\mathbf{x}}_e + \mathbf{D}_m \cdot \bar{\mathbf{e}}_e \end{bmatrix} \end{aligned} \quad (3.140)$$

3.7.4 Modelo médio do conversor forward

O modelo médio do conversor é obtido diretamente da aplicação das relações de (3.132), de maneira semelhante a (3.133) e (3.134), no modelo chaveado (3.130) resultando na equação de estados (3.141) e na equação da saída (3.142), que formam um modelo linear no espaço de estados, sendo que $d = \langle u_1 \rangle_0$ e $V_I = \langle v_I \rangle_0$.

$$\begin{bmatrix} \dot{\bar{v}}_C \\ \dot{\bar{i}}_L \end{bmatrix} = \begin{bmatrix} -\frac{1}{C \cdot (R + R_C)} & \frac{R}{C \cdot (R + R_C)} \\ -\frac{R}{L \cdot (R + R_C)} & -\frac{1}{L} \cdot \left(R_L + \frac{R \cdot R_C}{R + R_C} \right) \end{bmatrix} \cdot \begin{bmatrix} \bar{v}_C \\ \bar{i}_L \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{V_I}{n \cdot L} \end{bmatrix} \cdot d \quad (3.141)$$

$$\bar{v}_O = \begin{bmatrix} \frac{R}{R + R_C} & \frac{R \cdot R_C}{R + R_C} \end{bmatrix} \cdot \begin{bmatrix} \bar{v}_C \\ \bar{i}_L \end{bmatrix} \quad (3.142)$$

Como trata-se de um modelo SISO (uma entrada e uma saída), as equações no espaço de estado podem ser transformadas numa função de transferência ao fazer $H(s) = C \cdot (s \cdot I - A)^{-1} + D$ [106], resultando em:

$$\frac{V_O(s)}{D(s)} = \frac{V_I R}{nL} \cdot \frac{R_C R \cdot s + 1}{LC(R + R_C) \cdot s^2 + (L + C(R_L R + R_L R_C + R_C R)) \cdot s + R + R_L} \quad (3.143)$$

Os parâmetros do conversor são todos positivos, consequentemente os coeficientes no numerador e do denominador são positivos. Pelo critério de estabilidade de Routh–Hurwitz [106], os dois polos e o único zero da sua função de transferência estão no semi-plano es-

querdo, assim o sistema é estável e de fase mínima.

Os polos da função de transferência (3.143) equivalem aos autovetores da matriz \mathbf{A} da equação de estados (3.141). Considerando os valores de projeto da seção 3.3 ($L = 100\mu\text{H}$, $R_L = 25\text{m}\Omega$, $C = 680\mu\text{F}$, $R_C = 21\text{m}\Omega$ e $n = 1.5$) e assumindo que a resistência da carga seja $R = 10\Omega$ e a tensão de entrada do conversor *forward* igual ao pico da tensão de rede com valor eficaz nominal (127V), ou seja, $V_I = 127\sqrt{2} \approx 179.6\text{V}$, os valores dos polos são: $p_1 = -303.2 + j \cdot 3823.6$ e $p_2 = -303.2 - j \cdot 3823.6$.

Um sistema dinâmico linear de ordem n tem também n polos e cada um deles tem o seu próprio tempo de resposta e pode ser analisado separadamente devido ao Princípio da Superposição [106]. Pelo anexo B.14 do livro [107], um polo p_i tem como tempo de resposta $\tau_i = -1/\Re(p_i)$, para $i = 1, \dots, n$. O modelo linear (3.141) possui dois polos conjugados, assim ambos têm o mesmo tempo de resposta $\tau = -1/(-303.2) \approx 3.3\text{ms}$.

3.7.5 Modelo médio discretizado do conversor forward

Na seção 3.8 deste trabalho, propõe-se implementar um controlador no espaço de estados usando um sistema digital, como um microcontrolador ou um DSP. Para isto, é preciso discretizar o modelo contínuo do conversor DC-DC para então projetar o controlador digital. Embora seja possível projetar um controlador por emulação, ou seja, projetá-lo em tempo contínuo para depois discretizá-lo, o projeto direto em tempo discreto se mostra mais eficaz e robusto [56, 67, 68].

Antes de avançar para um algoritmo de discretização de sistemas contínuos, precisa-se escolher o período de amostragem T_s . Ele deve satisfazer o Teorema de Amostragem de Nyquist–Shannon–Whittaker [55], que especifica uma frequência angular mínima de amostragem (ω_s) tal que $\omega_s \geq 2 \cdot \omega_B = \omega_N$ (critério de Nyquist), em que ω_B equivale a banda máxima de frequência angular e ω_N é conhecido como frequência de Nyquist. Esse teorema estabelece uma condição sobre a taxa de amostragem de sinais contínuos com banda limitada para que a sequência discreta de amostras extraia toda a informação [108]. Em termos de período de amostragem, essa condição se torna $T_s \leq T_B/2 = T_N$. No contexto de sistemas dinâmicos lineares, o período de fronteira (T_B) é associado ao tempo de resposta do polo mais rápido, ou seja, o polo com menor tempo de resposta, assim $T_B = \min(\text{abs}(\tau_i))$. Consequentemente, $T_s \leq \max(\text{abs}(p_i))/2 = T_N$. Entretanto, na prática, escolhe-se um período de amostragem que seja pelo menos dez vezes menor que o período de Nyquist [109], assim $T_s \leq T_N/10 = \max(\text{abs}(p_i))/20$. O modelo linear do conversor forward (3.141) possui dois polos conjugados com o mesmo tempo de resposta

$\tau = 3.3\text{ms}$, desta maneira o período de amostragem escolhido deve satisfazer $T_s \leq 165\mu\text{s}$. Ao fazer com que o período de amostragem seja igual ao de período de chaveamento da PWM (seção 3.3), tem-se que $T_s = 10\mu\text{s}$, o que satisfaz o critério de Nyquist.

Para o controlador digital ser projetado no espaço de estados, a planta também deve ser discretizada no espaço de estados, como mostra (3.144). Uma maneira de fazer isto é considerar que a variável de controle (\mathbf{u}) e a saída da planta realimentada no controlador (\mathbf{y}) se mantêm constantes entre as amostragens, ou seja, existe um segurador de ordem zero (**ZOH**) tanto na saída quanto na entrada do controlador. Considera-se que a frequência de amostragem seja T_s e satisfaça o critério de Nyquist. A técnica de discretização por ZOH no espaço de estado parte da solução geral (equação (3.145)) [56] da equação de estados (primeira equação de (3.144)) e delimita o domínio temporal para $[kT_s, (K+1)T_s]$ (ou seja, $t_0 = kT_s$ e $t = (K+1)T_s$), chegando na equação (3.146). Devido ao ZOH, tem-se que $\mathbf{u}(\tau) = \mathbf{u}(kT_s)$, para $\tau \in [kT_s, (K+1)T_s]$. E, mudando a variável de integração para $\eta = (k+1)T_s - \tau$, o que implica em $d\eta = -d\tau$, chega-se na equação (3.147). Ao comparar esta equação com a equação de diferenças finitas dos estados em (3.144), conclui-se que as matrizes Φ e Γ são expressas por (3.148). Na discretização ZOH, as matrizes da equação de saída do sistema discretizado são idênticas às matrizes do sistema contínuo, $\mathbf{H} = \mathbf{C}$ e $\mathbf{J} = \mathbf{D}$.

$$\begin{cases} \dot{\mathbf{x}}(t) = \mathbf{A} \cdot \mathbf{x}(t) + \mathbf{B} \cdot \mathbf{u}(t) \\ \mathbf{y}(t) = \mathbf{C} \cdot \mathbf{x}(t) + \mathbf{D} \cdot \mathbf{u}(t) \end{cases} \Rightarrow \begin{cases} \mathbf{x}[k+1] = \Phi \cdot \mathbf{x}[k] + \Gamma \cdot \mathbf{u}[k] \\ \mathbf{y}[k] = \mathbf{H} \cdot \mathbf{x}[k] + \mathbf{J} \cdot \mathbf{u}[k] \end{cases} \quad (3.144)$$

$$\mathbf{x}(t) = e^{\mathbf{A}(t-t_0)} \cdot \mathbf{x}(t_0) + \int_{t_0}^t e^{\mathbf{A}(t-\tau)} \cdot \mathbf{B} \cdot \mathbf{u}(\tau) \cdot d\tau \quad (3.145)$$

$$\mathbf{x}((k+1)T_s) = e^{\mathbf{A}T_s} \cdot \mathbf{x}(kT_s) + \int_{kT_s}^{(k+1)T_s} e^{\mathbf{A}((k+1)T_s-\tau)} \cdot \mathbf{B} \cdot \mathbf{u}(\tau) \cdot d\tau \quad (3.146)$$

$$\mathbf{x}((k+1)T_s) = e^{\mathbf{A}T_s} \cdot \mathbf{x}(kT_s) + \left(\int_0^{T_s} e^{\mathbf{A}\eta} \cdot d\eta \right) \cdot \mathbf{B} \cdot \mathbf{u}(kT_s) \quad (3.147)$$

$$\Phi = e^{\mathbf{A}T_s} \quad \text{e} \quad \Gamma = \left(\int_0^{T_s} e^{\mathbf{A}\eta} \cdot d\eta \right) \cdot \mathbf{B} \quad (3.148)$$

Na seção 4.3.3 do livro [56], apresenta-se um algoritmo iterativo que calcula as matrizes de (3.148). Entretanto, a função `c2d()` com a opção `'zoh'` do Matlab (e Octave) é uma alternativa mais prática. Considerando o modelo linear contínuo do conversor *forward* (3.141), os valores de projeto da seção 3.3 ($L = 100\mu\text{H}$, $R_L = 25\text{m}\Omega$, $C = 680\mu\text{F}$, $R_C = 21\text{m}\Omega$ e $n = 1.5$) e assumindo que a resistência da carga seja $R = 10\Omega$, a tensão de entrada seja $V_I = 127\sqrt{2} \approx 179.6\text{V}$ e o período de amostragem seja $T_s = 10\mu\text{s}$, ao utilizar

a função $c2d()$, chega-se no modelo discretizado (3.149) a partir da execução do programa do apêndice A.5.

$$\Phi = \begin{bmatrix} 0.9978 & 0.0146 \\ -0.0995 & 0.9947 \end{bmatrix} \quad \Gamma = \begin{bmatrix} 0.0877 \\ 11.9429 \end{bmatrix} \quad \mathbf{H} = \begin{bmatrix} 0.9979 & 0.021 \end{bmatrix} \quad (3.149)$$

A discretização por ZOH tem a desvantagem de impor um atraso de uma amostra, que é representado pelo termo $\exp(-s \cdot T_s)$ na matriz de transferência do segurador, como mostra a equação (3.150) da seção 5.1 do livro [56].

$$\mathbf{G}_{ZOH}(s) = \frac{1 - \exp(-s \cdot T_s)}{s} \cdot \mathbf{I} \quad (3.150)$$

Para diminuir o atraso na discretização, utiliza-se a transformação de **Tustin**, também conhecida como Bilinear. Como mostra a seção 6.1 do livro [56], essa transformação implica em uma integração trapezoidal nas variáveis de estado e de controle para gerar o modelo discretizado, resultando nas equações (3.151).

$$\begin{aligned} \Phi &= \left(\mathbf{I} + \frac{\mathbf{A} \cdot T_s}{2} \right) \cdot \left(\mathbf{I} - \frac{\mathbf{A} \cdot T_s}{2} \right)^{-1} & \Gamma &= \left(\mathbf{I} - \frac{\mathbf{A} \cdot T_s}{2} \right)^{-1} \cdot \mathbf{B} \cdot \sqrt{T_s} \\ \mathbf{H} &= \sqrt{T_s} \cdot \mathbf{C} \cdot \left(\mathbf{I} - \frac{\mathbf{A} \cdot T_s}{2} \right)^{-1} & \mathbf{J} &= \mathbf{D} + \mathbf{C} \cdot \left(\mathbf{I} - \frac{\mathbf{A} \cdot T_s}{2} \right)^{-1} \cdot \mathbf{B} \cdot \frac{T_s}{2} \end{aligned} \quad (3.151)$$

Considerando as mesmas condições utilizadas para calcular (3.149), as matrizes (3.152) são resultado da aplicação da transformação de Tustin no modelo contínuo (3.141) e (3.142), em que se utilizou a função $c2d()$ com a opção '*Tustin*' do Matlab (e Octave).

$$\Phi = \begin{bmatrix} 0.9978 & 0.0146 \\ -0.0995 & 0.9947 \end{bmatrix} \quad \Gamma = \begin{bmatrix} 0.0876 \\ 11.9415 \end{bmatrix} \quad \mathbf{H} = \begin{bmatrix} 0.9958 & 0.0282 \end{bmatrix} \quad (3.152)$$

Os valores numéricos das entradas das matrizes (3.149) e (3.152) se assemelham devido a elevada frequência de amostragem ($f_s = 100\text{kHz}$) frente ao tempo de resposta do sistema. Se não fosse o caso, a discretização por ZOH geraria matrizes mais discrepantes a ponto do projeto do controlador ser abrigado a levar em consideração o atraso do segurador.

3.8 Projeto do controlador digital

A literatura consolidada em projeto de fontes DC chaveadas e conversores DC-DC em geral [9, 24–26, 110] não costuma se aventurar além das técnicas de controle clássico em tempo contínuo, que correspondem ao: lugar das raízes (*root locus*), diagrama de Bode,

diagrama de Nyquist e critério de estabilidade de Routh-Hurwitz; frequentemente empregando a estrutura do PID e amplificadores operacionais na implementação analógica. Entretanto, também existem publicações que implementam um controlador clássico digital [8, 69–71], assim como, linear no espaço de estados [50, 51, 69], não-linear [50, 51, 111–114], preditivo [69, 115, 116], robusto [69, 117] e adaptativo [118, 119].

Uma técnica de controle clássico aplicada a conversores DC-DC pode seguir dois paradigmas: modo de tensão e modo de corrente. O modo de tensão possui uma única malha de controle, em que a tensão de saída do conversor é realimentada na entrada do controlador. Enquanto que o modo de corrente possui duas malhas: uma malha interna e rápida que controla a dinâmica da corrente do indutor, e outra externa e lenta que controla a tensão de saída. O controlador linear clássico é projetado utilizando o modelo médio linear do sistema, assim precisa-se usar o tanto o valor médio da tensão quanto da corrente, entretanto, como a corrente oscila rápido e com uma amplitude grande, projetar um circuito que extraia esse valor não é trivial [8]. Embora pode-se utilizar um filtro passa-baixa, ele gera um atraso no sistema, o que pode instabilizar o sistema realimentado.

Em comparação ao controlador em modo de tensão, o controlador em modo de corrente é mais preciso e mais robusto, pois ele rejeita melhor perturbações na malha de dinâmica rápida ao atuar com uma alimentação adiante (*feedforward*) para a malha de dinâmica lenta [8]. Enquanto que, para o controlador em modo de tensão, a malha de dinâmica rápida é invisível. Entretanto, isto só é válido para o controlador clássico, pois, ao utilizar um controlador em espaço de estados, os estados do sistema podem ser estimados através de um observador (ou estimador) e do sinal da saída [56]. Ou seja, a corrente do indutor pode ser estimada a partir da tensão de saída, o que representa uma vantagem para o controlador no espaço de estado pois basta um único sensor. É claro que a vantagem da análise em espaço de estados não se resume apenas ao observador, ela também permite o projeto de controladores ótimos, como o LQR e o LTR, inclusive para sistemas MIMO [56].

Infelizmente, a implementação analógica de um controlador no espaço de estados, mesmo sem observador, é razoavelmente mais complexa do que a implementação analógica de um controlador clássico. Entretanto, quando o algoritmo de controle é implementado por um sistema digital, a dificuldade de implementação desses dois paradigmas é praticamente a mesma. E o mesmo vale para controladores adaptativos. Assim, um controlador no espaço de estados em tempo discreto, operando no modo de corrente, é um substituto razoável para o seu concorrente baseado em teoria de controle clássico. As vantagens e desvantagens do controle digital são discutidas nas seções 2.4 e 2.5.

Os modelos do conversor *forward* apresentados na seção 3.7 são lineares, **entretanto o sistema real é não-linear**. Além disso, parte da dinâmica foi propositalmente negligenciada. Desta maneira, precisa-se contornar essa deficiência do modelo com um controlador mais complexo, usando um paradigma robusto e/ou adaptativo. Esta seção propõe o projeto de um controlador LQR/LQG com ação integral, que pode conferir certa robustez de estabilidade e de desempenho.

3.8.1 Controle por imposição de polos

Conforme a seção 3.7.5, um sistema dinâmico linear em tempo discreto é descrito pelas equações de diferenças finitas (3.153), em que a primeira equação descreve a dinâmica dos estados e a segunda se refere as saídas, sendo $\Phi \in \mathbb{R}^{n \times n}$, $\Gamma \in \mathbb{R}^{n \times m}$, $\mathbf{H} \in \mathbb{R}^{r \times n}$ e $\mathbf{J} \in \mathbb{R}^{r \times m}$.

$$\begin{cases} \mathbf{x}[k+1] = \Phi \cdot \mathbf{x}[k] + \Gamma \cdot \mathbf{u}[k] \\ \mathbf{y}[k] = \mathbf{H} \cdot \mathbf{x}[k] + \mathbf{J} \cdot \mathbf{u}[k] \end{cases} \quad (3.153)$$

O ganho \mathbf{K} de um controlador linear no espaço de estados é uma combinação linear das variáveis de estado [56], como mostra (3.154), em que o sinal "-" indica que a realimentação é negativa.

$$\mathbf{u} = -\mathbf{K} \cdot \mathbf{x} = - \begin{bmatrix} K_1 & K_2 & \cdots & K_n \end{bmatrix} \cdot \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_n \end{bmatrix} \quad (3.154)$$

Ao substituir (3.154) na equação de estados de (3.153), chega-se na equação (3.155), que mostra como a realimentação no espaço de estados altera os polos do sistema em malha fechada. Em malha aberta, os polos são os autovalores da matriz Φ . Enquanto que, em malha fechada, os polos são os autovalores da matriz $(\Phi - \Gamma \cdot \mathbf{K})$.

$$\mathbf{x}[k+1] = \Phi \cdot \mathbf{x}[k] - \Gamma \cdot \mathbf{K} \cdot \mathbf{x}[k] = (\Phi - \Gamma \cdot \mathbf{K}) \cdot \mathbf{x}[k] \quad (3.155)$$

De acordo com o critério de estabilidade BIBO, um sistema dinâmico linear contínuo é estável se todos os polos dele estiverem no semi-plano imaginário esquerdo ($\Re(s_i) < 0$), e um sistema dinâmico linear discreto é estável se todos os polos dele estiverem dentro da circunferência unitária do plano imaginário ($|z_i| < 1$).

A técnica de projeto por **imposição de polos** permite calcular o ganho K de (3.154) para qualquer conjunto de polos estáveis $P = [p_1, p_2, \dots, p_n]$ em malha fechada, tanto

para sistemas contínuos [106] quanto discretos [56, 67, 68], o que o difere do controle clássico pois este só permite polos pertencentes ao lugar geométrico do lugar das raízes. Entretanto, essa técnica só pode ser aplicada em sistemas controláveis, que podem ser verificados através da **matriz de controlabilidade** (3.156) [56] de maneira que o seu posto (*rank*) deve equivaler à dimensão n do sistema, ou seja, $rank(\mathcal{C}) = n = Dim(\Phi)$.

$$\mathcal{C} = \begin{bmatrix} \Gamma & \Phi \cdot \Gamma & \dots & \Phi^{n-1} \cdot \Gamma \end{bmatrix} \quad (3.156)$$

Os métodos *rank()* (calcula o posto) e *ctrb()* (gera matriz de controlabilidade) do Matlab podem ser combinados, gerando *rank(ctrb())*, para verificar a controlabilidade de um sistema. Ao aplicá-lo no modelo linear discreto do conversor *forward* (3.152), o resultado é 2, assim este sistema é controlável.

Felizmente, o Matlab possui duas funções nativas que geram o controlador por imposição de polos: *place()* e *acker()*; sendo que a segunda é mais adequada para sistema de baixa ordem ($n < 10$). A equação (3.157) mostra como obter o ganho \mathbf{K} do controlador, em que \mathbf{P}_z são os polos discretos desejados em malha fechada.

$$\mathbf{K} = place(\Phi, \Gamma, \mathbf{P}_z) \quad (3.157)$$

Especificar os polos de malha fechada para um sistema de ordem elevada não é trivial. Entretanto, para sistemas de segunda ordem, como (3.152), a especificação dos polos é mais simples, pois a resposta temporal de sistemas lineares de segunda ordem é amplamente estudada [106]. Embora esses sistemas sejam de tempo contínuo, é possível passar cada um dos polos especificados no plano-s (contínuo) para o plano-z (descontínuo) através da relação (3.158), que é válida na transformação de sistema contínuo **amostrado** para sistema discreto.

$$z_i = \exp(T_s \cdot s_i) \quad (3.158)$$

3.8.2 Controle ótimo LQR

O projeto de controlador no espaço de estados por imposição de polos representa um avanço frente as técnicas clássicas, porém ele se torna um problema cuja solução é indefinida no contexto de sistemas MIMO e impraticável no contexto de sistemas SISO de ordem elevada, pois quanto maior for a quantidade de polos em malha fechada a serem definidos menos trivial se torna o problema de garantir performance e robustez do sistema.

Para resolver ambos os problemas, insere-se o projeto do controlador num problema

de otimização, resultando num controle ótimo. Problemas de otimização partem de um funcional ou função custo/objetivo, em que o controlador ótimo deve minimizá-lo ou maximizá-lo. Um funcional muito comum de ser utilizado é o quadrático [56], descrito pela equação (3.159), em que $\mathbf{Q}_1 \in \mathbb{R}^{n \times n}$ e $\mathbf{Q}_2 \in \mathbb{R}^{r \times r}$ são matrizes não-negativas definidas e são escolhidas pelo projetista. O controlador ótimo deve minimizá-lo, entretanto ele deve respeitar a restrição dinâmica $\mathbf{x}[k+1] - \Phi \cdot \mathbf{x}[k] - \Gamma \cdot \mathbf{u}[k] = 0$, que é a equação de estados do sistema discreto.

$$\mathcal{J} = \frac{1}{2} \cdot \sum_{k=0}^N (\mathbf{x}^\top[k] \cdot \mathbf{Q}_1 \cdot \mathbf{x}[k] + \mathbf{u}^\top[k] \cdot \mathbf{Q}_2 \cdot \mathbf{u}[k]) \quad (3.159)$$

Na seção 9.2 do livro [56], demonstra-se que o problema de minimização de (3.159) com restrição dinâmica pode ser resolvido pela incorporação de multiplicadores de Lagrange, resultando no controlador ótimo (3.160). O ganho $\mathbf{K}[k]$ do controlador é variante no tempo e é atualizado conforme a equação (3.161), em que o valor de $\mathbf{S}[k+1]$ vem da equação (3.162), que é conhecida como **Equação Discreta de Riccati**. Esta equação é semelhante a sua versão em tempo contínuo [106].

$$\mathbf{u}[k] = -\mathbf{K}[k] \cdot \mathbf{x}[k] \quad (3.160)$$

$$\mathbf{K}[k] = (\mathbf{Q}_2 + \Gamma^\top \cdot \mathbf{S}[k+1] \cdot \Gamma)^{-1} \cdot \Gamma^\top \cdot \mathbf{S}[k+1] \cdot \Phi \quad (3.161)$$

$$\begin{aligned} \mathbf{S}[k] &= \Phi^\top \cdot (\mathbf{S}[k+1] - \mathbf{S}[k+1] \cdot \Gamma \cdot \mathbf{R}^{-1} \cdot \Gamma^\top \cdot \mathbf{S}[k+1]) \cdot \Phi + \mathbf{Q}_1 \\ &\quad \text{onde } \mathbf{R} = \mathbf{Q}_2 + \Gamma^\top \cdot \mathbf{S}[k+1] \cdot \Gamma \end{aligned} \quad (3.162)$$

A equação de diferenças finitas (3.161) tem como condição de contorno $\mathbf{S}(N) = \mathbf{Q}_1$. Como esta condição ocorre em N amostras após o início da execução do algoritmo, o ganho do controlador é calculado recursivamente de trás para frente no tempo, consequentemente, o regime permanente do controlador ocorre num tempo finito.

O ganho do controlador (3.160) é variante no tempo, isto implica que ele não é uma mera combinação linear de variáveis de estado, ou seja, ele é não-linear. É possível obter um controlador linear ao fazer o seu ganho ser constante. Com esta finalidade, existe o controlador **LQR** (regulador linear quadrático), que torna infinito o tempo de convergência do controlador para o regime permanente ao fazer $\mathbf{S}[k+1] \approx \mathbf{S}[k] \rightarrow \mathbf{S}_\infty$ para $k \rightarrow \infty$, resultando no ganho constante (3.163) e na **Equação Algébrica Discreta de Riccati** (3.164).

$$\mathbf{K}_\infty = (\mathbf{Q}_2 + \Gamma^\top \cdot \mathbf{S}_\infty \cdot \Gamma)^{-1} \cdot \Gamma^\top \cdot \mathbf{S}_\infty \cdot \Phi \quad (3.163)$$

$$\mathbf{S}_\infty = \Phi^\top \cdot (\mathbf{S}_\infty - \mathbf{S}_\infty \cdot \Gamma \cdot (\mathbf{Q}_2 + \Gamma^\top \cdot \mathbf{S}_\infty \cdot \Gamma)^{-1} \cdot \Gamma^\top \cdot \mathbf{S}_\infty) \cdot \Phi + \mathbf{Q}_1 \quad (3.164)$$

Resolver a equação (3.164) para \mathbf{S}_∞ não é trivial. Felizmente, existe a função *dlqr()* do Matlab, que se encarrega de calcular o ganho \mathbf{K}_∞ do controlador, como mostra a equação (3.165). Porém, ainda resta definir as matrizes \mathbf{Q}_1 e \mathbf{Q}_2 .

$$\mathbf{K}_{LQR} = dlqr(\Phi, \Gamma, \mathbf{Q}_1, \mathbf{Q}_2) \quad (3.165)$$

O **Procedimento de Bryson**, da seção 9.5.1 do livro [56], fornece uma diretriz para a escolha dessas matrizes, em que pode-se assumi-las diagonais. Para a matriz \mathbf{Q}_1 , cada uma das n entradas diagonais equivale ao inverso quadrado do máximo desvio da sua respectiva variável de estado, conforme a equação (3.166). O mesmo é feito com cada uma das m entradas diagonais de matriz \mathbf{Q}_2 e o máximo desvio da sua respectiva variável de controle, conforme a equação (3.167). Essas matrizes fazem uma ponderação entre o quadrado de cada variável de estado e de controle, assim, ao dividi-las pelo seu respectivo desvio quadrático máximo, cada uma das parcelas fica limitada numa escala de 0 a 1.

$$Q_{1,ii} = \frac{1}{\max(x_i^2[k])} \quad (3.166)$$

$$Q_{2,jj} = \frac{1}{\max(u_j^2[k])} \quad (3.167)$$

A definição das matrizes \mathbf{Q}_1 e \mathbf{Q}_2 não garante que se atinja uma dada performe, como o tempo de assentamento. Existem 4 soluções para este problema:

1. Escolhe-se outras matrizes por tentativa e erro, por exemplo, $\mathbf{Q}_1 = \mathbf{G}^\top \cdot \bar{\mathbf{Q}}_1 \cdot \mathbf{G}$ e $\mathbf{Q}_2 = \mathbf{H}^\top \cdot \bar{\mathbf{Q}}_2 \cdot \mathbf{H}$, sendo $\bar{\mathbf{Q}}_1$ e $\bar{\mathbf{Q}}_2$ matrizes diagonais semi-positivas;
2. Utiliza-se algum algoritmo de otimização exploratório, como algoritmos genéticos [120];
3. Impõem-se um determinado conjunto de polos na equação de Riccati;
4. Aplica-se o Procedimento Pincer (pinça).

Destes métodos, o **Procedimento Pincer**, da seção 9.5.2 do livro [56], é o mais prático. Ele força a taxa de convergência da resposta do sistema a ser pelo menos igual a α^{-k} , de forma a impor polos de malha fechada no interior do círculo de raio α^{-1} no plano-z, para um dado $\alpha \in \mathbb{R}$, $\alpha \geq 1$. O desenvolvimento desta técnica começa com uma

modificação no funcional (3.159) ao multiplicá-lo por α^{2k} , resultando em (3.168).

$$\begin{aligned}\mathcal{J}_\alpha &= \frac{1}{2} \cdot \sum_{k=0}^N (\mathbf{x}^\top[k] \cdot \mathbf{Q}_1 \cdot \mathbf{x}[k] + \mathbf{u}^\top[k] \cdot \mathbf{Q}_2 \cdot \mathbf{u}[k]) \cdot \alpha^{2k} \\ &= \frac{1}{2} \cdot \sum_{k=0}^N ((\alpha^k \cdot \mathbf{x}[k])^\top \cdot \mathbf{Q}_1 \cdot (\alpha^k \cdot \mathbf{x}[k]) + (\alpha^k \cdot \mathbf{u}[k])^\top \cdot \mathbf{Q}_2 \cdot (\alpha^k \cdot \mathbf{u}[k]))\end{aligned}\quad (3.168)$$

Fazendo as mudanças de variáveis $\mathbf{z}[k] = \alpha^k \cdot \mathbf{x}[k]$ e $\mathbf{v}[k] = \alpha^k \cdot \mathbf{u}[k]$, tem-se que:

$$\mathcal{J}_\alpha = \frac{1}{2} \cdot \sum_{k=0}^N (\mathbf{z}^\top[k] \cdot \mathbf{Q}_1 \cdot \mathbf{z}[k] + \mathbf{v}^\top[k] \cdot \mathbf{Q}_2 \cdot \mathbf{v}[k]) \quad (3.169)$$

Como essas mudanças de variáveis são lineares, pode-se facilmente obter a equação de estado delas:

$$\begin{aligned}\mathbf{z}[k+1] &= \alpha^{k+1} \cdot \mathbf{x}[k+1] \\ &= \alpha^{k+1} \cdot (\Phi \cdot \mathbf{x}[k] + \Gamma \cdot \mathbf{u}[k]) \\ &= (\alpha \cdot \Phi) \cdot (\alpha^k \cdot \mathbf{x}[k]) + (\alpha \cdot \Gamma) \cdot (\alpha^k \cdot \mathbf{u}[k]) \\ &= \Phi_P \cdot \mathbf{z}[k] + \Gamma_P \cdot \mathbf{v}[k]\end{aligned}\quad (3.170)$$

Desta maneira, o problema de controle ótimo se torna a minimização do funcional (3.169) com a restrição dinâmica (3.170), que equivale ao problema original (funcional (3.159) com a restrição (3.153)) porém com a matriz $\Phi_P = \alpha \cdot \Phi$ de transição de estados e a matriz $\Gamma_P = \alpha \cdot \Gamma$ de controle. Curiosamente, como mostra (3.171), o ganho do controlador constante do LQR é o mesmo tanto no problema de otimização original quanto para o modificado do Procedimento Pincer.

$$\mathbf{v}[k] = -\mathbf{K} \cdot \mathbf{z}[k] \quad \Rightarrow \quad \alpha^k \cdot \mathbf{u}[k] = -\mathbf{K} \cdot (\alpha^k \cdot \mathbf{x}[k]) \quad \Rightarrow \quad \mathbf{u}[k] = -\mathbf{K} \cdot \mathbf{x}[k] \quad (3.171)$$

O parâmetro α é especificado a partir do tempo de assentação t_s (*settling time*) e do período de amostragem T_s . Para isto, precisa-se investigar como o ganho do controlador LQG do Procedimento Pincer influencia a dinâmica em malha fechada do sistema (3.153).

A equação (3.172) resolve a equação de diferenças finitas dos estados para o instante k , de maneira a explicitar que $(\Phi - \Gamma \cdot \mathbf{K})^k$ é a matriz de transição entre o estado inicial e o estado do instante k .

Devido as relações lineares $\Phi_P = \alpha \cdot \Phi$ e $\Gamma_P = \alpha \cdot \Gamma$, pode-se colocar a dinâmica original em função da dinâmica das variáveis vetoriais \mathbf{v} e \mathbf{u} , como feito na equação (3.172).

Se o par (Φ, Γ) é controlável, então o par (Φ_P, Γ_P) também é. Consequentemente, a matriz de transição de estados do sistema Pincer (3.170) em malha fechada pode ser diagonalizada $(\Phi_P - \Gamma_P \cdot \mathbf{K}) = \mathbf{P} \cdot \mathbf{D} \cdot \mathbf{P}^{-1}$, em que a matriz $\mathbf{D} \in \mathbb{R}^{n \times n}$ é diagonal e suas entradas correspondem aos polos impostos pelo ganho \mathbf{K} do controlador LQG Pincer. Ao aplicar essa diagonalização na equação (3.172), vê-se que os polos do sistema em malha fechada original equivalem aos polos do sistema Pincer em malha fechada multiplicados pela relação $1/\alpha$.

$$\begin{aligned}
 \mathbf{x}[k] &= \Phi \cdot \mathbf{x}[k-1] + \Gamma \cdot \mathbf{u}[k-1] \\
 &= (\Phi - \Gamma \cdot \mathbf{K}) \cdot \mathbf{x}[k-1] \\
 &= (\Phi - \Gamma \cdot \mathbf{K})^k \cdot \mathbf{x}[0] \\
 &= \left(\frac{1}{\alpha} \cdot \Phi_P - \frac{1}{\alpha} \cdot \Gamma_P \cdot \mathbf{K} \right)^k \cdot \mathbf{x}[0] \\
 &= \left(\frac{1}{\alpha} \right)^k \cdot (\Phi_P - \Gamma_P \cdot \mathbf{K})^k \cdot \mathbf{x}[0] \\
 &= \left(\frac{1}{\alpha} \right)^k \cdot (\mathbf{P} \cdot \mathbf{D} \cdot \mathbf{P}^{-1})^k \cdot \mathbf{x}[0] \\
 &= \left(\mathbf{P} \cdot \left(\frac{1}{\alpha} \cdot \mathbf{D} \right)^k \cdot \mathbf{P}^{-1} \right) \cdot \mathbf{x}[k]
 \end{aligned} \tag{3.172}$$

Para que o sistema Pincer em malha fechada seja estável, cada um dos seus polos $z_{P,i}$ devem estar dentro do círculo unitário do plano-z imaginário, ou seja, $|z_{P,i}| \leq 1$. Assim, ao aplicar o ganho do controlador LQR Pincer no sistema original, cada um dos seus polos z_i em malha fechada fica dentro do círculo com raio $1/\alpha$, ou seja, $|z_i| = |z_{P,i}/\alpha| \leq 1/\alpha$.

Quanto mais próximo do círculo unitário um polo (ou par de polos conjugados) estiver, mais ele é dominante, isto é, mais lento e com maior importância na definição do tempo de resposta do sistema geral. Pelo anexo B.14 do livro [107], o tempo de resposta de cada polo z_j discreto de um sistema amostrado é $\tau_j = -T_s / \ln(|z_j|)$. Assim, ao trazer o polo dominante para mais próximo da origem no plano-z, diminui-se o tempo de resposta do sistema.

Considerando que o sistema tem um polo dominante (ou par de polos), pode-se simplificar a equação (3.172) para o caso unidimensional, conforme a equação (3.173). Mesmo no pior caso $z_1 = 1$, ou seja, o sistema Pincer está no limite de estabilidade, a resposta do sistema original é decrescente e converge para zero. No instante de assentamento do sistema $t_s = T_s \cdot k \Rightarrow k = t_s / T_s$, tem-se que $x[k] = p \cdot x[0]$, em que p corresponde a uma porcentagem. Assim, a equação (3.173) mostra a relação entre o parâmetro α , o tempo

de assentamento t_s (*settling time*) e o período de amostragem T_s .

$$x[k] = \left(\frac{z_1}{\alpha}\right)^k \cdot x[0] \quad \Rightarrow \quad \alpha = \left(\frac{x[k]}{x[0]}\right)^{-\frac{1}{k}} = p^{-\frac{T_s}{t_s}} \quad (3.173)$$

A equação (3.174) mostra como obter o controle LQR com o Procedimento Pincer utilizando a função $dlqr()$ do Matlab.

$$\mathbf{K}_{LQR,Pincer} = dlqr(\alpha \cdot \Phi, \alpha \cdot \Gamma, \mathbf{Q}_1, \mathbf{Q}_2) \quad (3.174)$$

O pior caso geral ocorre quando o sistema Pincer, em malha fechada, tem ordem n e todos os seus polos estão sobre o círculo unitário, a relação de α pode ser modificada para uma versão mais restritiva, em que ela mapeia todos os polos do sistema original para dentro do círculo com raio $1/(n \cdot \alpha)$, como mostra a equação (3.175).

$$\bar{\alpha} = n \cdot \alpha = n \cdot p^{-T_s/t_s} \quad (3.175)$$

Assim como no controlador LQR padrão, a sintonia do controlador LQR com o Procedimento de Bryson e o Procedimento Pincer pode requerer algumas iterações. Entretanto, neste último, basta variar um único parâmetro: $\alpha \geq 1$.

É importante enfatizar que, conforme se aumenta o valor de α , os polos em malha fechada se aproximam da origem do plano- z , ou seja, o sistema se torna mais rápido. Isto ocorre porque o ganho do controlador aumenta, o que aumenta a margem de ganho [56], mas também aumenta a amplificação de ruído.

Como afirma o famoso artigo do Doyle [121], o controlador LQR em si não é robusto, e nem o LQR/LQG. Entretanto, isto pode ser levemente alterado ao utilizar a ação integral, gerando o LQI (integrador linear quadrático).

3.8.3 Controle com ação integral

Projetar um controlador usando imposição de polos ou otimização, como o LQR, não garante que a saída do sistema vá convergir para uma referência desejada em regime permanente. O problema de rastreamento (*tracking*) de uma referência constante (ou lentamente variável), também conhecido como **problema de servo-mecanismo**, no espaço de estados, pode ser resolvido utilizando a **Ação Integral**. Ela propõe aumentar (*augment*) a dimensão do sistema para incluir integradores em malha fechada, ou seja, polos em $(1 + j \cdot 0)$ no caso discreto [56], ou polos na origem no caso contínuo [106].

A figura 16 mostra o diagrama de um controlador no espaço de estado com ação integral. Embora um observador de estados esteja indicado, pode-se fazer a realimentação negativa de estados com medições diretas na planta.

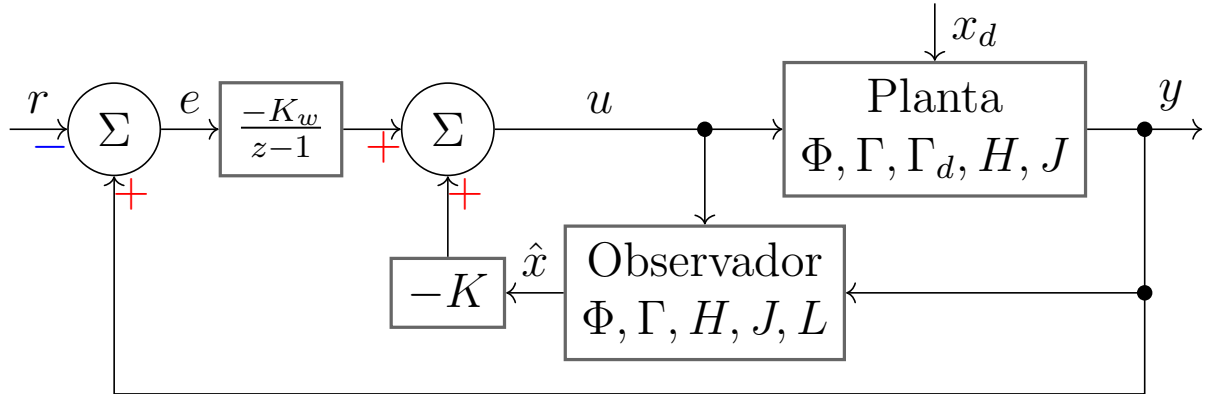


Figura 16: Diagrama de controle no espaço de estados com ação integral e observador.

Um controlador no espaço de estados com ação integral não é tão robusto como um controlador H_∞ , H_2 , QFT, modo de deslizamento ou adaptativo. Entretanto, conforme a seção 8.5.1 do livro [56] e a seção 8.3 do livro [122], ele possui robustez de estabilidade e robustez de desempenho que o permitem rejeitar incertezas do modelo linear da planta, tais como: descasamento (*mismatch*) ou deriva no valor de parâmetros; uso de modelos de ordem reduzida em que se despreza alguns polos mais rápidos; e presença de distúrbios constantes ou lentamente variáveis.

O desenvolvimento dessa técnica começa com a integração adiante (*forward Euler method*) [57] do erro $\mathbf{e} \in \mathbb{R}^r$ entre a saída \mathbf{y} do sistema (3.153) (fazendo $\mathbf{J} = \mathbf{0}$) e a referência $\mathbf{r} \in \mathbb{R}^r$ (constante ou lentamente variável), o que gera a nova variável vetorial de estado $\mathbf{w} \in \mathbb{R}^r$, como mostra a equação (3.176).

$$\mathbf{w}[k+1] = \mathbf{w}[k] + \mathbf{e}[k] = \mathbf{w}[k] + \mathbf{y}[k] - \mathbf{r}[k] = \mathbf{w}[k] + \mathbf{H} \cdot \mathbf{x}[k] - \mathbf{r}[k] \quad (3.176)$$

Juntando a equação de integração (3.176) com as equações (3.153) do sistema discreto, além acrescentar um distúrbio $\mathbf{x}_d \in \mathbb{R}^l$ (constante ou lentamente variável) na planta, chega-se no sistema aumentado (3.177) de ordem $(n+r)$. Existem outras formas de se aumentam a ordem do sistema para incluir algum efeito integrativo, como feito na seção

2.4 do livro [123] para controle preditivo.

$$\begin{cases} \mathbf{x}[k+1] = \Phi \cdot \mathbf{x}[k] + \Gamma \cdot \mathbf{u}[k] + \Gamma_d \cdot \mathbf{x}_d[k] \\ \mathbf{y}[k] = \mathbf{H} \cdot \mathbf{x}[k] \\ \mathbf{w}[k+1] = \mathbf{w}[k] + \mathbf{H} \cdot \mathbf{x}[k] - \mathbf{r}[k] \end{cases} \Rightarrow$$

$$\begin{cases} \begin{bmatrix} \mathbf{x}[k+1] \\ \mathbf{w}[k+1] \end{bmatrix} = \begin{bmatrix} \Phi & \mathbf{0} \\ \mathbf{H} & \mathbf{I} \end{bmatrix} \cdot \begin{bmatrix} \mathbf{x}[k] \\ \mathbf{w}[k] \end{bmatrix} + \begin{bmatrix} \Gamma \\ \mathbf{0} \end{bmatrix} \cdot \mathbf{u}[k] - \begin{bmatrix} \mathbf{0} \\ \mathbf{I} \end{bmatrix} \cdot \mathbf{r}[k] + \begin{bmatrix} \Gamma_d \\ \mathbf{0} \end{bmatrix} \cdot \mathbf{x}_d[k] \\ \mathbf{y}[k] = \begin{bmatrix} \mathbf{H} & \mathbf{0} \end{bmatrix} \cdot \begin{bmatrix} \mathbf{x}[k] \\ \mathbf{w}[k] \end{bmatrix} \end{cases}$$

$$\begin{cases} \mathbf{x}_I[k+1] = \Phi_I \cdot \mathbf{x}_I[k] + \Gamma_I \cdot \mathbf{u}[k] - \Gamma_r \cdot \mathbf{r}[k] + \Gamma_{Id} \cdot \mathbf{x}_d[k] \\ \mathbf{y}[k] = \mathbf{H}_I \cdot \mathbf{x}_I[k] \end{cases}, \text{ para} \quad (3.177)$$

$$\mathbf{x}_I[k] = \begin{bmatrix} \mathbf{x}[k] \\ \mathbf{w}[k] \end{bmatrix} \quad \Phi_I = \begin{bmatrix} \Phi & \mathbf{0} \\ \mathbf{H} & \mathbf{I} \end{bmatrix} \quad \Gamma_I = \begin{bmatrix} \Gamma \\ \mathbf{0} \end{bmatrix} \quad \Gamma_r = \begin{bmatrix} \mathbf{0} \\ \mathbf{I} \end{bmatrix} \quad \Gamma_{Id} = \begin{bmatrix} \Gamma_d \\ \mathbf{0} \end{bmatrix} \quad \mathbf{H}_I = \begin{bmatrix} \mathbf{H} & \mathbf{0} \end{bmatrix}$$

A variável de controle também deve incluir os estados de integração na realimentação:

$$\mathbf{u}[k] = -\mathbf{K} \cdot \mathbf{x}[k] - \mathbf{K}_w \cdot \mathbf{w}[k] = -\begin{bmatrix} \mathbf{K} & \mathbf{K}_w \end{bmatrix} \cdot \begin{bmatrix} \mathbf{x}[k] \\ \mathbf{w}[k] \end{bmatrix} = -\mathbf{K}_I \cdot \mathbf{x}_I \quad (3.178)$$

Substituindo (3.178) em (3.177), obtém-se a equação de estados em malha fechada:

$$\mathbf{x}_I[k+1] = (\Phi_I - \Gamma_I \cdot \mathbf{K}_I) \cdot \mathbf{x}_I[k] - \Gamma_r \cdot \mathbf{r}[k] + \Gamma_{Id} \cdot \mathbf{x}_d[k] \quad (3.179)$$

Caso a referência e o distúrbio sejam constantes (ou lentamente variáveis), isto é, $\mathbf{r}[k] = \mathbf{r}$ e $\mathbf{x}_d[k] = \mathbf{x}_d$, a ação integral garante que a saída convergirá para a referência. Para provar isto, precisa-se determinar o ponto de equilíbrio de (3.179), que é encontrado ao fazer $\mathbf{x}_I[k+1] = \mathbf{x}_I[k] = \mathbf{x}_{I,eq}$, resultando na equação (3.180). Se o ganho do controlador for escolhido de maneira a estabilizar o sistema em malha fechada, então esta equação tem solução e o sistema converge para o ponto de equilíbrio, que equivale ao regime permanente do sistema. Ou seja, $\mathbf{w}[k] \rightarrow \mathbf{w}_{ss}$, para $k \rightarrow \infty$. Consequentemente, o erro da equação (3.176) converge para zero como mostra a equação (3.181).

$$\begin{bmatrix} \mathbf{x}_{eq} \\ \mathbf{w}_{eq} \end{bmatrix} = (\mathbf{I} - \Phi_I + \Gamma_I \cdot \mathbf{K}_I)^{-1} \cdot \begin{bmatrix} -\mathbf{I} & \mathbf{0} \\ \mathbf{0} & \Gamma_d \end{bmatrix} \cdot \begin{bmatrix} \mathbf{r} \\ \mathbf{x}_d \end{bmatrix} \quad (3.180)$$

$$\lim_{k \rightarrow \infty} \mathbf{e}[k] = \lim_{k \rightarrow \infty} (\mathbf{y}[k] - \mathbf{r}) = \lim_{k \rightarrow \infty} (\mathbf{w}[k+1] - \mathbf{w}[k]) = \mathbf{w}_{eq} - \mathbf{w}_{eq} = \mathbf{0} \quad (3.181)$$

A equação (3.179) se assemelha a (3.155), assim o ganho \mathbf{K}_I do controlador pode ser obtido através de imposição de polo ou por otimização. Entretanto, o controlador no espaço de estados só existe se o par (Φ_I, Γ_I) for controlável. Através do teste de Rosenbrock-Hautus-Popov (RHP) da seção 8.7 do livro [56], pode-se determinar a controlabilidade de um sistema mais facilmente do que pelo método da matriz de controlabilidade (3.156). Se o par (Φ, Γ) é controlável, o teste RHP resulta na equação (3.182). Consequentemente, como mostra a equação (3.183), o par (Φ_I, Γ_I) também é controlável, desde que o sistema original não tenha zeros em $(1 + j \cdot 0)$, caso contrário $\text{rank}(\mathbf{H}) \neq r$.

$$\text{rank} \begin{bmatrix} (\lambda \cdot \mathbf{I} - \Phi) & \Gamma \end{bmatrix} = n, \forall \lambda \in \mathbb{C} \quad (3.182)$$

$$\text{rank} \begin{bmatrix} (\lambda \cdot \mathbf{I} - \Phi_I) & \Gamma_I \end{bmatrix} = \text{rank} \begin{bmatrix} \lambda \cdot \mathbf{I} - \Phi & \mathbf{0} & \Gamma \\ \mathbf{H} & \lambda \cdot \mathbf{I} - \mathbf{I} & \mathbf{0} \end{bmatrix} = n + r, \forall \lambda \in \mathbb{C} \quad (3.183)$$

Ao utilizar a Ação Integral em parceria com o LQR (3.163), surge o LQI (integrador linear quadrático). Além disso, pode-se utilizar o Procedimento de Bryson e o Procedimento Pincer da seção 3.8.2 para facilitar o seu projeto. Entretanto, ao utilizar a equação (3.166) para gerar a matriz \mathbf{Q}_1 , não se deve supor um valor máximo para as variáveis de integração (\mathbf{w}), mesmo utilizando *anti-windup*. Assim, as entradas diagonais de \mathbf{Q}_1 referentes as essas variáveis, ou seja, as últimas m entradas, devem ser nulas. O Procedimento Pincer é facilmente aplicado no projeto do LQI como mostra a equação (3.184), em que $dlqr()$ é a função do Matlab da equação (3.165).

$$\mathbf{K}_{LQI, Pincer} = dlqr(\alpha \cdot \Phi_I, \alpha \cdot \Gamma_I, \mathbf{Q}_1, \mathbf{Q}_2) \quad (3.184)$$

No começo da seção 3.8, revela-se o intuito de projetar um controlador LQR/LQG digital para regular a tensão de saída da fonte chaveada projetada neste trabalho. Entretanto, como a saída deve convergir para uma dada referência virtual, o controlador almejado é na verdade um LQI/LQG. Como mostra a equação (3.141), as variáveis de estado com ação integral da fonte chaveada são $\mathbf{x}^\top = [v_C, i_L, w]$, em que a variável de integração é unidimensional pois o sistema é SISO, e a variável de controle é d .

O projeto do LQI começa com o aumento da dimensão do sistema (3.152) para incluir os integradores conforme a equação (3.177), resultado em (3.185)

$$\Phi_I = \begin{bmatrix} 0.9978 & 0.0146 & 0 \\ -0.0995 & 0.9947 & 0 \\ 0.9979 & 0.021 & 1 \end{bmatrix} \quad \Gamma_I = \begin{bmatrix} 0.0876 \\ 11.9415 \\ 0 \end{bmatrix} \quad (3.185)$$

Na especificação das matrizes \mathbf{Q}_1 e \mathbf{Q}_2 , aplica-se o Procedimento de Bryson. Conforme os objetivos de projeto da seção 1.1, a máxima tensão de saída é 30V. Ao desconsiderar a queda de tensão no resistor do capacitor, pode-se assumir que este também é o valor máximo da tensão do capacitor (v_C). Da tabela 3, o valor máximo da corrente do indutor (i_L) é 11.33A. Como a fonte chaveada é um sistema SISO, apenas a terceira entrada da diagonal de \mathbf{Q}_1 é nula. Assim, obtém-se a matriz (3.186). O mesmo é feito com a matriz (3.187), em que o valor máximo da variável de controle d é 0.45 conforme indicado na seção 3.3.1.

$$\mathbf{Q}_1 = \begin{bmatrix} \frac{1}{30^2} & 0 & 0 \\ 0 & \frac{1}{11.33^2} & 0 \\ 0 & 0 & 0 \end{bmatrix} \approx \begin{bmatrix} 0.0011 & 0 & 0 \\ 0 & 0.0078 & 0 \\ 0 & 0 & 0 \end{bmatrix} \quad (3.186)$$

$$\mathbf{Q}_2 = \frac{1}{0.45^2} \approx 4.94 \quad (3.187)$$

No aplicação do Procedimento Pincer, considera-se a porcentagem $p = 1\%$, o período de amostragem $T_s = 10\mu s$ e o tempo de assentamento $t_s = 10ms$, resultando em $\alpha = 1.0046$ pela equação (3.173). Este valor α em conjunto com as equações (3.185), (3.186) e (3.187) permitem calcular o ganho do controlador LQI através da equação (3.184), que retorna (3.188).

$$\mathbf{K}_{LQI, Pincer} = \begin{bmatrix} 0.0333 & 0.0325 & 0.00023 \end{bmatrix} \quad (3.188)$$

3.8.4 Observadores de Luenberguer

Um controlador no espaço de estados precisa dos valores de todos os estados para fazer a realimentação negativa da malha de controle, o que implicaria na necessidade de medir cada um dos estados. Entretanto, isto pode ser contornado com a aplicação de observadores (ou estimadores) de estados. Eles utilizam informações sobre a planta, como a sua topologia e os valores de seus parâmetros, para inferir os valores dos estados a partir da saída da planta.

No caso da fonte chaveada deste trabalho, é conveniente utilizar a tensão de saída (v_O) do conversor *forward* para estimar a tensão do capacitor (v_C) e a corrente do indutor (i_L). Principalmente esta corrente, pois ela oscila mais e a sua dinâmica é mais rápida que a tensão de saída, o que dificulta fazer uma medição mais fidedigna da sua média temporal sem impor um atraso considerável no sistema devido a filtragem.

O objetivo de um observador $\hat{\mathbf{x}}[k]$ é fazer o erro de estimação, definido na equação (3.189), $\tilde{\mathbf{x}}[k] \rightarrow \mathbf{0}$, para $k \rightarrow \infty$. Um dos observadores mais simples que satisfaz este

objetivo é o de Luenberguer, que surgiu no contexto de sistemas de tempo contínuo, mas foi adaptado para o tempo discreto em duas versão [56]: preditivo e corrente.

$$\tilde{\mathbf{x}}[k] = \mathbf{x}[k] - \hat{\mathbf{x}}[k] \quad (3.189)$$

Assim como precisa-se testar a controlabilidade do par (Φ, Γ) antes de impor polos arbitrários no sistema em malha fechada, seja calculando o posto da matriz de controlabilidade (3.156) ou realizando o teste RHP (3.182), para projetar um observador é preciso verificar a sua observabilidade, ou seja, calcular o posto da matriz de observabilidade (3.190) ou realizar o teste PHP (3.191) [56]. Um sistema ser observável significa que ele permite um estado inicial $\mathbf{x}[0]$ qualquer ser computado a partir das observações $\mathbf{y}[0], \mathbf{y}[1], \dots, \mathbf{y}[N-1]$ da saída.

$$\mathcal{O} = \begin{bmatrix} \mathbf{H} \\ \mathbf{H} \cdot \Phi \\ \vdots \\ \mathbf{H} \cdot \Phi^{n-1} \end{bmatrix} \quad (3.190)$$

$$\text{rank} \begin{bmatrix} \lambda \cdot \mathbf{I} - \Phi \\ \mathbf{H} \end{bmatrix} = n, \quad \forall \lambda \in \mathbb{C} \quad (3.191)$$

A observabilidade é um dual da controlabilidade. Desta maneira, assim como o método *ctrb* (Φ, Γ) do Matlab gera a matriz de controlabilidade \mathbb{C} do par (Φ, Γ) , este mesmo método é utilizado para gerar a matriz de observabilidade \mathbb{O} do par (Φ, \mathbf{H}) ao fazer *crtb* (Φ', \mathbf{H}') , em que o apóstrofo indica o transposto. E calcula-se o posto dessas matrizes usando o método *rank* (\cdot) . Ao verificar a observabilidade do modelo linear discreto do conversor forward (3.152), o resultado é 2, assim este sistema é observável.

O **observador preditivo** de Luenberguer propõe a seguinte estrutura [56]:

$$\hat{\mathbf{x}}[k+1] = \Phi \cdot \hat{\mathbf{x}}[k] + \Gamma \cdot \mathbf{u}[k] + \mathbf{L}_P \cdot (\mathbf{y}[k] - \mathbf{H} \cdot \hat{\mathbf{x}}[k]) \quad (3.192)$$

Sendo \mathbf{L}_P o ganho do observador. Substituindo (3.153) e (3.192) em (3.189), obtém-se a equação (3.193). Ela mostra que é possível fazer o erro de estimação de estados convergir para zero caso o ganho do observador seja escolhido de maneira a colocar os

polos de $(\Phi - \mathbf{L}_P \cdot \mathbf{H})$ dentro do círculo unitário.

$$\begin{aligned}
 \tilde{\mathbf{x}}[k+1] &= \mathbf{x}[k+1] - \hat{\mathbf{x}}[k+1] \\
 &= \Phi \cdot (\mathbf{x}[k] - \hat{\mathbf{x}}[k]) - \mathbf{L}_P \cdot (\mathbf{y}[k] - \mathbf{H} \cdot \hat{\mathbf{x}}[k]) \\
 &= \Phi \cdot \tilde{\mathbf{x}}[k] - \mathbf{L}_P \cdot (\mathbf{H} \cdot \mathbf{x}[k] - \mathbf{H} \cdot \hat{\mathbf{x}}[k]) \\
 &= (\Phi - \mathbf{L}_P \cdot \mathbf{H}) \cdot \tilde{\mathbf{x}}[k]
 \end{aligned} \tag{3.193}$$

Fazendo $(\Phi - \mathbf{L}_P \cdot \mathbf{H})^\top = (\Phi^\top - \mathbf{H}^\top \cdot \mathbf{L}_P^\top)$, verifica-se que esta matriz se assemelha a matriz $(\Phi - \Gamma \cdot \mathbf{K})$ de transição de estados do sistema em malha fechada (3.155). Assim, pode-se utilizar a imposição de polos para encontrar o ganho \mathbf{L}_P de maneira semelhante ao ganho \mathbf{K} do controlador (3.157), como mostra a equação (3.194), em que o apóstrofo indica o transposto e $\mathbf{P}_{z,o}$ são o polos discretos desejados. Deve-se escolher estes polos de maneira que a convergência do observador seja duas (ou mais) vezes mais rápido que os polos do sistema em malha fechada.

$$\mathbf{L}_P = place(\Phi', \mathbf{H}', \mathbf{P}_{z,o})' \tag{3.194}$$

O **observador corrente** de Luenberger propõe a estrutura (3.195) [56]. Seguindo a equação (3.193), o erro de estimação deste observador é descrito por (3.196). Assim, também é possível encontrar o ganho \mathbf{L}_C por imposição de polos, como mostra (3.197).

$$\begin{cases} \hat{\mathbf{x}}[k] = \tilde{\mathbf{x}}[k] + \mathbf{L}_C \cdot (\mathbf{y}[k] - \mathbf{H} \cdot \tilde{\mathbf{x}}[k]) \\ \tilde{\mathbf{x}}[k+1] = \Phi \cdot \hat{\mathbf{x}}[k] + \Gamma \cdot \mathbf{u}[k] \end{cases} \Rightarrow \tag{3.195}$$

$$\tilde{\mathbf{x}}[k+1] = \Phi \cdot \tilde{\mathbf{x}}[k] + \Gamma \cdot \mathbf{u}[k] + \Phi \cdot \mathbf{L}_P \cdot (\mathbf{y}[k] - \mathbf{H} \cdot \tilde{\mathbf{x}}[k])$$

$$\tilde{\mathbf{x}}[k+1] = (\Phi - \mathbf{L}_C \cdot \mathbf{H} \cdot \Phi) \cdot \tilde{\mathbf{x}}[k] \tag{3.196}$$

$$\mathbf{L}_C = place(\Phi', \Phi' \cdot \mathbf{H}', \mathbf{P}_{z,o})' \tag{3.197}$$

Como mostra a equação (3.198), com a presença do observador, o controlador passa a utilizar os estados estimados $\hat{\mathbf{x}}$ para realizar a realimentação negativa. Porém, o momento em que ocorre a estimação de estados frente a atualização do controlador difere as duas versões de observador de Luenberger. No preditivo, a estimação de estados ocorre após a atualização do controlador, assim o observador faz uma predição do estados para o próximo ciclo de execução. Enquanto que, no corrente, a atualização do controlador ocorre entre as duas equações das chaves em (3.195), assim o controlador usa uma estimação atual dos estados.

$$\mathbf{u}[k] = -\mathbf{K} \cdot \hat{\mathbf{x}}[k] \tag{3.198}$$

Na seção 8.3.1 do livro [56], apresenta-se o **Princípio da Separação**, que demonstra que o projeto do regulador completo pode ser separado em duas partes: o projeto do controlador; e o projeto do observador. De maneira que os polos de malha fechada de controle se combinam com os polos da malha de observação.

Os observadores de Luenberger não são robustos. Ou seja, caso existam desacordamentos entre os parâmetros do sistema e do modelo, presença de ruído ou dinâmica desprezada (modelo de ordem reduzida), esses observadores não estimam corretamente os estados. Entretanto, de maneira semelhante à ação integral da seção 3.8.3, pode-se aumentar a dimensão do sistema observado para incluir uma estimação de distúrbios, como mostra a seção 8.5.2 do livro [56]. Para o caso do distúrbio considerado ser constante, o observador com rejeição de distúrbio adquire robustez [124]. Porém, ao utilizar um controlador LQI com observador, não se precisa dar importância à rejeição de distúrbios constantes pelo observador pois o controlador se encarrega disso. Para atenuar o ruído de medição e de processo, utiliza-se um estimador ótimo, como o filtro de Kalman.

3.8.5 Filtro de Kalman e observador LQG

O filtro de Kalman é um observador de estados que possui diversas formas de ser implementado [125] devido ao fato dele ser deduzido em contextos diferentes, por exemplo, processamento de sinais, fusão de sensores, controle ótimo e análise de equações de Riccati.

Na seção 9.4.2 do livro [56], enfatiza-se que o Filtro de Kalman pode ser obtido ao modificar o filtro adaptativo RLS (mínimos quadrados recursivo), de maneira que deve-se estimar os estados ao invés dos parâmetros do sistema.

Assim como os observadores de Luenberger da seção 3.8.4, o filtro de Kalman também possui uma versão preditiva e outra corrente, sendo esta última mais utilizada. E, assim como o controlador ótimo da seção 3.8.2, ele também surge de um problema de otimização [56], em que o ganho de Kalman \mathbf{L} deve minimizar o funcional (3.199) para todos os instantes k , sendo que este funcional equivale à matriz de covariância do erro $\tilde{\mathbf{x}}$ de estimação (3.189).

$$\mathbf{P}[k] = \mathcal{E}\{\tilde{\mathbf{x}} \cdot \tilde{\mathbf{x}}^\top\} = \mathcal{E}\{(\mathbf{x}[k] - \hat{\mathbf{x}}[k]) \cdot (\mathbf{x}[k] - \hat{\mathbf{x}}[k])^\top\} \quad (3.199)$$

Toma-se como modelo para o filtro de Kalman as equações (3.153) e acrescenta-se na saída um ruído estocástico aditivo \mathbf{v} e um distúrbio \mathbf{x}_d também estocástico na equação

dos estados, resultando em (3.200).

$$\begin{cases} \mathbf{x}[k+1] = \Phi \cdot \mathbf{x}[k] + \Gamma \cdot \mathbf{u}[k] + \Gamma_d \cdot \mathbf{x}_d[k] \\ \mathbf{y}[k] = \mathbf{H} \cdot \mathbf{x}[k] + \mathbf{v}[k] \end{cases} \quad (3.200)$$

O **filtro de Kalman corrente de horizonte infinito** é implementado seguindo, em ordem, da equação (3.201) até (3.205), em que $\mathbf{R}_v = \mathcal{E}\{\mathbf{v} \cdot \mathbf{v}^\top\}$ é a matriz de covariância do ruído de medida e $\mathbf{R}_d = \mathcal{E}\{\mathbf{x}_d \cdot \mathbf{x}_d^\top\}$ é a matriz de covariância do ruído de processo. Comparando (3.195) e (3.202) até (3.204), nota-se que o filtro de Kalman corrente é um observador de Luenberger corrente com ganho variável, o que o torna não-linear. A atualização do controlador (3.198) é feito entre as equações (3.203) e (3.204).

1. Atualização da matriz de covariância do erro de estimação de estados:

$$\mathbf{P}[k] = \mathbf{M}[k] - \mathbf{M}[k] \cdot \mathbf{H}^\top \cdot (\mathbf{H} \cdot \mathbf{M}[k] \cdot \mathbf{H}^\top + \mathbf{R}_v)^{-1} \cdot \mathbf{H} \cdot \mathbf{M}[k] \quad (3.201)$$

2. Atualização do ganho do observador:

$$\mathbf{L}[k] = \mathbf{P}[k] \cdot \mathbf{H}^\top \cdot \mathbf{R}_v^{-1} \quad (3.202)$$

3. Atualização da estimação de estados:

$$\hat{\mathbf{x}}[k] = \bar{\mathbf{x}} + \mathbf{L}[k] \cdot (\mathbf{y}[k] - \mathbf{H} \cdot \bar{\mathbf{x}}[k]) \quad (3.203)$$

4. Extrapolação da estimação de estados:

$$\bar{\mathbf{x}}[k+1] = \Phi \cdot \hat{\mathbf{x}}[k] + \Gamma \cdot \mathbf{u}[k] \quad (3.204)$$

5. Equação discreta de Riccati:

$$\mathbf{M}[k+1] = \Phi \cdot \mathbf{P}[k] \cdot \Phi^\top + \Gamma_d \cdot \mathbf{R}_d \cdot \Gamma_d^\top \quad (3.205)$$

Assim como no controlador LQR (3.163) e (3.164), o filtro Kalman pode ser implementado considerando a convergência em horizonte infinito, ou seja, $\mathbf{L}[k] \rightarrow \mathbf{L}_\infty$, $\mathbf{P}[k] \rightarrow \mathbf{P}_\infty$ e $\mathbf{M}[k] \rightarrow \mathbf{M}_\infty$, para $k \rightarrow \infty$, resultando em (3.206) e (3.207). Ao utilizar o ganho \mathbf{L}_∞ na equação (3.202), obtém-se o estimador LQG (linear quadrático gaussiano), que é um observador linear. Note como (3.206) e (3.163) são análogas. Assim como (3.207) e (3.164), em que ambas são equações algébricas discretas de Riccati.

$$\mathbf{L}_\infty = \mathbf{M}_\infty \cdot \mathbf{H}^\top \cdot (\mathbf{H} \cdot \mathbf{M}_\infty \cdot \mathbf{H}^\top + \mathbf{R}_v)^{-1} \quad (3.206)$$

$$\mathbf{M}_\infty = \Phi \cdot (\mathbf{M}_\infty - \mathbf{M}_\infty \mathbf{H}^\top \cdot (\mathbf{H} \mathbf{M}_\infty \mathbf{H}^\top + \mathbf{R}_v)^{-1} \cdot \mathbf{H} \mathbf{M}_\infty) \cdot \Phi^\top + \Gamma_d \mathbf{R}_d \Gamma_d^\top \quad (3.207)$$

Resolver a equação algébrica discreta de Riccati (3.207) não é uma tarefa trivial. Felizmente, o Matlab possui o método *kalman()*, que permite encontrar o ganho \mathbf{L}_{LQG} do filtro de Kalman com horizonte infinito, como mostra a equação (3.208).

$$[\sim, \mathbf{L}_{LQG}, \sim] = \text{kalman}(ss(\Phi, \Gamma, \mathbf{H}, \mathbf{0}, T_s), \mathbf{R}_d, \mathbf{R}_v, \mathbf{0}) \quad (3.208)$$

Assume-se que o ruído de medição \mathbf{v} e o ruído de processo \mathbf{x}_d são WGN (ruído branco gaussiano), ou seja, processos estocásticos ergódicos IID (independente e identicamente distribuído) com função densidade de probabilidade gaussiana. Assim, as suas respectivas matrizes de covariância se toram $\mathbf{R}_v = \sigma_v^2 \cdot \mathbf{I}$ e $\mathbf{R}_d = \sigma_d^2 \cdot \mathbf{I}$, em que as variâncias σ_v^2 e σ_d^2 representam as suas respectivas potências espectrais. Na prática, como mostra a seção 9.4.4 do livro [56], encontrar as matrizes \mathbf{R}_v e \mathbf{R}_d é um processo mais trabalhoso do que adotar a hipótese de ruído branco.

Uma forma de especificar o ruído é referenciá-lo ao sinal completo, como mostra a equação (3.209), em que SNR é a razão de potência entre o sinal e o ruído, SNR_{dB} é a versão em decibéis, σ_{noise} é o desvio padrão do ruído e μ_{signal} é o valor esperado do sinal.

$$SNR = \left(\frac{\mu_{signal}}{\sigma_{noise}} \right)^2 \Rightarrow SNR_{dB} = 20 \cdot \log_{10} \left(\frac{\mu_{signal}}{\sigma_{noise}} \right) \quad (3.209)$$

Considerando o modelo discreto da fonte chaveada (3.152) e que ambos os ruídos tenham o mesmo desvio padrão $\sigma_v = \sigma_d = 0.01V$ na tensão máxima de saída $V_{O,max} = 30V$, o que implica em $SNR_{dB} = 69.5dB$ pela equação (3.209), tem-se que $\mathbf{R}_v = \mathbf{R}_d = 0.0001$, o que permite o cálculo do ganho do observador LQG através da equação (3.208), resultando em (3.210).

$$\mathbf{L}_{LQG} = \begin{bmatrix} 0.349 \\ 8.6444 \end{bmatrix} \quad (3.210)$$

3.8.6 Algoritmo do controlador LQR/LQG com ação integral

Este trabalho propõe a implementação de controle digital para regular a tensão de saída da fonte chaveada. Desta maneira, precisa-se ter cuidado com relação a complexidade do algoritmo de controle, pois o tempo de processamento não deve ultrapassar o período de amostragem. Além disso, ele deve ser executado o rápido possível para minimizar o atraso na atualização de controle.

Com isto em mente, é mais garantido executar um controlador com observador em horizonte infinito, como o LQR (3.163) com LQG (3.206), ao invés da versão ótima recursiva, em que (3.160) até (3.162) descrevem o controlador, e (3.201 até (3.205) descrevem o filtro de Kalman.

Como o objetivo da malha de controle é garantir que a fonte chaveada tenha erro nulo em regime permanente, ou seja, a tensão de saída deve seguir uma dada referência virtual, uma possível solução é usar um integrador. No espaço de espaço de estado, a ação integral (3.178) se encarrega disto. O controlador LQR pode ser obtido a partir do sistema aumentado (3.177) da ação integral e, em conjunto com o Procedimento de Bryson ((3.166) e (3.167)) e o Procedimento Pincer (3.174), sintonizado pelo parâmetro α (3.173) para fazer o sistema em malha fechada atingir a performance desejada.

O algoritmo 1 em pseudocódigo implementa o controlador digital LQR com observador LQG e ação integral da figura 16. Num microcontrolador, o método *ControllerLQIG* deve ser executado continuamente para regular o sistema SISO da fonte chaveada projetada nas seções 3.3 e 3.6. Nesse algoritmo, indica-se as constantes armazenadas numa memória não-volátil, como a memória *flash*, as variáveis armazenadas numa memória volátil, como a RAM, e as variáveis de entrada r , que é a referência virtual de tensão selecionada pelo usuário através de uma interface digital, e v_O , que é a tensão medida da saída da fonte chaveada.

Algorithm 1 Algoritmo do controlador LQR/LQG com ação integral

```

⇒ Memória não-volátil
Matrizes  $\Phi$ ,  $\Gamma$ ,  $\mathbf{H}$                                 ▷ Modelo linear discretizado (3.152)
 $\mathbf{K}_{LQI} \leftarrow [0.0333, 0.0325, 0.00023]$           ▷ Ganho do controlador (3.188)
 $\mathbf{L}_{LQG} \leftarrow [0.349, 8.6444]^\top$               ▷ Ganho do observador (3.210)
 $D_{MAX} \leftarrow 0.45$                                 ▷ Valor máximo do ciclo de trabalho (seção 3.3.1)
⇒ Memória volátil
Estimador de estados:  $\hat{\mathbf{x}} = [\hat{v}_C, \hat{i}_L]^\top$ 
Integrador:  $w$ 
Ciclo de trabalho da PWM:  $d$                                 ▷ Esforço de controle
1: procedure CONTROLLERLQIG( $r, v_O$ )
2:    $w \leftarrow w + v_O - r$                                 ▷ Ação integral (3.176)
3:    $\hat{\mathbf{x}} \leftarrow \hat{\mathbf{x}} + \mathbf{L}_{LQG} \cdot (v_O - \mathbf{H} \cdot \hat{\mathbf{x}})$     ▷ Atualização do estimador (3.195)
4:    $d \leftarrow -\mathbf{K}_{LQI} \cdot [\hat{\mathbf{x}}^\top, w]^\top$                 ▷ Atualização do controle (3.198)
5:   if  $d > D_{MAX}$  then                                    ▷ Saturação da PWM
6:      $d \leftarrow D_{MAX}$ 
7:   else if  $d < 0$  then
8:      $d \leftarrow 0$ 
9:   end if
10:   $\hat{\mathbf{x}} \leftarrow \Phi \cdot \hat{\mathbf{x}} + \Gamma \cdot d$                 ▷ Extrapolação do estimador (3.195)
11: end procedure

```

4 SIMULAÇÕES E RESULTADOS

Este capítulo apresenta os resultados de simulações do controlador da seção 3.8.6 aplicado na regulação da tensão de saída da fonte DC chaveada projetada neste trabalho. Nestas simulações, avalia-se a capacidade do sistema em malha fechada de seguir referências constantes (e eventuais perturbações nessas referências) na presença de ruídos, tanto de medição quanto de processo. Os softwares utilizados nas simulações são: o Matlab R2015a 64-bit 8.5.0.197613 da MathWorks; e o PSIM 64-bit Professional Version 9.0.3.464 da PowerSim.

A fonte DC chaveada projetada nas seções 3.6 e 3.3.11 não apresenta todos os elementos de uma fonte comercial, como o filtro EMI, a DPWM, o sensor analógico de tensão, a interface digital com o usuário, a alimentação do microcontrolador, os *snubbers*, o *gate driver* dos transistores, e o circuito de proteção contra sobrecarga. Entretanto, ela apresenta os dois blocos que mais influenciam a dinâmica do sistema: a ponte retificadora com filtro capacitivo; e o conversor *forward*. Assim, pode-se fazer a simulação considerando apenas esses blocos para avaliar a performance esperada do controlador.

Além disso, essa fonte DC chaveada é projetada com o intuito de ser usada como fonte de bancada para experimentos de eletrônica, o que implica que ela precisa ser ajustável, conforme decisões de seu usuário humano. Certamente ela precisa dos demais elementos citados para executar esta tarefa sem falha e com segurança. Porém, pode-se emular a alteração da tensão pelo usuário ao considerar uma tensão virtual de referência que varie entre patamares constantes. Neste capítulo, considera-se variações rápidas entre os patamares de tensão para testar os limites da fonte, seu desempenho e controlabilidade.

Na simulação do Matlab, o sistema a ser regulado é o modelo médio em CCM, das Eqs. 3.141 e 3.142 da seção 3.7.3. Enquanto que, na simulação do PSIM, o sistema a ser regulado é o circuito elétrico combinado da ponte retificadora com filtro capacitivo da seção 3.6 e do conversor *forward* com dois transistores da seção 3.3.11, gerando um sistema mais semelhante ao chaveado em CCM (3.130) da seção 3.7.2. Para testar a robustez de estabilidade e de performance do controlador, fez-se simulações com parâmetros descasa-

dos entre a planta e o modelo utilizado no projeto do controlador. Além disso, algumas simulações utilizam uma planta com polos adicionais em relação ao modelo utilizado no projeto do controlador.

4.1 Simulação no Matlab

A programação da simulação no Matlab é composta por duas partes. Uma parte é um código no editor do Matlab, que está presente no apêndice A.5. Este código chama a segunda parte, que é um programa no Simulink e está representado pelo diagrama de blocos da figura 17. Neste diagrama, o bloco *uC* é um subsistema que emula um microcontrolador e dentro dele também há um diagrama de blocos, que se encontra na figura 18. Neste subsistema, o bloco *DigCtrl* permite que o usuário descreva uma função de maneira semelhante ao editor do Matlab, como a função do apêndice A.6.

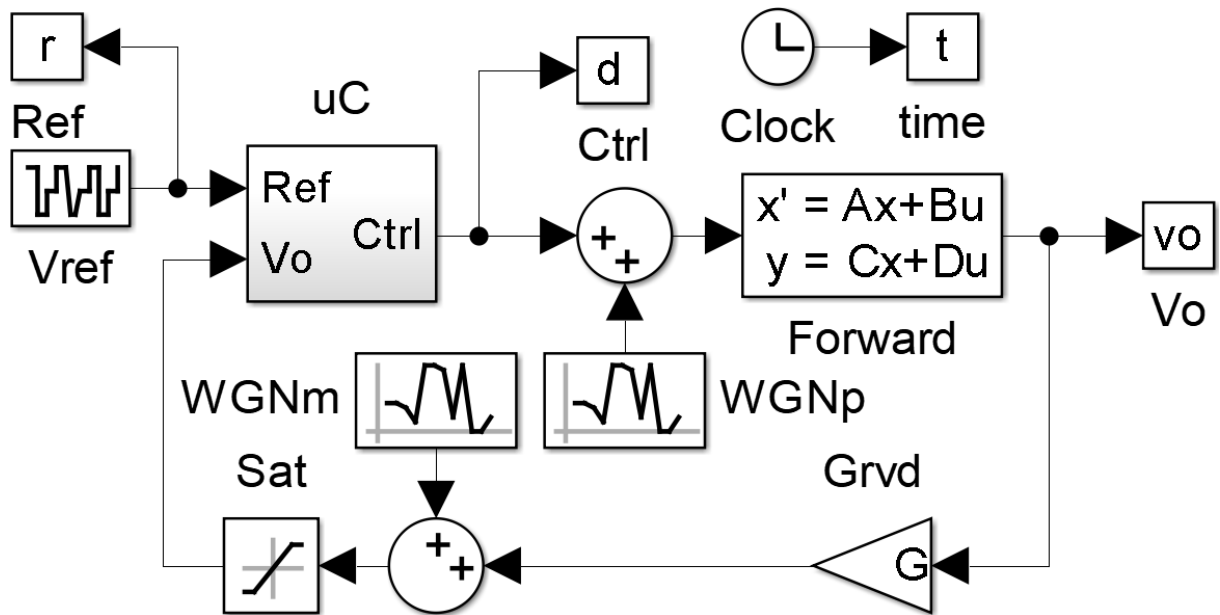


Figura 17: Diagrama do Simulink representando a malha fechada do conversor forward com modelo médio.

O código do apêndice A.5 declara os parâmetros do projeto do conversor *forward* da seção 3.3.11, monta as matrizes do modelo médio CCM (Eqs. 3.141 e 3.142), discretiza o sistema pelo método de Tustin (3.152), gera o ganho do controlador LQR Pincer com ação integral (3.188), gera o ganho do observador LQG (3.210), executa a simulação no Simulink, tendo como resultados os dados para os gráficos do ciclo de trabalho e da tensão na carga ao longo do tempo.

O diagrama em Simulink da figura 17 mostra o sistema em malha fechada para o

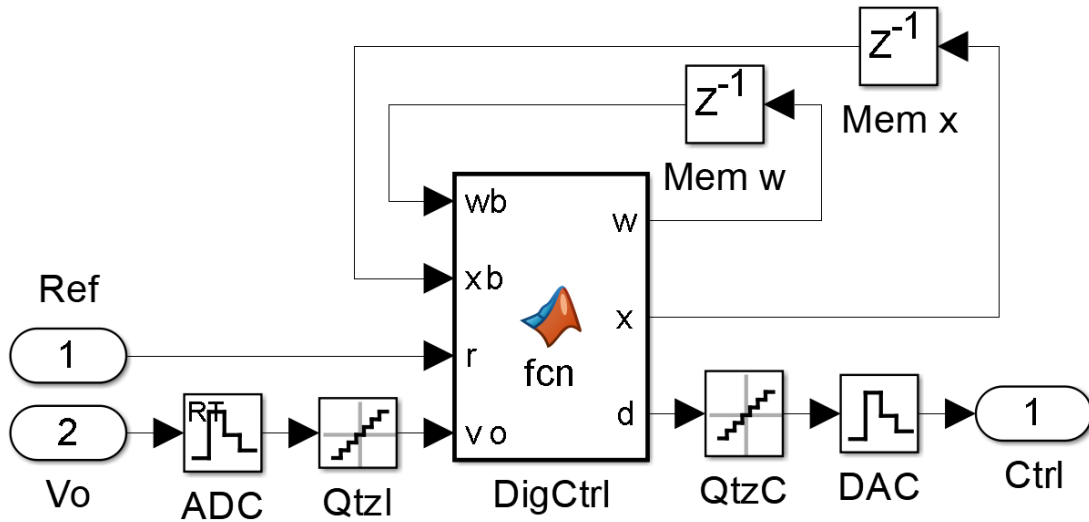


Figura 18: Diagrama do Simulink dentro do bloco uC da figura 17.

controle do modelo médio CCM do conversor, que é representado pelo bloco *Forward*. O esforço de controle é o ciclo de trabalho gerado pelo microcontrolador, que é representado pelo bloco uC . Os blocos $WGNm$ e $WGNp$ são geradores de ruído gaussiano branco, respectivamente, da medição e do processo, sendo que eles são independentes entre si pois usam sementes distintas. A parte de medição também conta com o bloco *Grvd*, que é o ganho do divisor resistivo de tensão, e o bloco *Sat*, que representa a saturação do circuito seguidor de tensão (um amplificador operacional de ganho unitário).

Em todas as simulações no Matlab/Simulink, utilizou-se o método *ode3* (*Bogacki-Shampine*) com passo fixo de $1\mu s$ para resolver as equações diferenciais.

No Simulink, o bloco de subsistema permite estabelecer uma hierarquia entre os diagramas, o que facilita a visualização. Assim, o bloco uC se comporta como o diagrama da figura 18, que representa de maneira simplificada as estruturas de um microcontrolador ou de um DSP. O bloco *DigCtrl* armazena o algoritmo de controle digital do apêndice A.6, que é semelhante ao algoritmo 1, com a única diferença de que a entrada vo é multiplicada pelo inverso do ganho do divisor resistivo de tensão antes de ser utilizada. Os blocos *Mem w* e *Mem x* são atrasos unitários discretos, representando a memória volátil e armazenam, respectivamente, o integrador w e o estimador de estados $\hat{\mathbf{x}}^T = [\hat{v}_C, \hat{i}_L]$. Os blocos *ADC* e *DAC* são os seguradores de ordem zero (ZOH), respectivamente, do conversor analógico-digital e do conversor digital-analógico, que operam na frequência de amostragem f_s . Esses conversores também possuem quantizadores representados, respectivamente, pelos blocos *QtzI* (medição) e *QtzC* (controle).

A máxima tensão que o conversor controlado pode chegar é de 30V e, considerando

que os blocos ADC e $QtzI$ do microcontrolador esperam obter tensões entre 0V a 5V (limites de tensão do bloco de saturação Sat) logo, o ganho do bloco $Grvd$ deve ser $1/6$. Os blocos DAC e $QtzC$ produzem dados em ponto flutuante, representante o ciclo de trabalho do sinal PWM de chaveamento, com valores entre 0,0 e 1,0.

A **quantização** de valores nos sistemas digitais provém da quantidade limitada de bits disponíveis para representar um número e realizar suas operações algébricas que, inclusive, podem gerar *overflow*. Assim, dado que um sensor digital tenha uma faixa de operação de y_{min} até y_{max} com resolução de n bits, o intervalo de quantização é calculado pela equação (4.1). Embora a quantização seja uma não-linearidade, o efeito dela no sistema pode ser analisado ao considerá-la como um ruído branco com densidade de probabilidade uniforme $f_Q(x)$, como mostra a equação (4.2) (seção 10.1 do livro [56]), em que a sua variância σ_Q^2 aumenta com o quadrado do intervalo de quantização.

$$q = \frac{y_{max} - y_{min}}{2^n} \quad (4.1)$$

$$f_Q(x) = \begin{cases} \frac{1}{q}, & \text{para } -\frac{q}{2} \leq x \leq \frac{q}{2} \\ 0, & \text{caso contrário} \end{cases} \Rightarrow \begin{cases} \mu_Q = 0 \\ \sigma_Q^2 = \frac{q^2}{12} \end{cases} \quad (4.2)$$

4.1.1 Simulação com parâmetros casados e baixo ruído

A figura 19 mostra o resultado de simulação do rastreamento de referência para o conversor *forward* ideal do ponto de vista do controlador. Ou seja, o conversor tem os mesmos parâmetros utilizados no projeto desenvolvido: indutor $L = 100\mu\text{H}$; resistência do indutor $R_L = 25m\Omega$; capacitância $C = 680\mu\text{F}$; resistência do capacitor $R_C = 21m\Omega$; carga resistiva $R_{load} = 10\Omega$; tensão de entrada nominal $V_I = 179.6\text{V}$; relação de espiras do transformador $n = 1.5$; e período de chaveamento $T_s = 10^{-5}$. Além disso, os ruídos têm baixa significância com relação aos sinais de referência, tanto na medição quanto no processo, e possuem variância $\sigma^2 = 10^{-8}$, que equivale a $\text{SNR}_{\text{dB}} = 109.5\text{dB}$ em relação a tensão máxima de saída (30V). Por fim, as resoluções do ADC e do DAC são elevadas e assumidas, respectivamente, 16-bits e 10-bits.

A simulação da figura 19 é bem sucedida, pois a referência é seguida perfeitamente em regime permanente. O tempo de assentamento do sistema em malha fechada passa um pouco da especificação de 0.01s devido a dinâmica do estimador de estados. Mas isto não é algo crítico, afinal este atraso é imperceptível pelo usuário. Ainda, ele pode ser corrigido pelo aumento do parâmetro α no projeto do controlador LQR Pincer (3.173)

para tornar a resposta mais rápida, mas com a penalização do ruído ser amplificado.

4.1.2 Simulação com parâmetros casados e alto ruído

Sistemas de controle digital reais apresentam ruído significativo, tanto de medição quanto de processo e de quantização. Assim, para tornar as simulações mais realistas, pode-se aumentar o ruído de medição e de processo para $\text{SNR}_{\text{dB}} = 69.5\text{dB}$, o que implica num ruído com variância $\sigma^2 = 0.01$ na tensão máxima de $v_O = 30\text{V}$. Para facilitar as simulações em Matlab, utiliza-se esta mesma variância para todos os valores de tensão de saída nas próximas simulações. Além disso, reduz-se a resolução do ADC e do DAC. Para o ADC, utiliza-se a resolução de 10-bits, referentes ao ADC em um microcontrolador PIC16F88X [126], resultando num ruído com variância descrita pela equação (4.3), que segue as equações (4.1) e (4.2). Para o DAC, utiliza-se uma resolução de 5-bits, como aquela do DPWM DS1052 [127], resultando num ruído com a variância descrita pela equação (4.4). Também se utiliza essas mesmas resoluções nas próximas simulações no Matlab.

$$\sigma_{ADC}^2 = \frac{q_{ADC}^2}{12} = \frac{1}{12} \cdot \left(\frac{5-0}{2^{10}} \right)^2 \approx 2 \cdot 10^{-6} \quad (4.3)$$

$$\sigma_{DAC}^2 = \frac{q_{DAC}^2}{12} = \frac{1}{12} \cdot \left(\frac{1-0}{2^5} \right)^2 \approx 8.14 \cdot 10^{-5} \quad (4.4)$$

As figuras 20, 21 e 22 mostram os resultados de simulação do sistema em malha fechada com parâmetros casados entre planta e controlador, como na seção 4.1.1, entretanto, as tensões de entrada são distintas e relativas à tensão mínima de 141.4V (3.1), à tensão nominal de 179.6V e à tensão máxima de aproximadamente 200V (3.2), além do ruído com intensidade maior. Os resultados dessas figuras mostram como o controlador consegue rejeitar as variações na tensão de entrada, o que indica que ele tem robustez de estabilidade e razoável robustez de performance com relação a variação deste parâmetro. Note como o ciclo de trabalho diminui e a sua dispersão aumenta conforme a tensão de entrada aumenta.

O controlador não deve apenas rejeitar as variações da tensão de entrada, ele também deve rejeitar as variações da carga. As figuras 23 e 24 apresentam resultados que mostram que ele consegue rejeitar variações grandes na carga sem dificuldade, em que as simulações foram feitas com parâmetros casados, exceto pela carga que vale, respectivamente, 0.1Ω (baixa resistência, alta carga) e $1\text{k}\Omega$ (alta resistência e baixa carga), com uma tensão de entrada igual à nominal. Note como a dispersão do ciclo de trabalho aumentou conforme o aumento da carga, de maneira que ele atinge mais frequentemente o limite inferior da

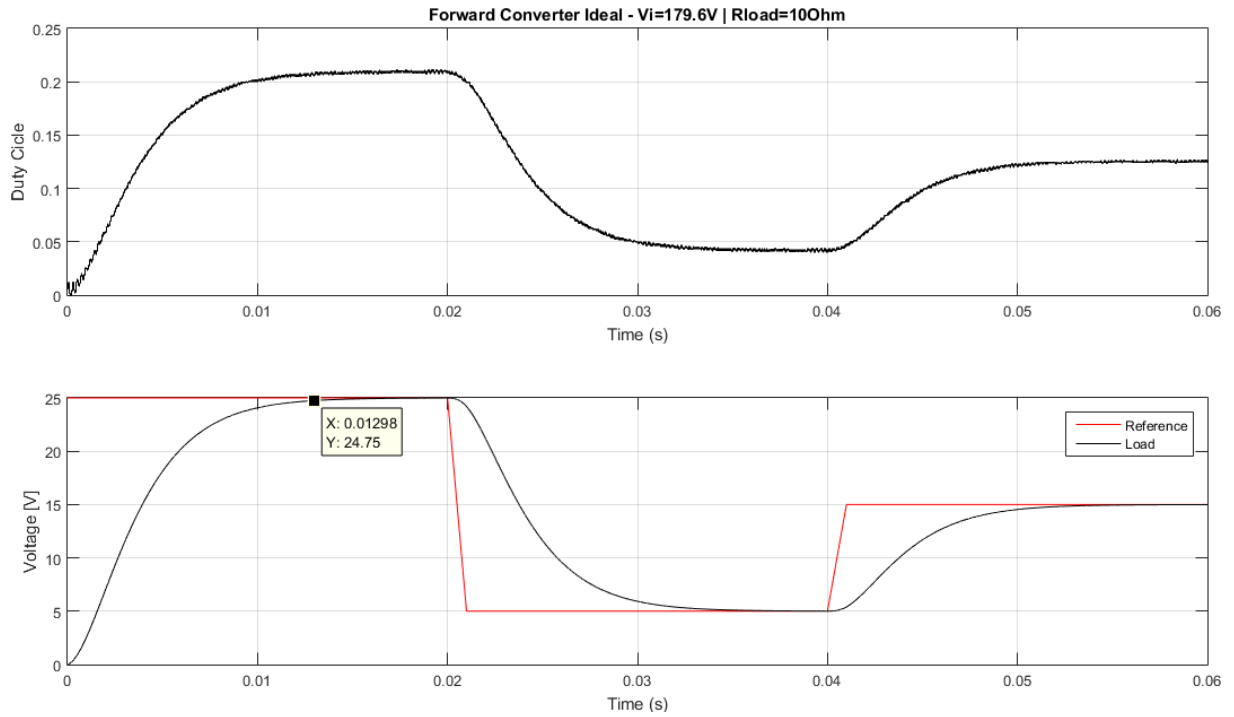


Figura 19: Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruídos $\sigma^2 = 10^{-8}$ e resoluções ADC = 16-bits e DAC = 10-bits.

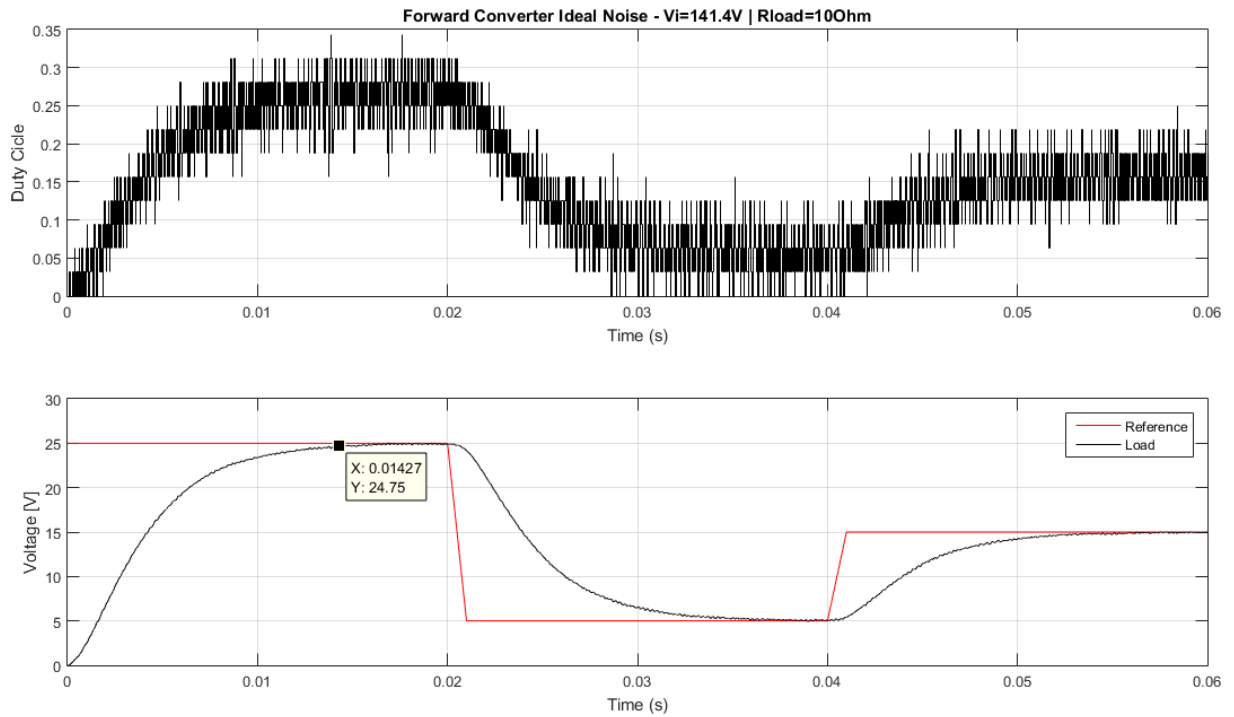


Figura 20: Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 141.4V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.

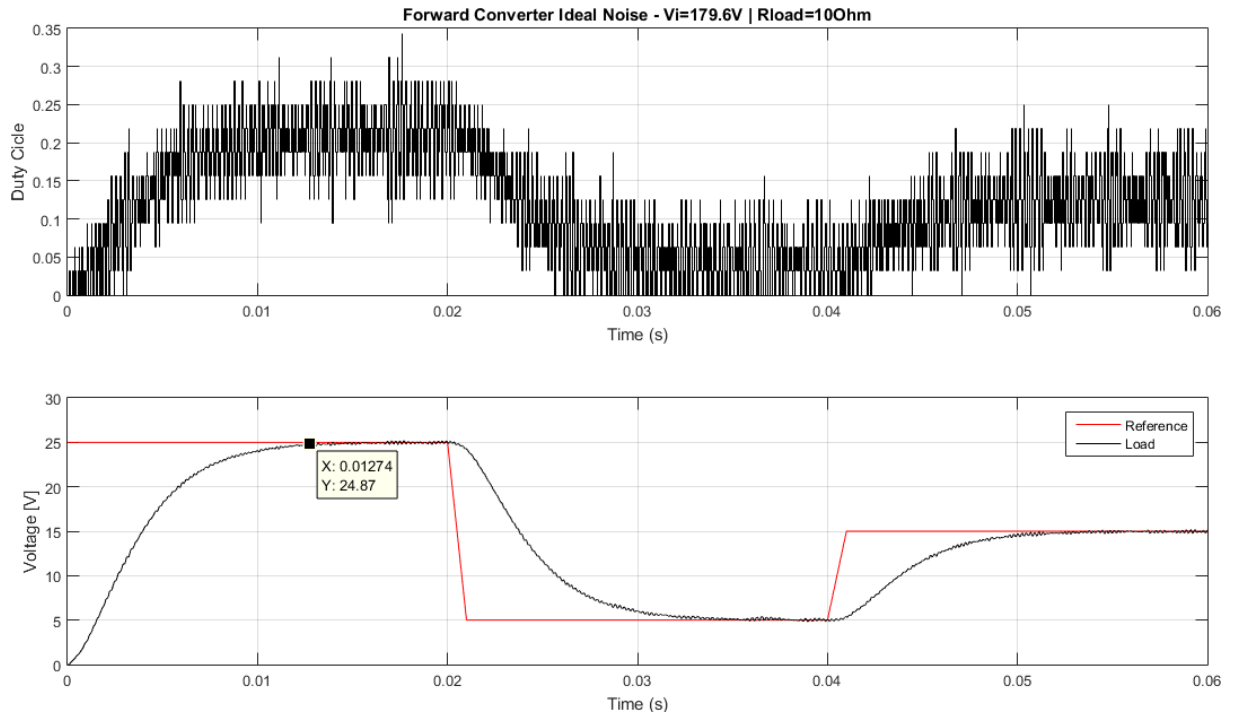


Figura 21: Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.

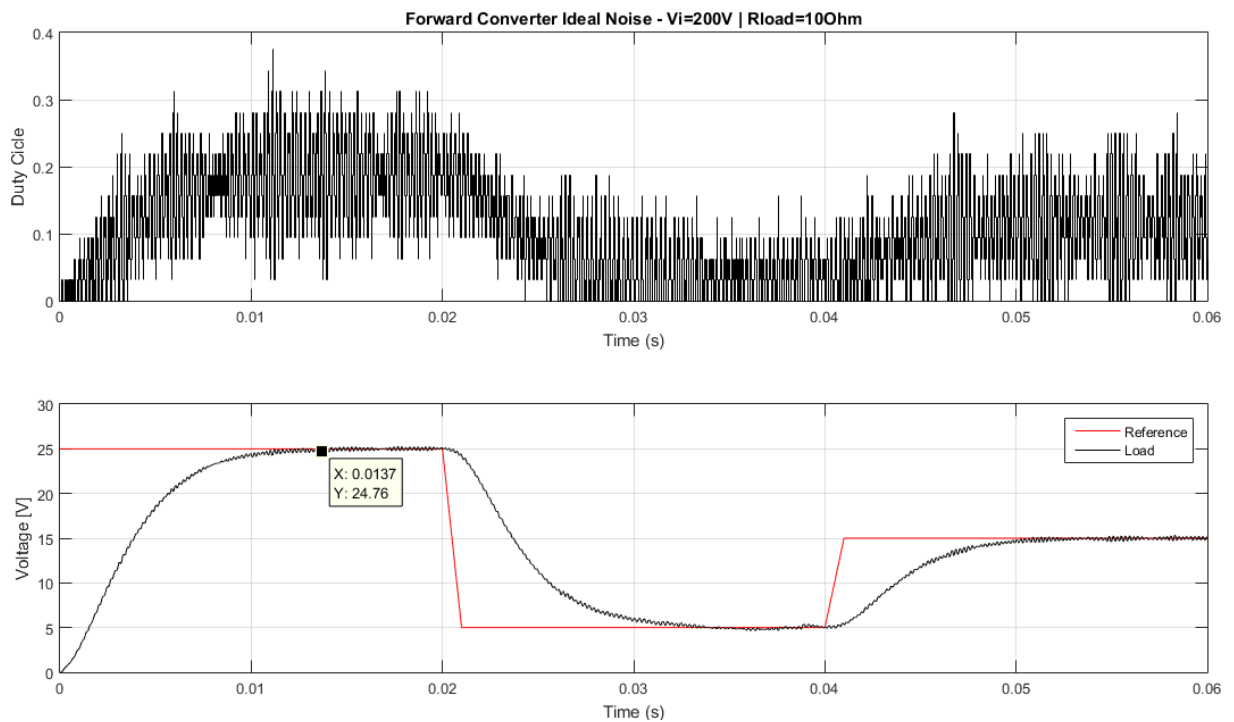


Figura 22: Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 200V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.

saturação. Certamente, a não-linearidade causada pela saturação do sinal PWM passa a interferir mais conforme o desvio em relação aos valores nominais aumenta, até o ponto em que se perde a robustez de performance e até a robustez de estabilidade.

4.1.3 Simulação com parâmetros descasados e alto ruído

A figura 25 apresenta o resultado de simulação com um descasamento leve entre os parâmetros da planta e os parâmetros considerados no projeto do controlador, em que nenhum parâmetro variou mais que 5%. Os parâmetros modificados foram: indutor $L = 98\mu\text{H}$ (antes $100\mu\text{H}$); resistência do indutor $R_L = 26m\Omega$ (antes $25m\Omega$); capacitor $C = 685\mu\text{F}$ (antes $680\mu\text{F}$); e resistência do capacitor $R_C = 20m\Omega$ (antes $21m\Omega$). Nestes casos a resistência da carga foi feita igual à nominal $R_{load} = 10\Omega$, assim como a tensão de entrada $V_I = 179.6\text{V}$. Assim, nota-se apenas a influência do capacitor e do indutor, que tem impacto direto na dinâmica dos estados v_C e i_L . Essa simulação mostra que, para pequenas perturbações nos parâmetros associados aos estados, o sistema em malha em fechada mal apresenta diferença em relação a simulação com parâmetros casados da figura 21.

A figura 26 apresenta o resultado de simulação com um descasamento elevado entre os parâmetros da planta e os parâmetros considerados no projeto do controlador, em que alguns parâmetros variaram mais de 10%. Os parâmetros modificados foram: indutância $L = 90\mu\text{H}$ (antes $100\mu\text{H}$); resistência do indutor $R_L = 28m\Omega$ (antes $25m\Omega$); capacitância $C = 610\mu\text{F}$ (antes $680\mu\text{F}$); resistência do capacitor $R_C = 25m\Omega$ (antes $21m\Omega$); e relação de espiras do transformador $n = 1.3$ (antes 1.5). A resistência da carga foi feita igual à nominal $R_{load} = 10\Omega$, assim como a tensão de entrada $V_I = 179.6\text{V}$. As perturbações nos parâmetros foram suficientes para remover a performance e até a estabilidade do sistema em malha fechada, como pode-se notar pelo comportamento intempestivo do sinal PWM e o aumento em amplitude nas oscilações da tensão regulada.

O descasamento elevado entre os parâmetros da planta e os parâmetros considerados no projeto do controlador provoca uma oscilação brusca no esforço de controle (ciclo de trabalho) entre os limites de saturação da PWM, o que gera a instabilidade oscilatória da figura 26. Através da análise com funções descritivas, o capítulo 5 do livro [105] apresenta uma forma de reduzir essas oscilações, ao incluir no projeto do controlador, a não-linearidade da saturação como uma função de transferência no domínio da frequência com ganho não-linear. Existe também a possibilidade de investigar os parâmetros cujas perturbações mais influenciam a performance e estabilidade do sistema em malha fechada,

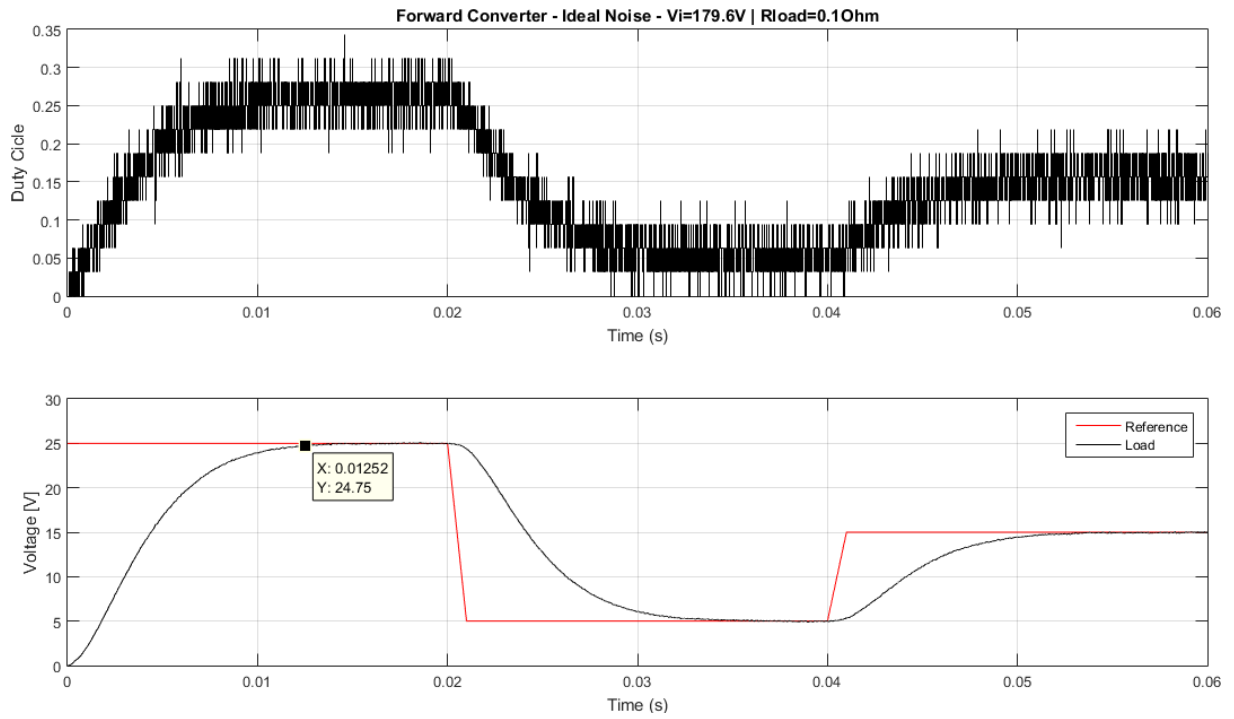


Figura 23: Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 0.1\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.

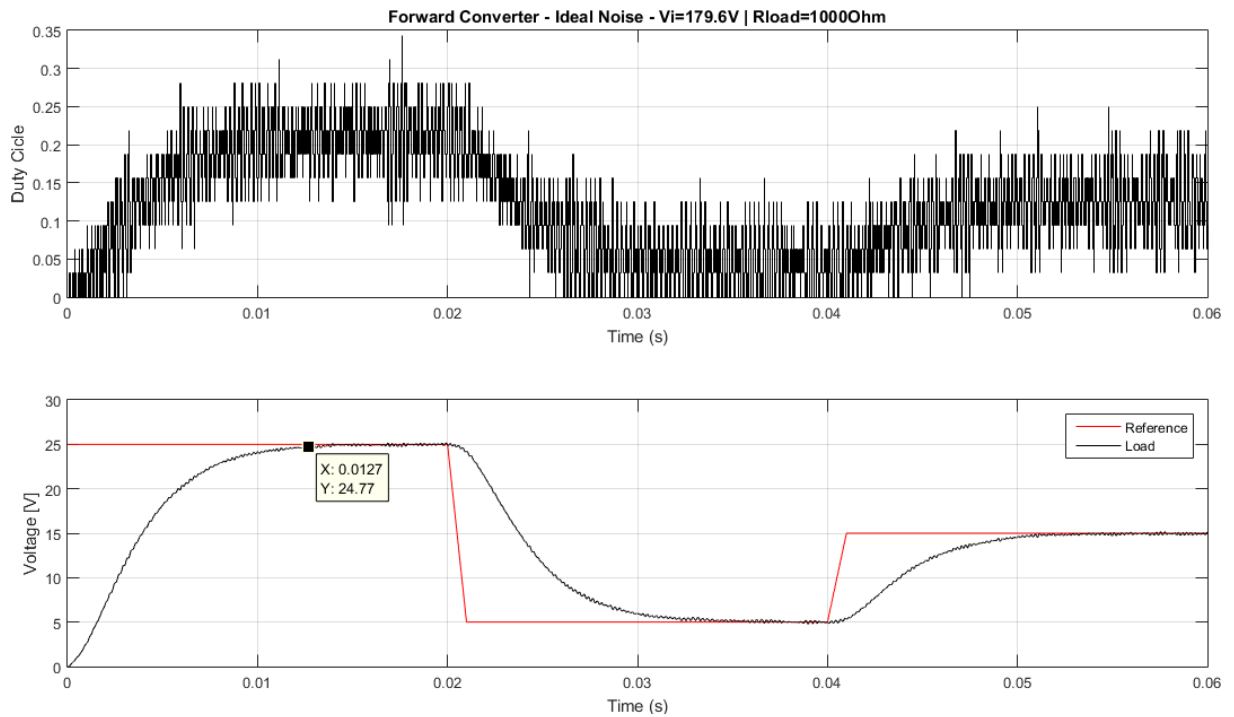


Figura 24: Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 1k\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.

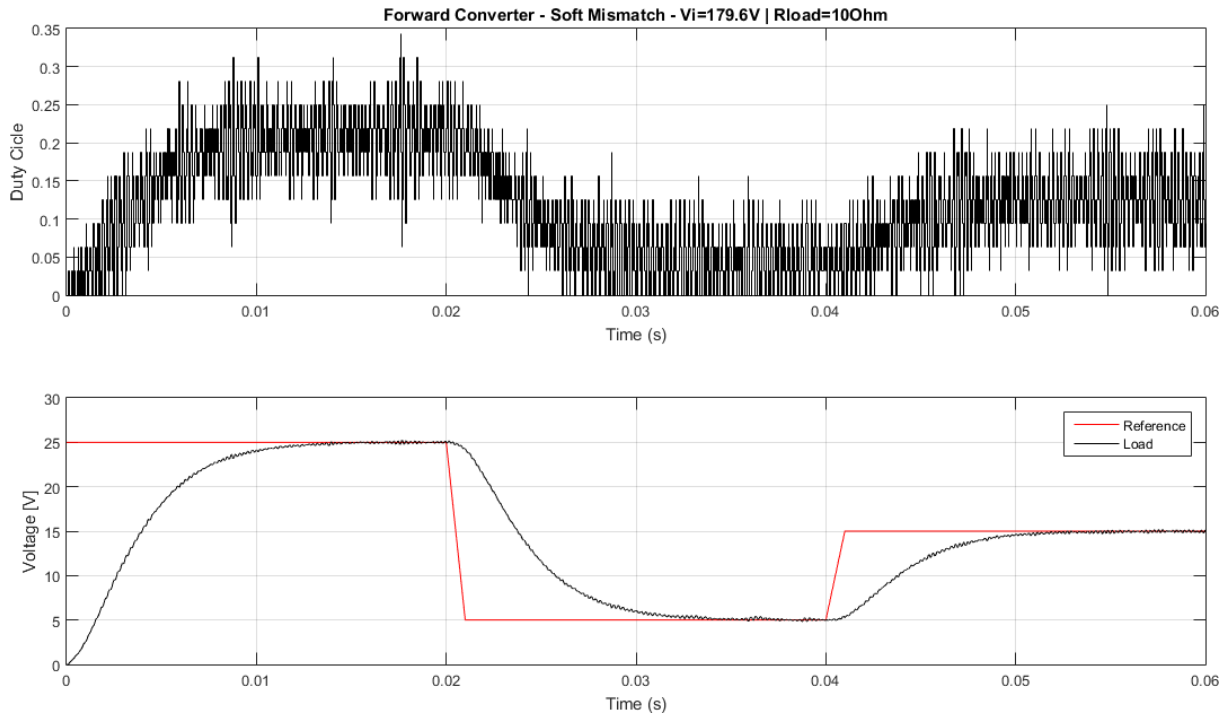


Figura 25: Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros pouco descasados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.

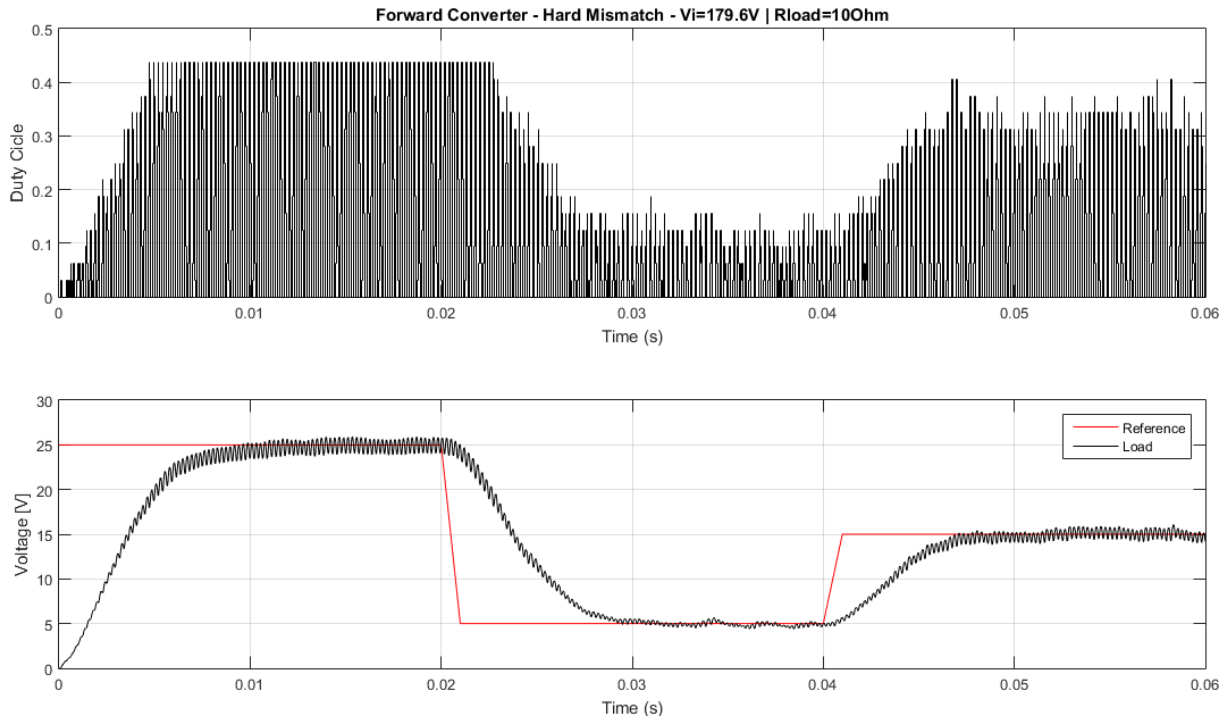


Figura 26: Resultado de simulação no Matlab do modelo médio do conversor forward em malha fechada com parâmetros muito descasados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC = 10-bits e DAC = 5-bits.

o que resulta no projeto do controlador robusto H_∞ ou H_2 [128].

4.2 Simulação no PSIM

O PSIM é um pacote de software de simulação de circuito eletrônicos desenvolvido pela Powersim para sistemas operacionais Windows. Ele é especializado em simulação e controle de eletrônica de potência e *drivers* para motores elétricos e, a exemplo da figura 27, assim como o Simulink, também utiliza blocos para representar os componentes, conectando-os em um fluxo de dados entre entradas e saídas diversas. O PSIM monta o sistema de equações algébrico-diferenciais equivalente ao circuito elétrico através da análise nodal, e o resolve utilizando métodos numéricos, como a integração trapezoidal. Em todas as simulação feitas no PSIM, aplicou-se um passo de integração de 100ns.

A figura 27 mostra a fonte chaveada completa projetada neste trabalho, em que se combina o conversor *forward* com dois transistores, da seção 3.3.11, e a ponte de diodos retificadora com filtro capacitivo da seção 3.6. O conversor é representado pelos seguintes componentes: os diodos $D1$, $D2$, $D3$ e $D4$; os transistores MOSFET $Q1$ e $Q2$; o transformador; o indutor $Lbuck$; e o capacitor $Cbuck$. Enquanto que a ponte retificadora com filtro capacitor é representada apenas pela ponte de diodos *DiodeBridge* e o capacitor *DCLink*. Além disso, tem-se a carga *Load*, a tensão senoidal da rede V_{mains} , o sensor analógico de tensão com os resistores $50k$ e $250k$, e o subsistema *uC*, que representa o microcontrolador. Os componentes formados por uma circunferência com V ou A escrito no centro são pontos de aquisição de dados (*probes*), de tensão e corrente respectivamente, que informam ao *software* quais variáveis devem ser armazenadas para apresentação gráfica. Por fim, os componentes *NoiseProc* e *NoiseMeas* são geradores de tensão aleatória com distribuição uniforme (o *software* não blocos prontos para geração de pseudo-aleatórios com distribuição gaussiana), e representam o ruído de processo e o ruído de medição, respectivamente.

O sensor analógico de tensão não é composto apenas pelos resistores de $50k$ e $250k$, ele também inclui o componente formado pelo amplificador diferencial (triângulo recortado conectado aos terminais do resistor de $50k$). Os resistores formam um divisor de tensão, cujo ganho é $50k/(250k + 50k) = 1/6$, de maneira que suas resistências precisam ser elevadas para que eles não consumam uma corrente significativa da carga. Entretanto, as suas resistências também não pode ser elevadas demais, chegando na faixa de $1M\Omega$, caso contrário o divisor resistivo pode passar a amplificar alguns sinais parasitas, frutos de ruídos eletromagnéticos conduzidos e irradiados por outras partes do sistema. Com

relação ao terceiro componente, ele representa um amplificador operacional diferencial ideal, de ganho unitário, usado apenas para desacoplar o circuito de potência do circuito de controle uC .

Dentro do bloco uC da figura 27 existe um diagrama de blocos aritméticos e lógicos que emulam o comportamento de um microcontrolador ou DSP em conjunto com o circuito da DPWM, como mostra a figura 28. Assim como no diagrama do microcontrolador no Simulink da figura 18, os blocos $ADCh$ e $DACH$ representam seguradores de ordem zero (ZOH), respectivamente, do sensor de tensão e do ciclo de trabalho da PWM. E o mesmo vale para os $ADCq$ e $DACq$, que são quantizadores. O bloco *Controller* detém a lógica de controle digital, cuja memória é implementada pelos blocos de atraso unitário $1/z$. E os blocos $PMWv$ e $PMWcomp$ geram o sinal de PWM com ciclo de trabalho ajustável. O microcontrolador todo opera com a mesma frequência de amostragem da PWM $f_s = 100\text{kHz}$, que equivale a frequência de chaveamento.

O bloco MA da figura 18 também é um subsistema, cujo diagrama de blocos no PSIM se encontra na figura 29, e implementa uma média móvel (*Moving Average*) com $n_{MA} = 10$ elementos. Entretanto, ela não está na forma de um filtro digital FIR, mas sim na forma de filtro IIR, conforme a equação (4.5). O objetivo deste filtro é suavizar a tensão medida na saída da fonte chaveada, o que também suaviza as transições no esforço de controle. Entretanto, o número de elementos deve ser baixo para não causar atrasos significativos entre a planta e o controlador, afinal a dinâmica deste filtro não foi considerada no projeto do controlador digital.

$$\begin{aligned} S[k] = S[k-1] + v_{in}[k] - v_{in}[k-n_{MA}] &\Rightarrow \frac{S(z)}{V_{in}(z)} = \frac{1 - z^{-n_{MA}}}{1 - z^{-1}} \\ v_{out}[k] = \frac{S[k]}{n_{MA}} &\Rightarrow \frac{V_{out}(z)}{V_{in}(z)} = \frac{1}{n_{MA}} \cdot \frac{1 - z^{-n_{MA}}}{1 - z^{-1}} \end{aligned} \quad (4.5)$$

O programa do bloco *Controller* executa o algoritmo 1 do controlador digital LQR/LQG com ação integral. O seu código é escrito em C e se encontra no apêndice A.8. Assim como o bloco *DigCtrl* do Simulink na figura 18, ele também corrige a tensão medida na saída do fonte chaveada ao multiplicá-la por 6 devido a ganho de $1/6$ do divisor resistivo. Além disso, ele também corrige o sinal de referência para $(1 - \delta V_{O,max}) \cdot V_{ref}$, em que $\delta V_{O,max}$ é a variação teórica da tensão de saída em relação ao valor DC e é dada pela tabela 4. Esta correção deve ser feita devido ao momento em que a medição de tensão é realizada pelo ADC, que ocorre no fim do ciclo de PWM, ou seja, no instante em que a tensão é mínima ao longo do ciclo em regime permanente. Por fim, antes de começar a execução do algoritmo de controle digital, o controlador espera por 0.01s até o regime permanente

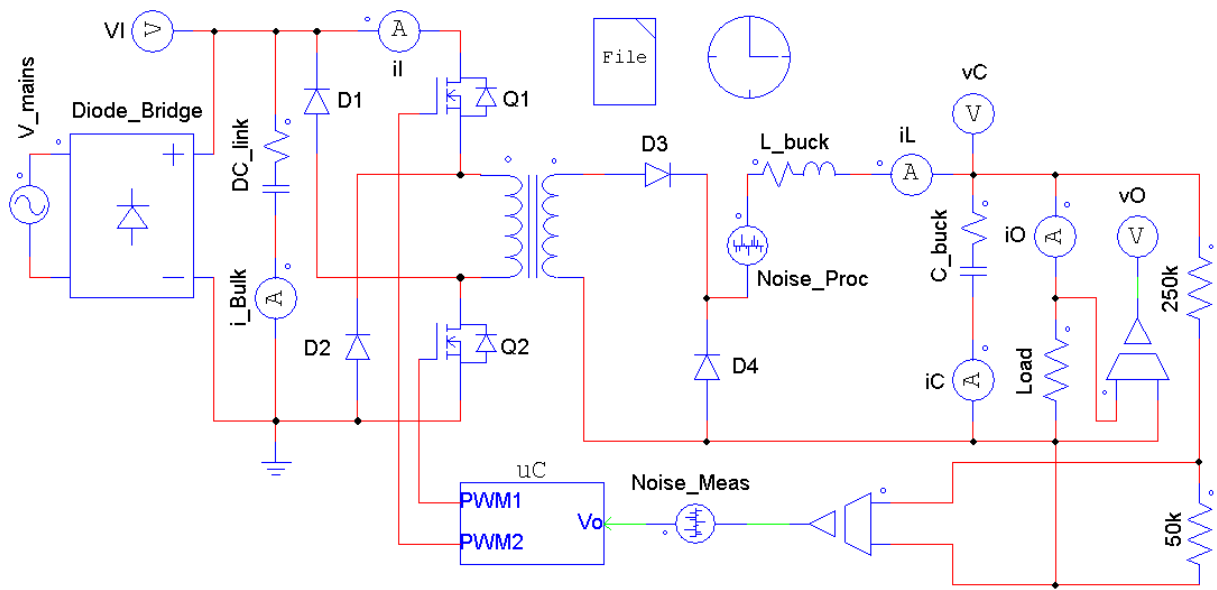


Figura 27: Diagrama de blocos no PSIM da fonte chaveada com carga resistiva.

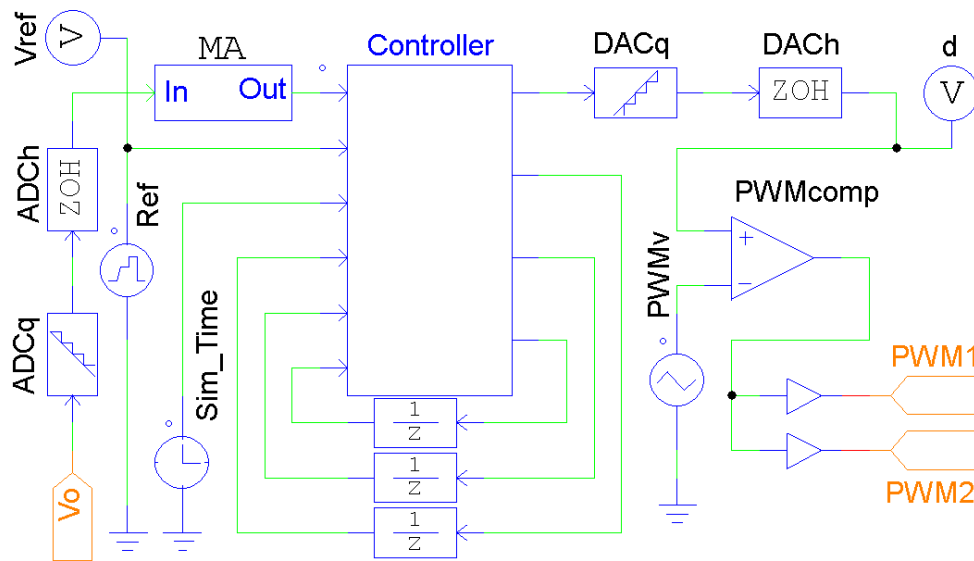


Figura 28: Diagrama de blocos no PSIM dentro do bloco uC da figura 27.

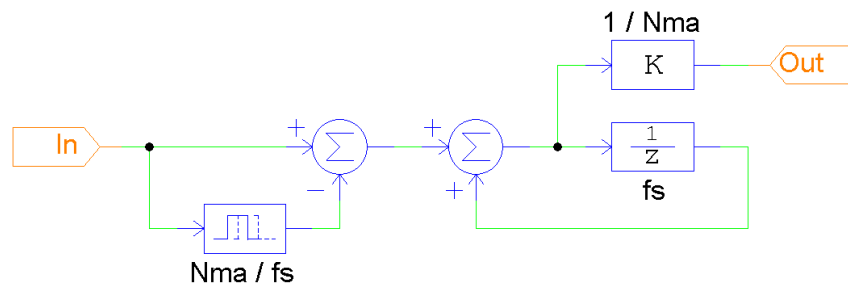


Figura 29: Diagrama de blocos no PSIM dentro do bloco MA da figura 28.

do estágio de entrada do conversor DC-DC, o que evita instabilidades no fornecimento de energia.

A PWM é gerada apenas com os blocos *PMWv* e *PMWcomp*, em que o primeiro é um gerador de onda triangular de 0V até 1V com frequência equivalente a de chaveamento $f_s = 100\text{kHz}$, e o segundo é um comparador lógico entre a onda triangular e o esforço de controle d gerado pelo bloco *Controller*. Se o sinal da onda triangular for maior que esforço de controle, então o comparador tem como saída o nível lógico 0, caso contrário, a saída é o nível lógico 1.

A menos que seja especificado outro valor, os valores nominais de cada componente da fonte chaveada da figura 27 são:

- Tensão da rede *Vmains*: tensão de pico 179.6V e frequência 60Hz;
- Ponte de diodos *DiodeBridge*: tensão direta 0.55V e resistência 5m Ω ;
- Capacitor *DCLink*: capacitância 680 μF e resistência 21m Ω ;
- Diodos *D1*, *D2*, *D3* e *D4*: tensão direta 0.82V e resistência 68.3m Ω ;
- Transistores MOSFET *Q1* e *Q2*: resistência conduzindo 0.55 Ω , tensão direta do diodo de corpo 2V e resistência do diodo de corpo 10m Ω ;
- Transformador: resistência do primário 47.11m Ω , indutância de dispersão do primário 4.66 μH , número de espiras do primário 21, resistência do secundário 19.73m Ω , indutância de dispersão do secundário 2.07 μH , número de espiras do secundário 14 e indutância de magnetização 2162 μH ;
- Indutor *Lbuck*: indutância 100 μH e resistência 25m Ω ;
- Capacitor *Cbuck*: capacitância 680 μF e resistência 21m Ω ;
- Geradores de tensão aleatória *NoiseProc* e *NoiseMeas*: $\text{SNR}_{dB} = 69.5\text{dB}$ (desvio padrão máximo $\sigma_{max} = 0.01\text{V}$);
- Quantizadores *ADCq* e *DACq*: resolução respectiva de 10-bits e 5-bits;
- Seguradores de ordem zero *ADCq* e *DACq*: frequência de amostragem $f_s = 100\text{kHz}$.

4.2.1 Simulação com parâmetros casados e baixo ruído

De maneira semelhante à simulação no Matlab da seção 4.1.1, a figura 30 mostra o resultado de simulação do rastreamento de referência para o conversor *forward* ideal do ponto de vista do controlador. Ou seja, o conversor tem os mesmos parâmetros utilizados no projeto do controlador. Além disso, os ruídos têm baixa intensidade em relação aos sinais de referência, tanto na medição quanto no processo, e possuem variância $\sigma^2 = 10^{-8}$, que equivale a $\text{SNR}_{\text{dB}} = 109.5\text{dB}$ em relação a tensão máxima de saída (30V). Por fim, as resoluções do ADC e do DAC são elevadas e assumidas, respectivamente, 16-bits e 10-bits.

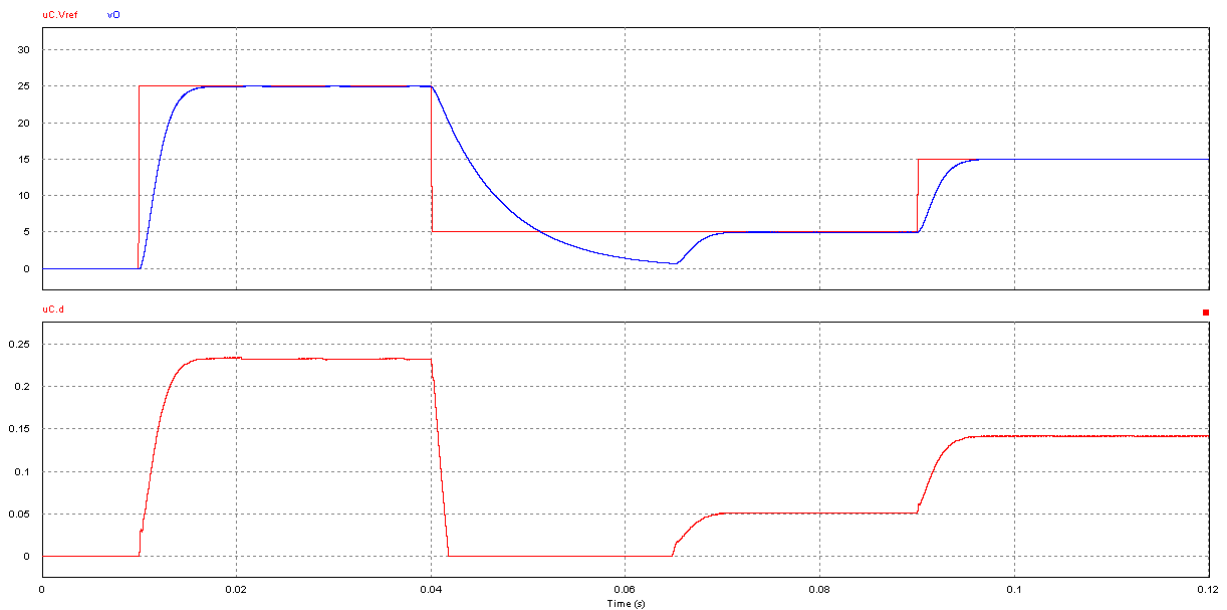


Figura 30: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6\text{V}$, $R_{\text{load}} = 10\Omega$, ruído $\sigma^2 = 10^{-8}$ e resoluções ADC=16-bits e DAC=10-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

Embora o resultado de simulação da figura 30 mostre que o controlador consegue fazer a dinâmica do sistema em malha fechada convergir para as tensões de referência com precisão, e com um tempo de acomodação de cerca de 0.01s, como especificado em projeto (3.210). Existe uma diferença notável entre este resultado e o resultado da figura 19: durante a transição de 25V para 5V, a tensão da saída cai significativamente abaixo da tensão de referência, para então convergir para 5V. E este processo dura 0.04s, ou seja, 4 vezes mais que o especificado para a convergência em malha fechada. Mesmo assim, do ponto de vista do usuário do sistema, este tempo de resposta ainda é aceitável, entretanto, no seguimento de curvas de referência, esse atraso pode ser significativo na dinâmica resultante.

Este fenômeno ocorre porque existe uma dinâmica não-controlada que é encoberta pelo modelo médio em CCM (3.141). O controlador altera o ciclo de trabalho da PWM, que o permite alterar quanta energia é injetada no filtro LC do conversor DC-DC ao longo do tempo. Entretanto, ele não consegue remover energia do filtro LC, ou seja, a descarga deste filtro representa uma dinâmica não-controlada porém estável, o que torna o sistema estabilizável. Desta maneira, o controlador consegue regular a saída do sistema em malha fechada, mas, sempre que a tensão de referência diminuir, a sua performance é penalizada pois ele precisa esperar a descarga do filtro LC, cujo tempo aumenta conforme se aumenta a impedância da carga. Note que, na transição de 5V para 15V, o controlador não tem penalização na performance.

Durante a descarga do filtro LC, como o controlador não consegue ativamente remover energia do filtro LC, ele zera o ciclo de trabalho para evitar injetar energia e fica esperando a tensão da saída diminuir. Como mostra a figura 31, a desmagnetização do indutor L_{buck} ocorre mais rápido que a descarga do capacitor C_{buck} . Assim, o controlador espera, na verdade, o capacitor descarregar. Certamente ele não precisaria esperar este procedimento terminar e poderia aproveitar parte da energia na convergência ao novo patamar reduzido de tensão. Entretanto, o controlador foi projetado com a hipótese de CCM, ou seja, a corrente média do indutor não zera. Assim que a esta corrente zera, essa premissa é violada e o controlador "fica perdido", pois o sistema entra em modo descontinuo (DCM), cuja corrente média é não-linear [129]. Quando a tensão do capacitor se aproxima o suficiente de zero, a regulação retorna. Note que, em qualquer outro período, a corrente média é maior que zero.

A figura 32 mostra os gráficos de variáveis do estágio de entrada do conversor *forward*. Note como a hipótese de tensão constante na entrada é válida. Além disso, o capacitor D_{Clink} tem uma elevada corrente no começo da simulação enquanto ele está carregando até a tensão de pico da rede. Este é o transitório que o controlador espera terminar antes de iniciar o algoritmo do controle digital.

4.2.2 Simulação com parâmetros casados e alto ruído

O resultado da figura 30 mostra uma boa performance de rastreamento da tensão de saída, mesmo para o caso de queda de referência. Porém, foram utilizados ruídos de baixa intensidade, carga nominal e tensão nominal. Em sistemas reais o controlador deve superar ruídos, variações de carga e de tensão de entrada.

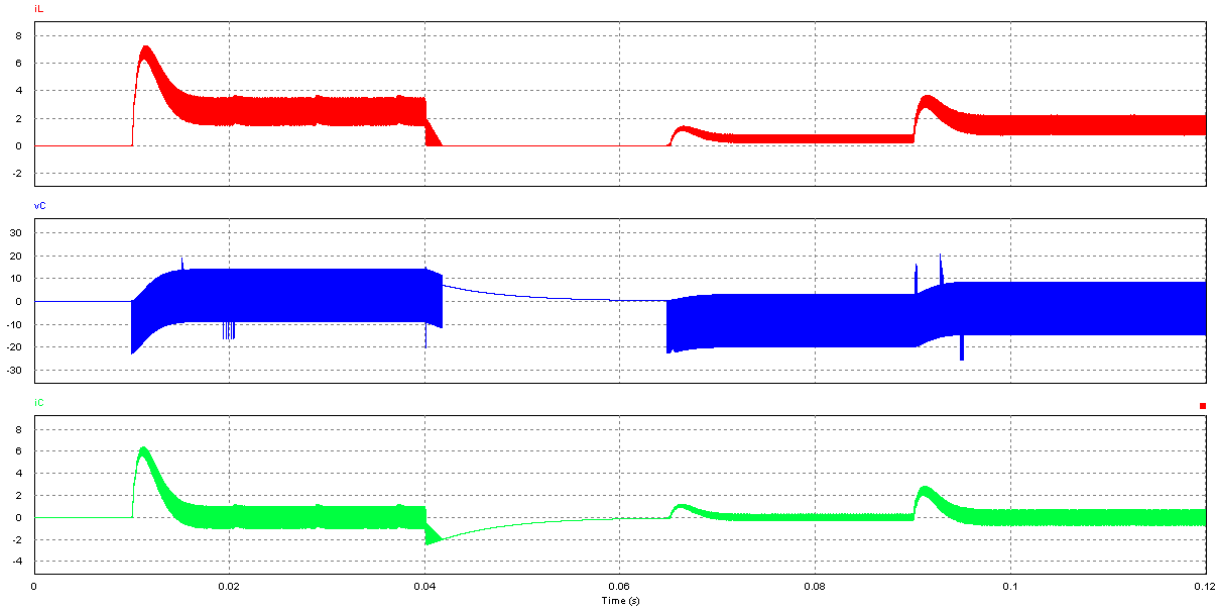


Figura 31: Outras variáveis da simulação da figura 30: i_L (vermelho) é a corrente do indutor L_{buck} , v_C (azul) é a tensão do capacitor C_{buck} e i_C (verde) é a corrente do capacitor C_{buck} .

4.2.2.1 Carga puramente resistiva $R = 10\Omega$

No resultado de simulação da figura 33, assim como na figura 30, foram considerados parâmetros casados, mas com ruído elevado e resolução reduzida. Ainda assim, os resultados de ambas as curvas são semelhantes, o que mostra como o controle consegue rejeitar ruído. As figuras 34, 35 e 36 são ampliações da figura 33, em que se mostra como a tensão de saída oscila, em alguns mV em torno do valor de referência.

As figuras 37 e 38 mostram resultados de simulação com tensões de entrada distintas da tensão nominal, em que utiliza-se, respectivamente, a tensão mínima 141.4V (3.1) e a tensão máxima 200V (3.2), mas mantém-se a carga nominal 10Ω . Elas indicam como o sistema em malha fechada consegue rejeitar alterações na tensão de entrada.

Para o controle ter robustez de performance, rejeitar variações na tensão de entrada não basta. Ele também precisa rejeitar variações na carga, como será testado a seguir.

4.2.2.2 Carga puramente resistiva $R = 5\Omega$

O resultado de simulação da figura 39 mostra a resposta em malha fechada do sistema considerando parâmetros casados, tensão nominal, ruído elevado e resolução baixa, com carga resistiva reduzida para $R = 5\Omega$. Com um valor reduzido para a impedância equivalente da carga, o tempo de descarga do filtro LC diminui. Assim, na transição de

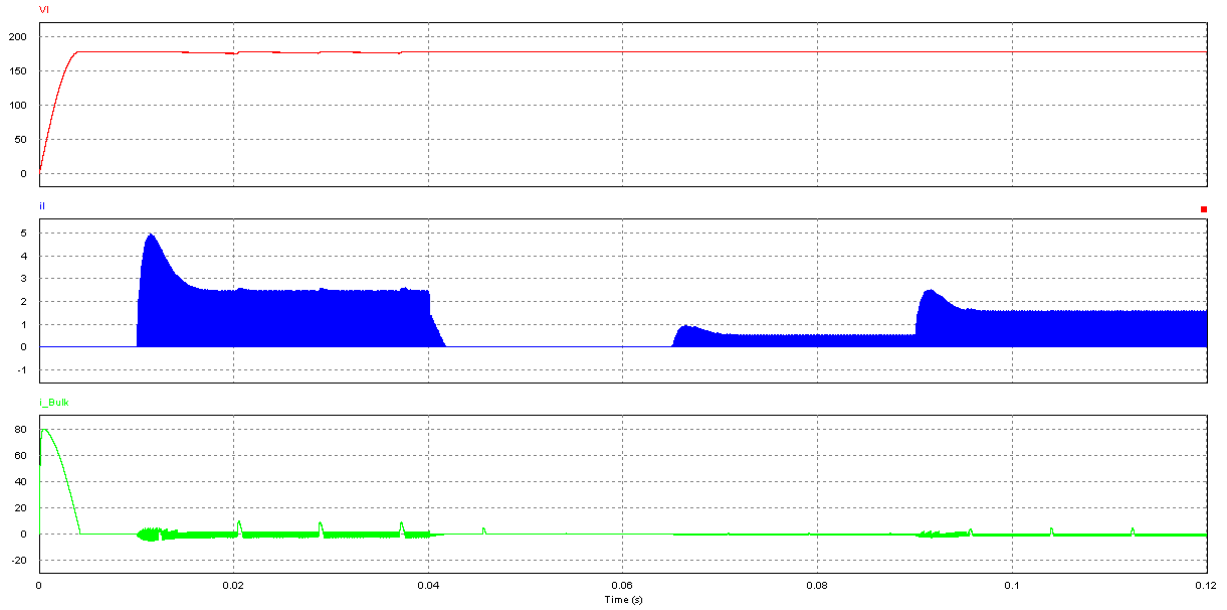


Figura 32: Mais variáveis da simulação da figura 30: VI (vermelho) é a tensão de entrada do conversor, iI (azul) é a corrente de entrada do conversor e i_{Bulk} (verde) é a corrente do capacitor $DClink$.

25V para 5V, o sistema alcança regime permanente em 0.02s, mais veloz em comparação ao resultado da figura 33, o que mostra a dependência da impedância da carga quando o sistema está em DCM.

4.2.2.3 Carga puramente resistiva $R = 30\Omega$

O resultado de simulação da figura 40 mostra a resposta em malha fechada do sistema considerando parâmetros casados, tensão nominal, ruído elevado e resolução baixa, mas com carga resistiva aumentada para $R = 30\Omega$. Com uma impedância equivalente maior, o tempo de descarga do filtro LC aumenta. Assim, na transição de 25V para 5V, o sistema alcança regime permanente em 0.11s, bem mais lento do que em comparação ao resultado da figura 33. Novamente, isto mostra a dependência da impedância da carga quando o sistema está em DCM. Além disso, como demonstrado na seção 3.4, essa resistência faz o conversor *forward* entrar em DCM para qualquer tensão de saída, ou seja, a dinâmica média da corrente é não-linear [129]. Ainda assim, o controlador consegue fazer o sistema em malha fechada convergir, embora demora mais para alcançar o regime permanente. Mas, surge um sobressinal, com uma curva que se comporta da mesma maneira que a resposta subamortecida de um sistema linear de segunda ordem.

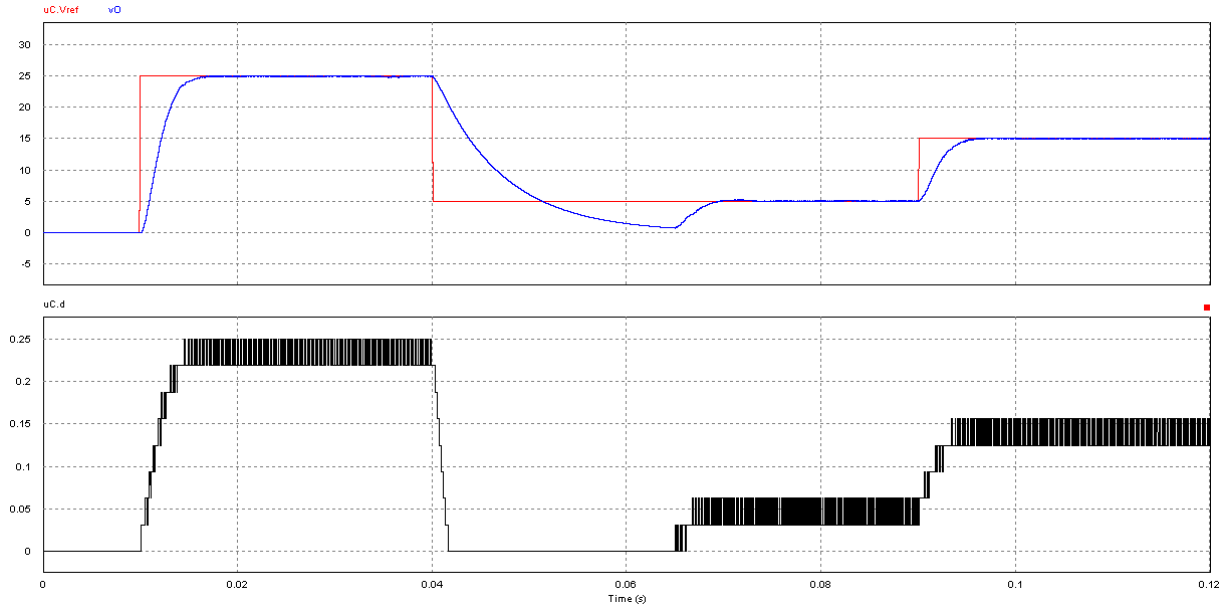


Figura 33: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

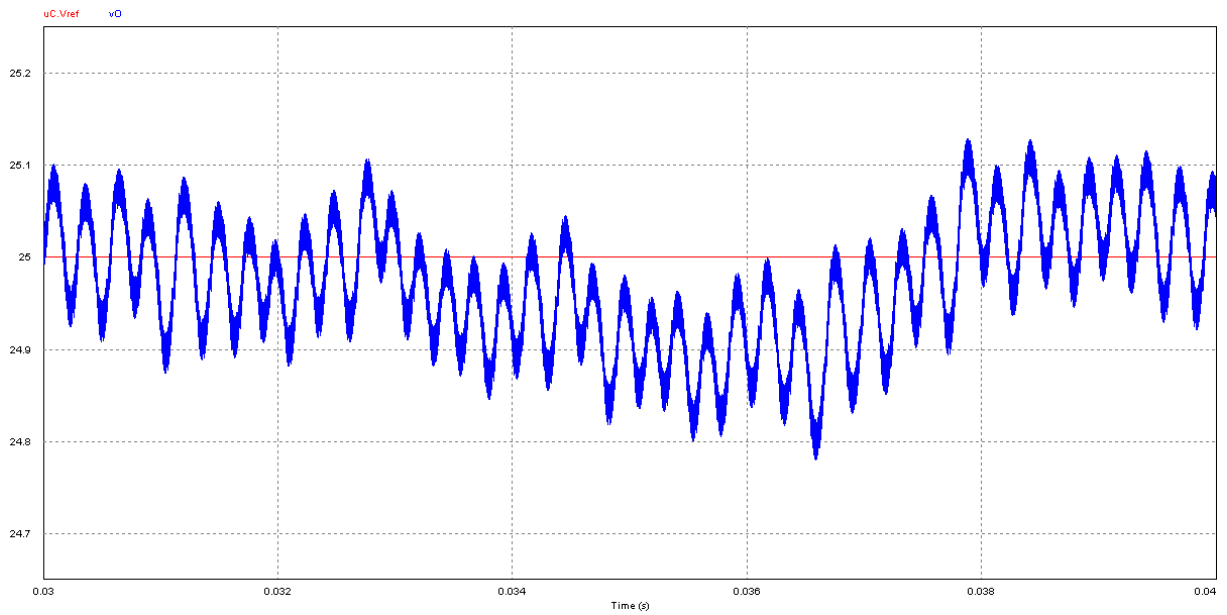


Figura 34: Zoom no período 0.03s a 0.04s da figura 33.

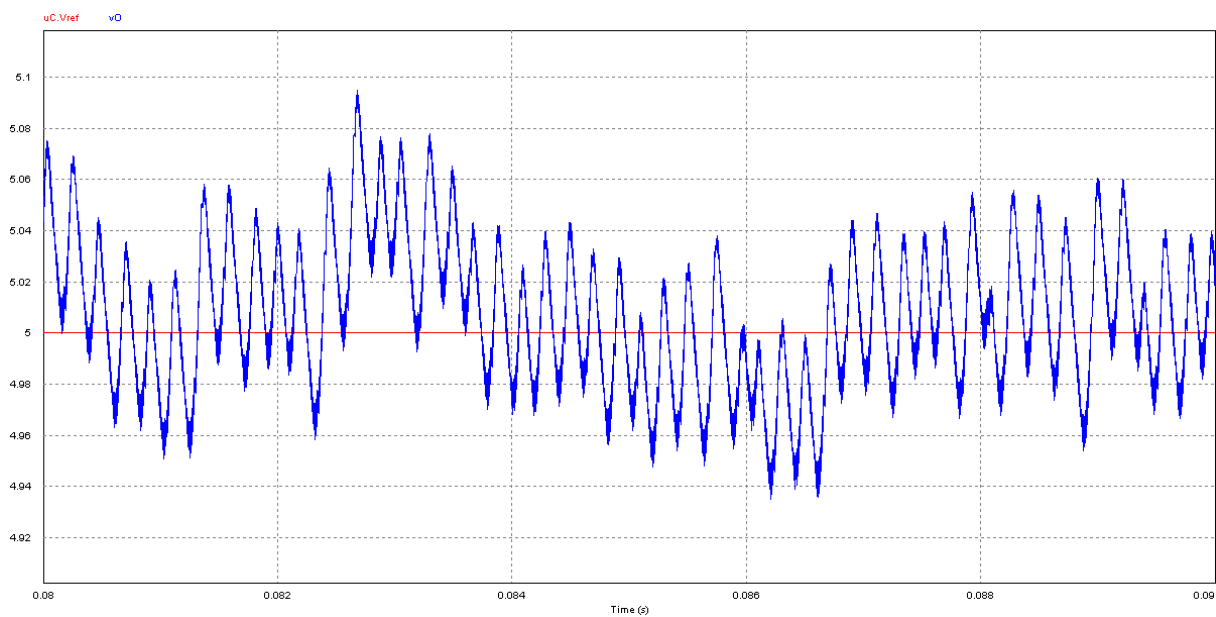


Figura 35: Zoom no período 0.08s a 0.09s da figura 33.

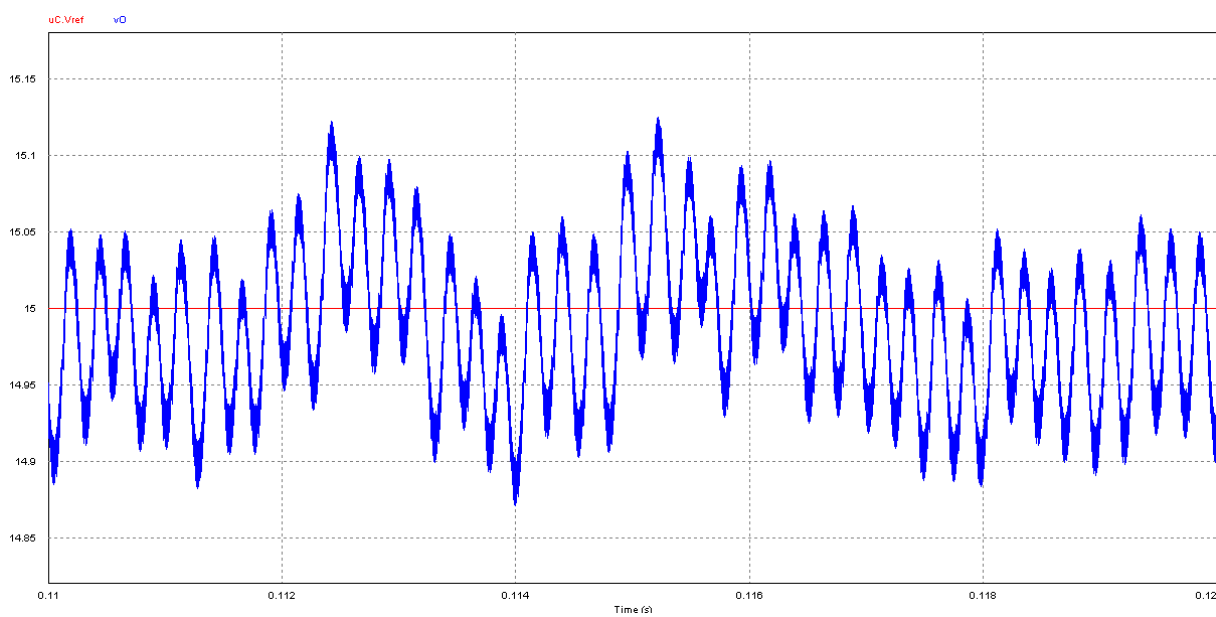


Figura 36: Zoom no período 0.11s a 0.12s da figura 33.

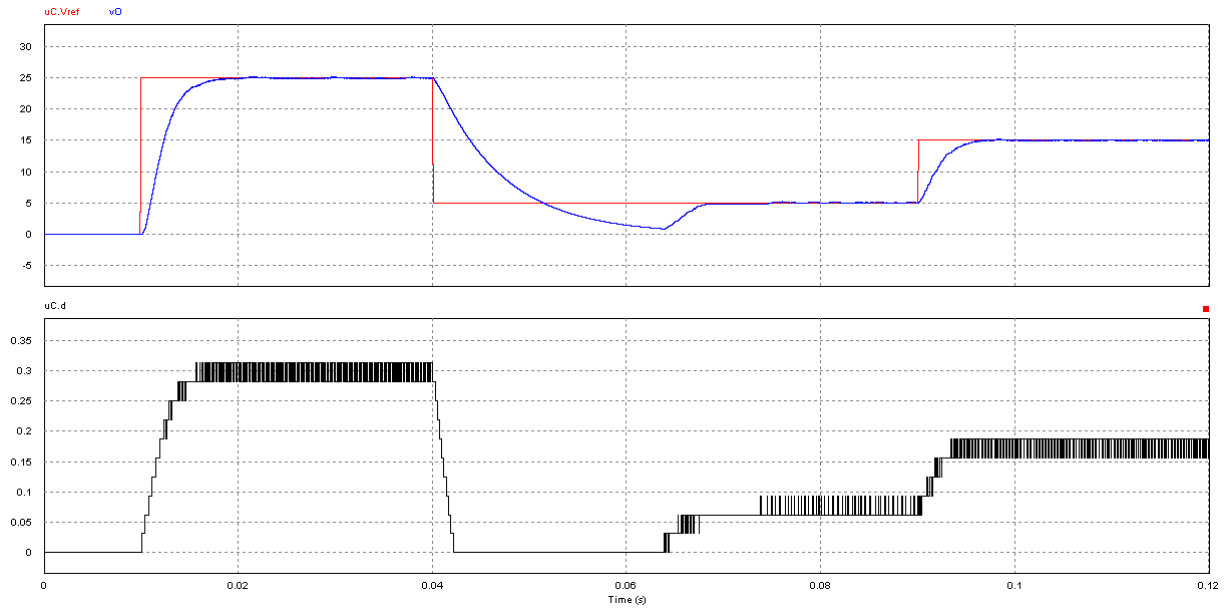


Figura 37: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 141.4V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

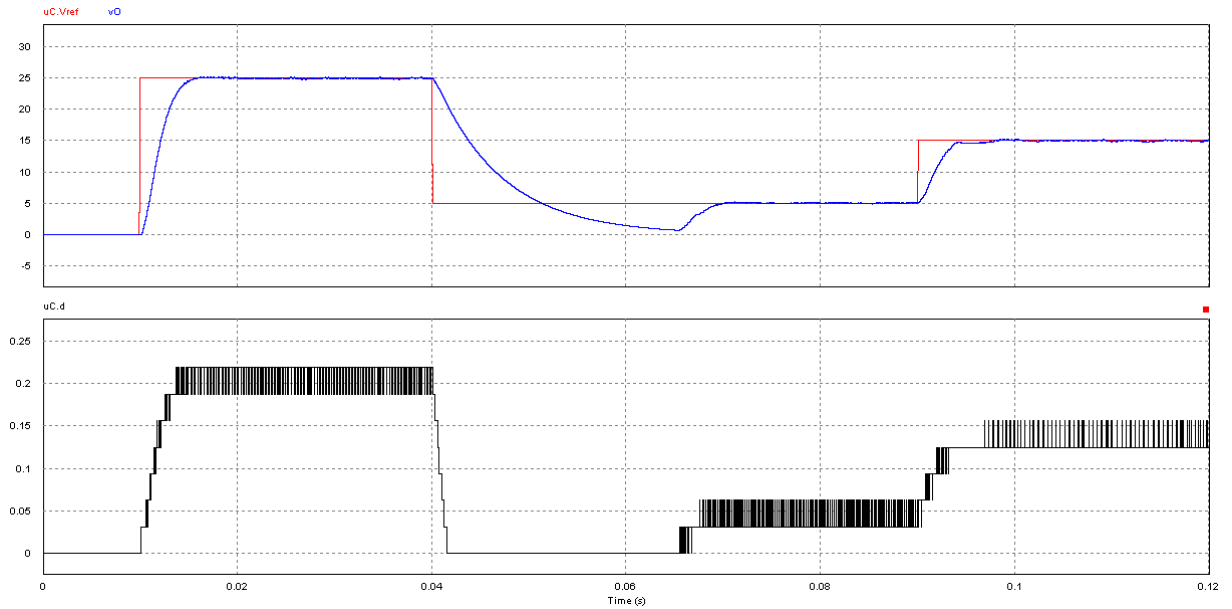


Figura 38: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 200V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

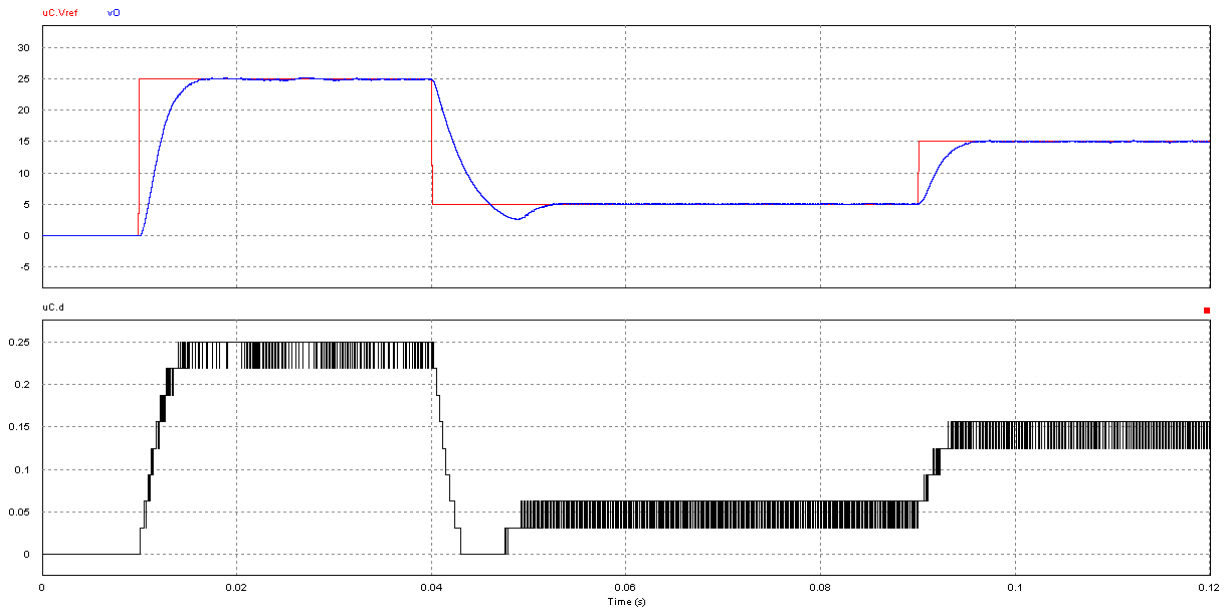


Figura 39: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6\text{V}$, $R_{load} = 5\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

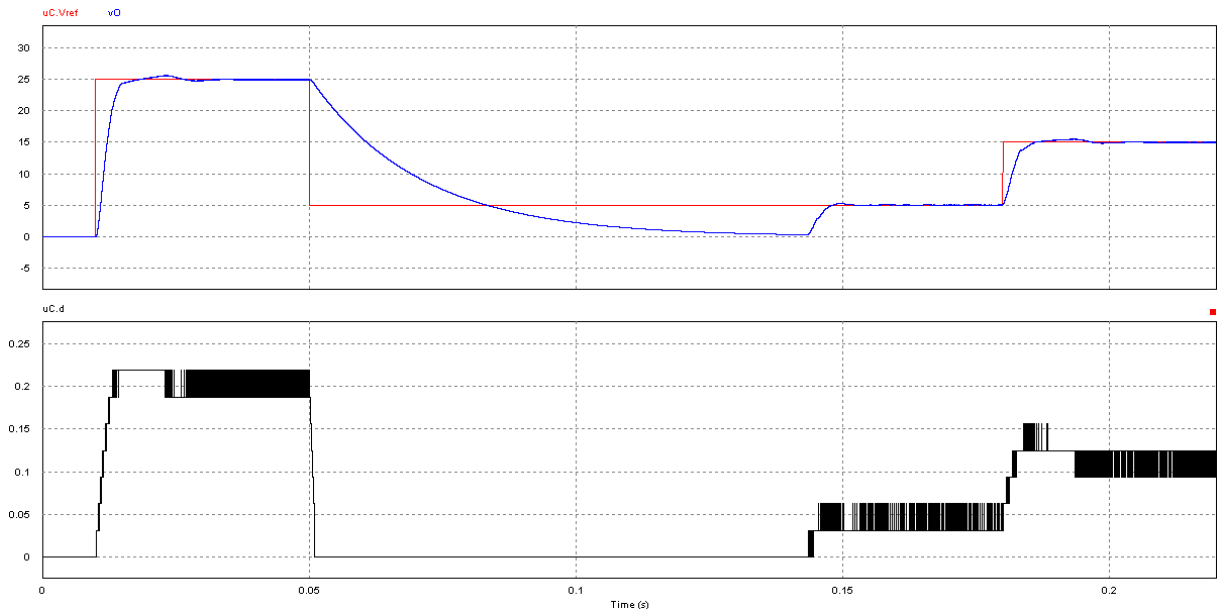


Figura 40: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6\text{V}$, $R_{load} = 30\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

4.2.2.4 Carga puramente resistiva $R = 100\Omega$

O resultado de simulação da figura 41 mostra a resposta em malha fechada do sistema considerando parâmetros casados, tensão nominal, ruído elevado e resolução reduzida, mas com carga resistiva aumentada para $R = 100\Omega$. Este resultado mostra apenas a convergência para a referência de 25V com a finalidade de enfatizar que o controlador consegue fazer o sistema em malha fechada convergir mesmo com o conversor operando em DCM e com cargas razoavelmente mais elevadas que a carga nominal de 10Ω . Entretanto, conforme se aumenta a carga, o sobressinal também aumenta assim como o tempo de assentamento. O atuar, ou seja, o gerador de PWM, e a tensão de entrada são limitados, então o sobressinal não aumentará indefinidamente, mas ele pode passar da tensão máxima de 30V.

4.2.2.5 Alteração rápida de carga puramente resistiva

Como a fonte chaveada deste trabalho tem a missão de servir como fonte variável de bancada, ela deve suportar trocas rápidas de carga, como a conexão um resistor nos seus terminais pelo usuário durante operação, embora isto não seja recomendado. Para testar a performance da fonte chaveada nesta condição, o diagrama original no PSIM da figura 27 é alterado para emular uma troca de carga, resultando no diagrama da figura 42, em que a carga pode variar entre $Load1$ e $(Load1 + Load2)$.

O resultado de simulação da figura 43 mostra a resposta em malha fechada do sistema considerando parâmetros casados, tensão nominal, ruído elevado e resolução reduzida, mas com variação de carga resistiva começando com $R = 15\Omega$, mudando para $R = 45\Omega$ no instante 0.04s e voltando para o valor inicial no instante 0.08s. Nas duas transições, o sistema em malha fechada retorna rapidamente para o valor de referência. Porém, a transição $15 \rightarrow 45$ é mais lenta e oscilatória do que a transição $45 \rightarrow 15$. Ambas as cargas forçam o conversor a operar em DCM, porém a carga de 15Ω está mais próxima da fronteira entre CCM e DCM em comparação a carga de 45Ω . Ou seja, a dinâmica do sistema com a carga de 15Ω se parece mais com as condições em que o controlador foi projetado em comparação a dinâmica do sistema com carga de 45Ω .

4.2.2.6 Carga resistiva e indutiva com gerador de tensão em série

Para cargas resistivas, o controlador LQR/LQG com ação integral consegue fazer o sistema em malha fechada convergir para as tensões de referência com performance

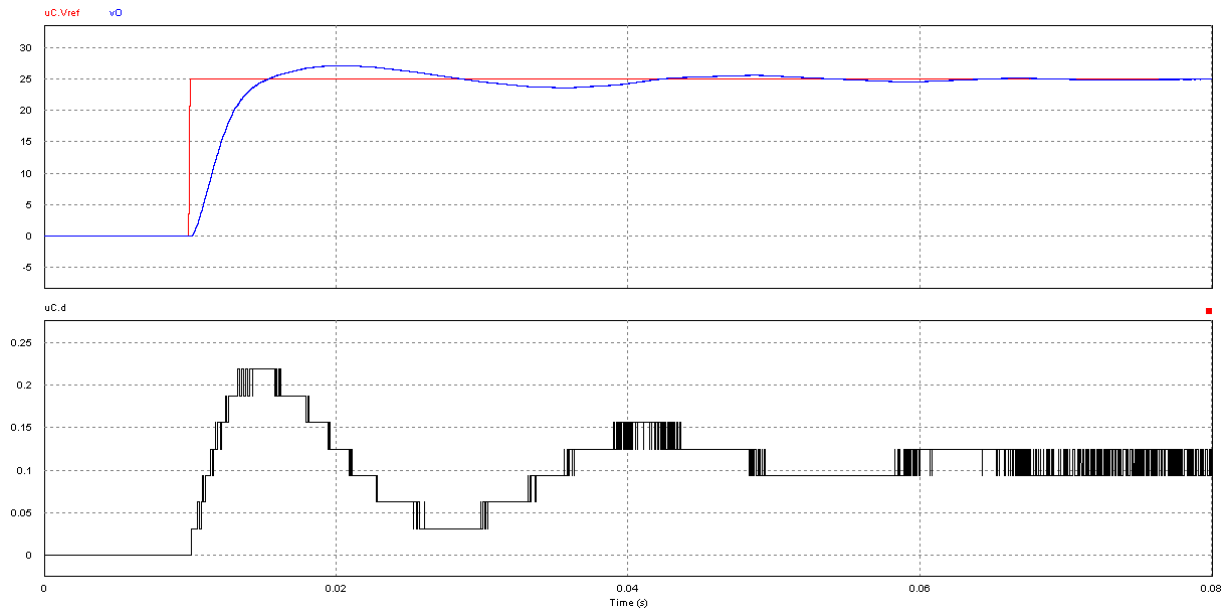


Figura 41: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6\text{V}$, $R_{load} = 100\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

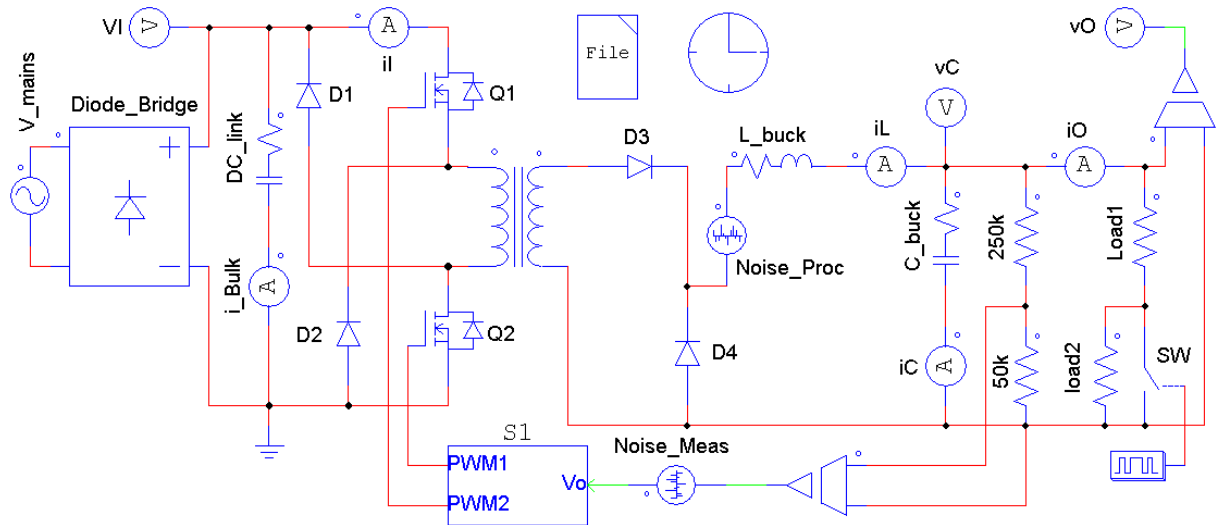


Figura 42: Diagrama de blocos no PSIM da fonte chaveada com mudança abrupta de carga resistiva.

satisfatória quando o conversor está em CCM. E, até quando o conversor está em DCM, a tensão de saída converge para a referência, mas com penalização na performance. Mas, também precisa-se testar o cenário em que a carga tem alguma reatância ou alguma geração de tensão (ou corrente).

Um elemento que acrescenta estes dois elementos é o motor elétrico DC com escovas e excitação de campo, que possui reatância indutiva (L_a) e um gerador de tensão variável ($e_a(t)$). A equação (4.6) apresenta o modelo linear completo do motor DC [130], em que o índice a refere-se a armadura e o índice f , ao campo. Desconsiderando a dinâmica da excitação de campo, a corrente $i_f(t) = v_f/R_f = I_f$ passa a ser constante. Definindo $K_\tau = L_{af} \cdot I_f$, pode-se determinar a função de transferência entre a força eletromotriz $e_a(t)$ induzida no motor e a tensão de armadura $v_a(t)$, que é a tensão de entrada, como mostra a equação (4.7).

$$\begin{cases} v_a = e_a + L_a \cdot \frac{di_a}{dt} + R_a \cdot i_a \\ v_f = i_f \cdot R_f + L_f \cdot \frac{di_f}{dt} \\ e_a = L_{af} \cdot i_f \cdot \omega_m \\ \tau_{ele} = L_{af} \cdot i_f \cdot i_a \\ J \cdot \frac{d\omega_m}{dt} = \tau_{ele} - \tau_{mec} \end{cases} \quad (4.6)$$

$$\frac{E_a(s)}{V_a(s)} = \frac{1}{\frac{L_a \cdot J}{K_\tau^2} \cdot s^2 + \frac{R_a \cdot J}{K_\tau^2} \cdot s + 1} \quad (4.7)$$

A equação (4.7) mostra que existe um transitório na dinâmica da força eletromotriz $e_a(t)$, o que a torna um gerador de tensão variável. Além disso, aplicando o teorema do valor final nesta equação, a força eletromotriz induzida tende à tensão de armadura para $t \rightarrow \infty$.

Porém, para simplificar a simulação no PSIM, assume-se que a força eletromotriz induzida seja constante $e_a(t) = V_{EMF,load}$, resultando na equação de armadura simplificada (4.8), em que $R_{load} = R_a$ e $L_{load} = L_a$. Desta maneira, a carga da fonte chaveada passa a ser resistiva, indutiva e com gerador de tensão, todos em série, como mostra a figura 44.

$$v_{load} = R_{load} \cdot i_{load} + L_{load} \cdot \frac{di_{load}}{dt} + V_{EMF,load} \quad (4.8)$$

Assumindo um motor DC pequeno, pode-se considerar a indutância de armadura e a força eletromotriz com valores baixos, como 10mH e 2V. O resultado de simulação da figura 45 mostra a resposta em malha fechada do sistema considerando parâmetros

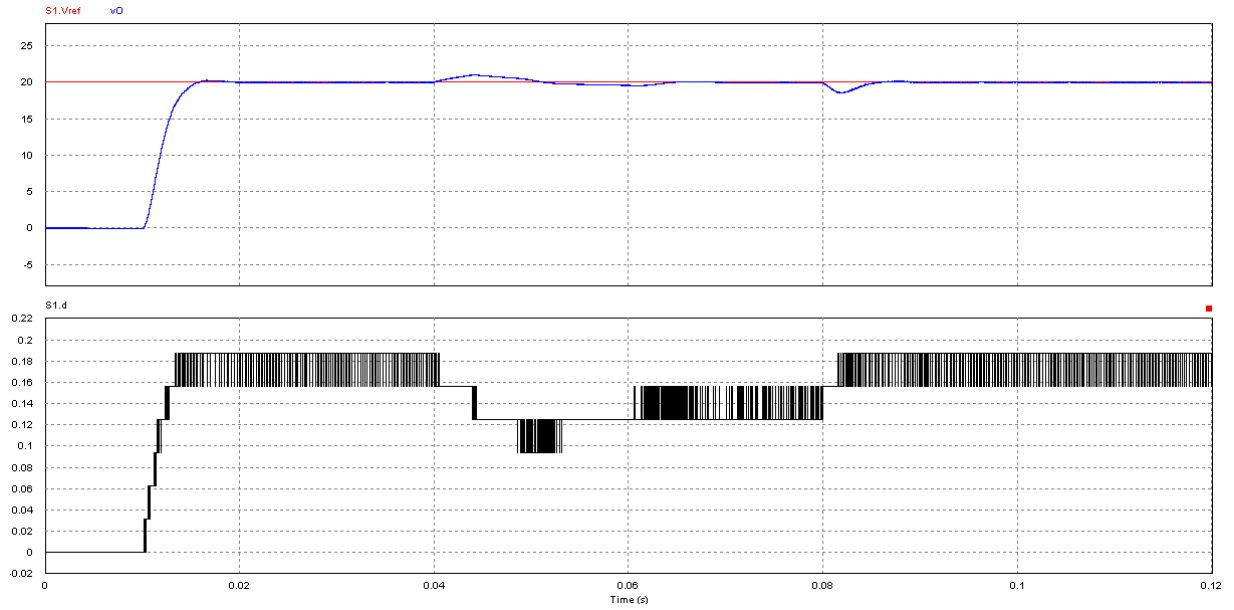


Figura 43: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados, $V_I = 179.6V$, variação de carga $R_{load} = 15 \rightarrow 45 \rightarrow 15\Omega$ nos instantes 0.04s e 0.08s, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

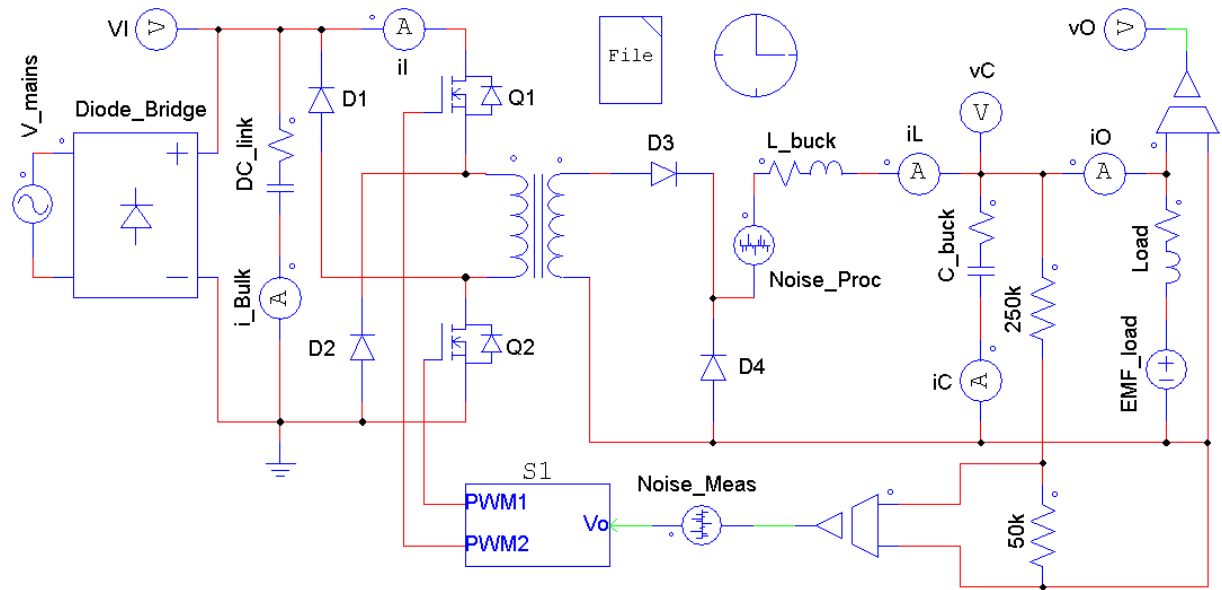


Figura 44: Diagrama de blocos no PSIM da fonte chaveada com carga resistiva e indutiva com gerador de tensão em série.

casados, tensão nominal, ruído elevado, resolução reduzida, carga com componente resistiva $R_{load} = 10\Omega$, componente indutiva $L_{load} = 10\text{mH}$ e gerador de tensão constante $V_{EMF,load} = 2\text{V}$, todos em série. A baixa indutância da carga acrescenta um polo rápido na fonte chaveada e o gerado de tensão, um distúrbio constante. Esse resultado indica que o controlador consegue rejeitar tanto o distúrbio constante quanto uma dinâmica rápida não modelada, pois ele se assemelha ao resultado da figura 33, embora a transição de 25V para 5V tenha um atraso maior.

4.2.3 Simulação com parâmetros descasados e carga puramente resistiva $R = 10\Omega$

Os componentes eletrônicos reais têm uma faixa de tolerância percentual em torno de seus valores nominais deles a impossibilidade dos processos de manufatura fabricarem o exato mesmo componente, sempre. Além disso, ao longo da vida útil dos circuitos eletrônicos, os seus componentes sofrem alteração de valores devido, principalmente, ao estresse térmico e ao estresse mecânico. Desta forma, o controlador precisa rejeitar pequenas perturbações nos valores nominais dos componentes da fonte DC chaveada da figura 27, ou seja, ele precisa ter robustez de estabilidade e de performance pelo menos com parâmetros levemente descasados em relação a planta.

O resultado de simulação da figura 46 mostra a resposta em malha fechada do sistema considerando parâmetros levemente descasados (variação menor que 5%), tensão nominal 179.6V, ruído elevado, resolução reduzida e carga resistiva nominal 10Ω . Os parâmetros modificados foram: indutor $L = 98\mu\text{H}$ (antes $100\mu\text{H}$); resistência do indutor $R_L = 26\text{m}\Omega$ (antes $25\text{m}\Omega$); capacitor $C = 685\mu\text{F}$ (antes $680\mu\text{F}$); e resistência do capacitor $R_C = 20\text{m}\Omega$ (antes $21\text{m}\Omega$). Esse resultado mostra que uma perturbação leve nos parâmetros associados aos estados (v_C e i_L) não altera significativamente a dinâmica em malha fechada quando comparado a dinâmica com parâmetros casados da figura 33.

O resultado de simulação da figura 46 mostra a resposta em malha fechada do sistema considerando parâmetros levemente descasados (variação pelo menos de 10%), tensão nominal 179.6V, ruído elevado, resolução reduzida e carga resistiva nominal 10Ω . Os parâmetros modificados foram: indutância $L = 90\mu\text{H}$ (antes $100\mu\text{H}$); resistência do indutor $R_L = 28\text{m}\Omega$ (antes $25\text{m}\Omega$); capacitância $C = 610\mu\text{F}$ (antes $680\mu\text{F}$); resistência do capacitor $R_C = 25\text{m}\Omega$ (antes $21\text{m}\Omega$); e relação de espiras do transformador $n = 1.3$ (antes 1.5). Ao contrário da instabilidade indicada pela simulação no Matlab da figura 26, esse resultado mostra que uma perturbação mais intensa nos parâmetros associados aos esta-

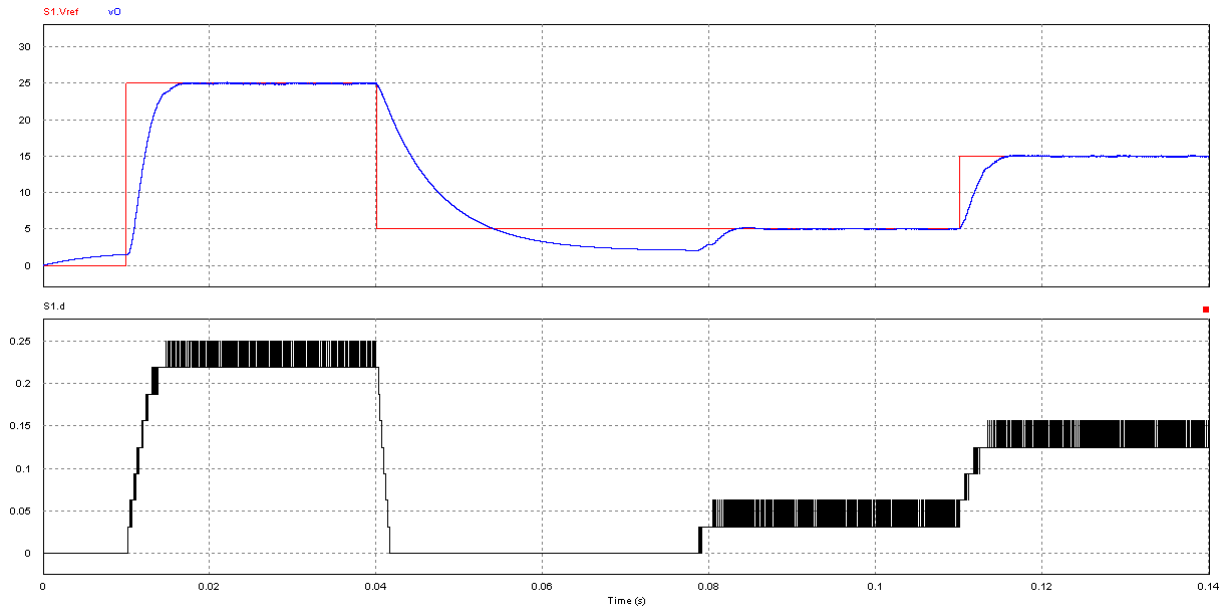


Figura 45: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros casados com carga resistiva $R_{load} = 10\Omega$ indutiva $L_{load} = 10\text{mH}$ e com gerador de tensão em série $V_{EMF,load} = 2\text{V}$, $V_I = 179.6\text{V}$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

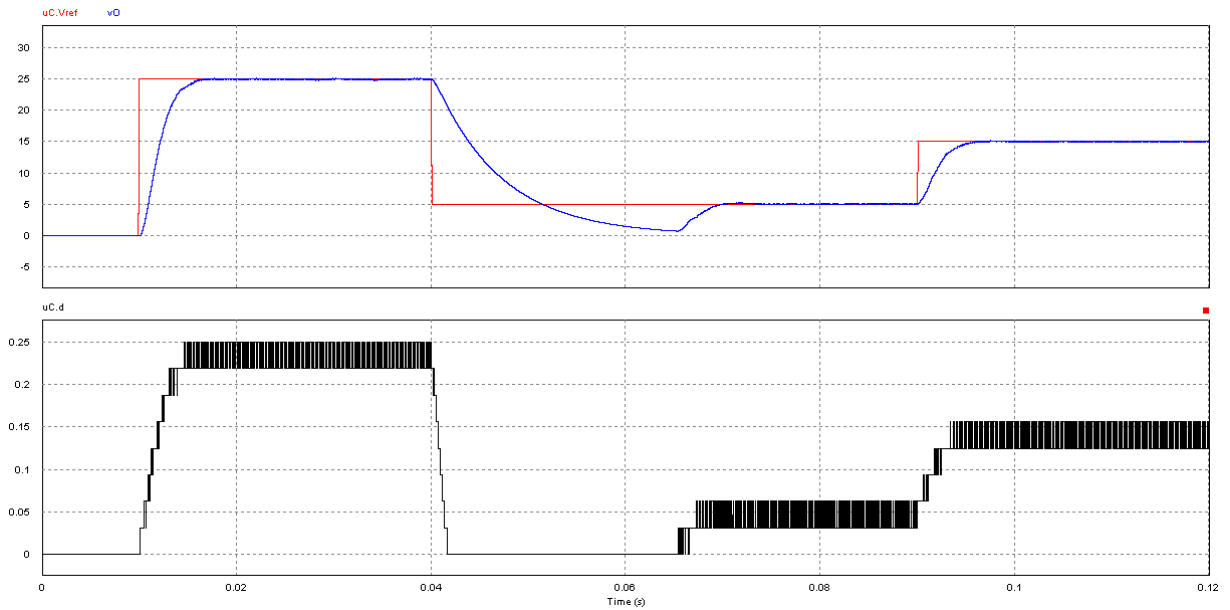


Figura 46: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros levemente descasados, $V_I = 179.6\text{V}$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

dos (v_C e i_L) também não altera significativamente a dinâmica em malha fechada quando comparado a dinâmica com parâmetros casados da figura 33. Entretanto, a dispersão da oscilação da tensão de saída na fonte chaveado em regime permanente, de fato, aumenta conforme o descasamento de parâmetros também aumenta.

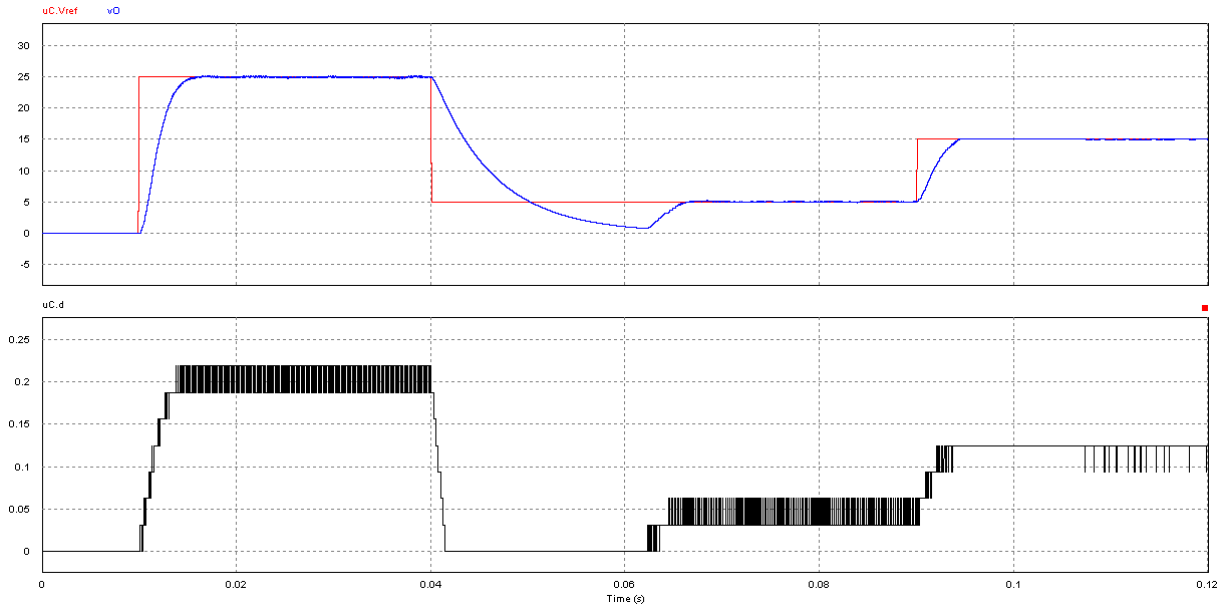


Figura 47: Resultado de simulação no PSIM da fonte chaveada em malha fechada com parâmetros fortemente descasados, $V_I = 179.6V$, $R_{load} = 10\Omega$, ruído $\sigma^2 = 10^{-4}$ e resoluções ADC=10-bits e DAC=5-bits. O primeiro gráfico mostra o rastreamento da tensão de saída e o segundo, o esforço de controle.

4.2.4 Estatísticas da oscilação da tensão de saída em regime permanente

Certamente, o controlador ter robustez de estabilidade e de performance na regulação da tensão de saída da fonte chaveada em diversos cenários é de suma importância. Entretanto, além da convergência para a referência desejada, a fonte também precisa ter pequena oscilação na tensão de saída em regime permanente, como especificado na seção 1.1.

As tabelas 6, 7, 8 e 9 apresentam dados estatísticos de simulação da fonte chaveada em malha fechada referentes aos respectivos cenários: parâmetros casados com carga puramente resistiva; parâmetros casados com carga resistiva, indutiva 50mH e com gerador de tensão 2V, todos em série; parâmetros levemente descasados com carga puramente resistiva; e parâmetros fortemente descasados com carga puramente resistiva. Consideram-se duas tensões de referência 5V e 25V, e três componentes resistivas da carga 5 Ω , 10 Ω e 30 Ω . Além disso, o ruído de processo e o ruído de medição possuem $SNR_{dB} = 69.5dB$.

Assim, para a tensão de 5V, esses ruídos têm variância de $\sigma_{5V}^2 = 2.81 \cdot 10^{-6}$. E, para a tensão de 25V, $\sigma_{25V}^2 = 1.4 \cdot 10^{-5}$. A resolução do ADC é 10-bits e do DAC, 5-bits. A tensão de entrada é a nominal 179.6V. Além da média e do desvio padrão, a terceira estatística apresentada é o desvio padrão (DP) dividido pela tensão de referência (V_{ref}) e constitui o valor principal na análise de oscilação da tensão de saída.

Tensão (V)	5			25		
Carga (Ω)	5	10	30	5	10	30
Média (V)	5.009	5.008	5	24.974	24.976	24.955
Desvio Padrão (V)	0.037	0.023	0.025	0.094	0.069	0.144
DP / V_{ref} (%)	0.74	0.465	0.506	0.375	0.276	0.578

Tabela 6: Resultados das simulações com parâmetros casados, tensão de entrada nominal 179.6V, carga puramente resistiva, resoluções ADC=10-bits e DAC=5-bits, e ruídos $\sigma_{5V}^2 = 2.81 \cdot 10^{-6}$ e $\sigma_{25V}^2 = 1.4 \cdot 10^{-5}$.

Tensão (V)	5			25		
Carga (Ω)	5	10	30	5	10	30
Média (V)	5.008	5.005	5.107	24.966	24.967	24.836
Desvio Padrão (V)	0.025	0.021	0.003	0.077	0.072	0.174
DP / V_{ref} (%)	0.494	0.428	0.065	0.307	0.287	0.696

Tabela 7: Resultados das simulações com parâmetros casados, tensão de entrada nominal 179.6V, carga resistiva, indutiva 50mH e com gerador de tensão 2V, todos em série, resoluções ADC=10-bits e DAC=5-bits, e ruídos $\sigma_{5V}^2 = 2.81 \cdot 10^{-6}$ e $\sigma_{25V}^2 = 1.4 \cdot 10^{-5}$.

Tensão (V)	5			25		
Carga (Ω)	5	10	30	5	10	30
Média (V)	5.006	5.004	5.004	24.971	24.973	24.926
Desvio Padrão (V)	0.036	0.021	0.019	0.095	0.062	0.135
DP / V_{ref} (%)	0.719	0.426	0.372	0.379	0.248	0.542

Tabela 8: Resultados das simulações com parâmetros levemente descasados, tensão de entrada nominal 179.6V, carga puramente resistiva, resoluções ADC=10-bits e DAC=5-bits, e ruídos $\sigma_{5V}^2 = 2.81 \cdot 10^{-6}$ e $\sigma_{25V}^2 = 1.4 \cdot 10^{-5}$.

Tensão (V)	5			25		
Carga (Ω)	5	10	30	5	10	30
Média (V)	5.007	5.006	5.007	25.001	24.97	24.855
Desvio Padrão (V)	0.047	0.029	0.02	0.204	0.084	0.173
DP / V_{ref} (%)	0.935	0.575	0.399	0.408	0.167	0.346

Tabela 9: Resultados das simulações com parâmetros fortemente casados, tensão de entrada nominal 179.6V, carga puramente resistiva, resoluções ADC=10-bits e DAC=5-bits, e ruídos $\sigma_{5V}^2 = 2.81 \cdot 10^{-6}$ e $\sigma_{25V}^2 = 1.4 \cdot 10^{-5}$.

Exceto em algumas simulações que utilizaram a carga resistiva de 30Ω , a tensão média se manteve bem próxima à tensão de referência. Além disso, as variações (ou *ripples*) percentuais da tensão de saída, DP/V_{Ref} (%), nas tabelas mantiveram-se abaixo do 0.5% especificado na seção 1.1, mesmo em cenários com parâmetros descasados e cargas não puramente resistivas. Apesar dessa estatística estar razoavelmente acima do 0.2% característico de fontes de bancada comerciais [3], com um cuidado maior com relação ao projeto ou especificação de supressores de ruído EMI, a fonte chaveada projetada neste trabalho pode se tornar comercialmente viável.

Além disso, é importante notar que a fonte deve possuir em seu projeto uma carga *dummy*, interna, capaz de aplicar uma carga mínima, mesmo quando os terminais da fonte estão em vazio. Isso pode ajudar a fonte em seu desempenho nas reduções dos valores de referência, descarregando a tensão no capacitor do filtro LC. Como essa carga *dummy* pode diminuir a eficiência global da fonte, outra alternativa é fazê-la uma carga ativa, acionada por um transistor (de forma direta ou por outro sinal PWM) pelo sistema de controle, formando uma espécie de circuito de 'crowbar' com um elemento dissipativo, capaz de inserir uma carga forçada, acional, nos momentos mais relevantes, para manter a regulação desejada da tensão na saída.

5 CONCLUSÕES E COMENTÁRIOS

Foi realizada uma pesquisa bibliográfica a respeito de referências consagradas e desenvolvimentos recentes nas áreas de eletrônica de potência, com conversores DC-DC e AC-DC, da modelagem desses sistemas eletrônicos e suas linearidades, sobre as particularidades e estratégias de sistemas de controle modernos que podem ser aplicados nesta temática, sobretudo àquelas que utilizam de forma predominante de sistemas digitais computadorizados, com microcontroladores, FPGAs e DSPs.

Foi elaborado um projeto detalhado de uma fonte DC-DC chaveada tipo *forward*, com dois transistores, incluindo o projeto individual, especificação e seleção de seus componentes principais, com detalhe ao procedimento heurístico para determinação dos parâmetros de um transformador, que deve ser especialmente projetado para a fonte. O design foi baseado nas melhores práticas encontradas na literatura, convergindo técnicas e recomendações de diversos autores encontrados durante a pesquisa bibliográfica.

Foram elaboradas simulações para o desenvolvimento da estratégia de controle digital utilizando modelos linearizados do sistema da fonte, especialmente desenvolvidos para o sistema dinâmico, para testes e ensaios no Matlab/Simulink. Os resultados preliminares obtidos nas simulações do controle foram então transportados para simulação num software de circuito elétricos, o PSIM, onde a eletrônica da fonte chaveada pôde ser simulada num sistema de maior complexidade, com algumas das não linearidades reais da eletrônica, para teste do desempenho do controlador projetado no Matlab.

Os resultados mostraram que o controlador digital proposto é robusto, tanto nos testes com o modelo linearizado quanto nos testes com modelos de ordem mais elevada, considerando não linearidades. Além disso, ele consegue filtrar os ruídos e garantir uma oscilação de tensão na saída seja menor que o 0.5% especificado. E, com a adição de alguns componentes para filtragem de ruído, pode-se chegar numa fonte DC chaveada ajustável comercial.

Infelizmente devido à pandemia do COVID-19, testes reais não puderam ser feitos

com um circuito elétrico especialmente desenvolvido para prototipar a fonte projetada. Este desenvolvimento é planejado como partes de um futuro mestrado neste tema.

No projeto, pôde-se ter contato com uma série de bibliografias, técnicas, softwares e métodos, importantes para a formação profissional de um engenheiro, envolvendo conhecimentos multidisciplinares, de eletricidade, eletrotécnica, eletrônica, sistemas digitais, modelagem de sistemas, controle e simulação.

5.1 Trabalhos Futuros

Mediante os resultados obtidos até o momento, os seguintes trabalhos futuros podem ser explorados, utilizando o projeto realizado e as referências bibliográficas mencionadas:

1. Análise térmica do funcionamento do circuito, considerando alterações paramétricas resultantes da deriva térmica de componentes com relação à temperatura ambiente;
2. Projeto de uma solução de arrefecimento e convecção com aletas para transferência de calor dos vários componentes de interesse;
3. Refinamento das perdas no transformador, com consideração de efeito pelicular, efeito de proximidade, capacitâncias parasitas e histerese;
4. Dimensionamento ótimo do fio Litz dos enrolamentos do transformador;
5. Consideração de um modelo médio mais completo, incluindo a indutância magnetizante do transformador;
6. Aplicação e impacto do uso de um modelo médio generalizado;
7. Adição de circuitos de segurança contra sobretensão e sobrecorrente (e/ou proteção contra surtos);
8. Projetar o indutor de forma dedicada, para poder utilizar uma faixa maior de resistências nas cargas, e obter maior potência na saída;
9. Uso de um circuito de PFC com filtro ativo, ou um filtro de entrada passivo;
10. Migração para uma topologia *forward* com *active clamp* ou *soft-switching*;
11. Migração para uma topologia com conversor DC-DC de quarto quadrantes, que possibilita um fluxo de energia bidirecional, assim a atuação da PWM poderia tanto fornecer energia aos componentes que a armazenam quanto removê-la deles;

12. Aplicação de um sistema de medição mais preciso, sem ser de alta fidelidade e resolução, através de melhorias em observadores e técnicas de processamento digital de sinais;
13. Uso de retificador controlado, sincronizado, *self-driven*;
14. Uso de capacitores cerâmicos em conjunto com os capacitores eletrolíticos, para melhor regulação e desempenho na tensão da carga;
15. Filtro de EMI para a entrada AC;
16. Análise e ensaios de EMI e EMC de uma placa protótipo para o conversor, incluindo uma caixa metálica;
17. Analisar o impacto do uso de *snubbers* nos transistores para diminuir problemas de EMI/EMC;
18. Uso de sensor de tensão na saída e na entrada para a implementação de controladores com realimentação adiante (*feedforward*);
19. Análise do impacto de diferentes tipos de DPWM;
20. Consideração dos atrasos em *gate drivers*;
21. Desenvolvimento de um protótipo real com interface digital com o usuário;
22. Implantar o algoritmo de controle no código fonte para um microcontrolador (aritmética de ponto fixo ao invés do ponto flutuante), e realização de testes em algum simulador em tempo real em *Hardware in the Loop*, responsável por representar a eletrônica de potência e seus componentes;
23. Modelagem e projeto da fonte em modo de condução discreto (DCM), ao invés do contínuo (CCM), incluindo um controlador que permita uma transição suave entre os modos, ou seja, modo de condução mista (MCM);
24. Desenvolvimento comparativo de controles mais avançados, como H-inf, linearização entrada-saída, preditivo, fuzzy e redes neurais.

REFERÊNCIAS

- 1 SMPS. *Switching-Mode Power Supply Topologies*. 2021. [⟨https://www.smeps.us/topologies.html⟩](https://www.smeps.us/topologies.html). [Online; acessado 05-Junho-2021].
- 2 MCCLYMAN, C. W. T. *Transformer and Inductor Design Handbook*. 4. ed. [S.l.]: CRC, 2011.
- 3 AMAZON. *Best sellers for industrial scientific laboratory power supplies*. 2021. [⟨https://www.amazon.com/Best-Sellers-Industrial-Scientific-Lab-Power-Supplies/zgbs/industrial/318022011⟩](https://www.amazon.com/Best-Sellers-Industrial-Scientific-Lab-Power-Supplies/zgbs/industrial/318022011). [Online; acessado 05-Junho-2021].
- 4 MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. *Power Electronics: Converters, Applications, and Design*. 3. ed. [S.l.]: Wiley, 2003.
- 5 RASHID, M. *Power Electronics: Circuits, Devices & Applications*. 4. ed. [S.l.]: Pearson, 2013.
- 6 BATARSEH, I.; HARB, A. *Power Electronics: Circuit Analysis and Design*. 2. ed. [S.l.]: Springer, 2017.
- 7 HART, D. *Power Electronics*. 1. ed. [S.l.]: McGraw-Hill, 2010.
- 8 ERICKSON, R. W.; MAKSIMOVIĆ, D. *Fundamentals of Power Electronics*. 3. ed. [S.l.]: Springer, 2020.
- 9 KAZIMIERCZUK, M. K. *Pulse-Width Modulated DC-DC Power Converters*. 2. ed. [S.l.]: Wiley, 2016.
- 10 KAZIMIERCZUK, M. K.; CZARKOWSKI, D. *Resonant Power Converters*. 2. ed. [S.l.]: Wiley, 2011.
- 11 LUO, F. L.; YE, H. *Synchronous and Resonant DC/DC Conversion Technology, Energy Factor, and Mathematical Modeling*. 1. ed. [S.l.]: CRC, 2006.
- 12 LUO, F. L.; YE, H. *Power Electronics: Advanced Conversion Technologies*. 2. ed. [S.l.]: CRC, 2018.
- 13 EMADI, A. et al. *Integrated Power Electronic Converters and Digital Control*. 1. ed. [S.l.]: CRC, 2009.
- 14 LUO, F. L.; YE, H. *Advanced DC/DC Converters*. 2. ed. [S.l.]: CRC, 2017.
- 15 LUO, F. L.; YE, H. *Advanced Multi-Quadrant Operation DC/DC Converters*. 1. ed. [S.l.]: CRC, 2005.
- 16 LIU, M. *Demystifying Switched Capacitor Circuits*. 1. ed. [S.l.]: Newnes, 2006.
- 17 ANG, S. et al. *Power-Switching Converters*. 3. ed. [S.l.]: CRC, 2011.

- 18 INSTRUMENTS, T. *Interleaved Boost Converter*. 2021. <https://www.ti.com/lit/an/snva335a/snva335a.pdf>. [Online; acessado 05-Junho-2021].
- 19 QIU, D.; ZHANG, B. *Multi-terminal High-voltage Converter*. 1. ed. [S.l.]: Wiley, 2018.
- 20 GONZALEZ, S. A.; VERNE, S. A.; VALLA, M. I. *Multilevel Converters for Industrial Applications*. 1. ed. [S.l.]: CRC, 2014.
- 21 GUO, Z.; SHA, D. *New Topologies and Modulation Schemes for Soft-Switching Isolated DC-DC Converters*. 1. ed. [S.l.]: Springer, 2020.
- 22 BARBI, I.; PÖTTKER, F. *Soft Commutation Isolated DC-DC Converters*. 1. ed. [S.l.]: Springer, 2019.
- 23 RUAN, X. *Soft-Switching PWM Full-Bridge Converters: Topologies, Control, and Design*. 1. ed. [S.l.]: Springer, 2014.
- 24 BASSO, C. P. *Switch-Mode Power Supplies: SPICE Simulations and Practical Designs*. 2. ed. [S.l.]: McGraw-Hill, 2014.
- 25 BILLINGS, K.; MOREY, T. *Switchmode Power Supply Handbook*. 3. ed. [S.l.]: McGraw-Hill, 2011.
- 26 PRESSMAN, A. I.; BILLINGS, K.; MOREY, T. *Switching Power Supply Design*. 3. ed. [S.l.]: McGraw-Hill, 2009.
- 27 SEVERNS, R. *The History of the Forward Converter*. 2000. <https://citeseerx.ist.psu.edu/viewdoc/download?doi=10.1.1.362.6824&rep=rep1&type=pdf>. [Online; acessado 05-Junho-2021].
- 28 TAN, F. The forward converter: from the classic to the contemporary. In: *APEC. Seventeenth Annual IEEE Applied Power Electronics Conference and Exposition (Cat.No.02CH37335)*. [S.l.: s.n.], 2002. v. 2, p. 857–863 vol.2.
- 29 LIN, B.-R. et al. Analysis and implementation of an active clamp zvs forward converter. In: *2005 IEEE International Conference on Industrial Technology*. [S.l.: s.n.], 2005. p. 1427–1432.
- 30 LIN, B.-r. et al. Analysis, design and implementation of an active clamp forward converter with synchronous rectifier. In: *TENCON 2005 - 2005 IEEE Region 10 Conference*. [S.l.: s.n.], 2005. p. 1–6.
- 31 AHN, K. et al. Clamp mode forward zvs-mrc with self-driven synchronous rectifier. In: *Proceedings of Intelec'96 - International Telecommunications Energy Conference*. [S.l.: s.n.], 1996. p. 470–475.
- 32 BRIDGE, C. Clamp voltage analysis for rcd forward converters. In: *APEC 2000. Fifteenth Annual IEEE Applied Power Electronics Conference and Exposition (Cat. No.00CH37058)*. [S.l.: s.n.], 2000. v. 2, p. 959–965 vol.2.
- 33 FANG, W.; LIU, X.-D.; LIU, Y.-F. A new digital control algorithm for dual-transistor forward converter. *IEEE Transactions on Industrial Informatics*, v. 9, n. 4, p. 2074–2081, 2013.

- 34 CHEN, M.; XU, D.; MATSUI, M. Study on magnetizing inductance of high frequency transformer in the two-transistor forward converter. In: *Proceedings of the Power Conversion Conference-Osaka 2002 (Cat. No.02TH8579)*. [S.l.: s.n.], 2002. v. 2, p. 597–602 vol.2.
- 35 LIU, X.-d. et al. The digital control for two-transistor forward converter based on capacitor charge balance. In: *2011 6th IEEE Conference on Industrial Electronics and Applications*. [S.l.: s.n.], 2011. p. 1588–1592.
- 36 JI, H.; KIM, H. Active clamp forward converter with mosfet synchronous rectification. In: *Proceedings of 1994 Power Electronics Specialist Conference - PESC'94*. [S.l.: s.n.], 1994. v. 2, p. 895–901 vol.2.
- 37 LIN, B. R.; HUANG, C. E.; WANG, D. Analysis and implementation of a zero-voltage switching forward converter with a synchronous rectifier. In: *IEE Proceedings - Electric Power Applications*. [S.l.: s.n.], 2005. v. 152, n. 5, p. 1085–1092.
- 38 LI, Q.; LEE, F.; JOVANOVIĆ, M. Large-signal transient analysis of forward converter with active-clamp reset. *IEEE Transactions on Power Electronics*, v. 17, n. 1, p. 15–24, 2002.
- 39 MATURI, K.; SAMANTA, S. Modeling of high-side active clamp forward converter with resistive parasitics. *COMPEL - The international journal for computation and mathematics in electrical and electronic engineering*, v. 39, n. 2, p. 413–430, 2020.
- 40 PARK, K.-B.; MOON, G.-W.; YOUN, M.-J. Two-switch active-clamp forward converter with one clamp diode and delayed turnoff gate signal. *IEEE Transactions on Industrial Electronics*, v. 58, n. 10, p. 4768–4772, 2011.
- 41 COBOS, J. et al. Active clamp pwm forward converter with self driven synchronous rectification. In: *Proceedings of Intelec 93: 15th International Telecommunications Energy Conference*. [S.l.: s.n.], 1993. v. 2, p. 200–206 vol.2.
- 42 JOVANOVIĆ, M. M. et al. Design considerations for forward converter with synchronous rectifiers. In: INTERTEC INTERNATIONAL, INC. *PROCEEDINGS OF THE INTERNATIONAL POWER CONVERSION CONFERENCE*. [S.l.], 1993. p. 340–340.
- 43 XUEFEI, X. et al. Two methods to drive synchronous rectifiers during dead time in forward topologies. In: *APEC 2000. Fifteenth Annual IEEE Applied Power Electronics Conference and Exposition (Cat. No.00CH37058)*. [S.l.: s.n.], 2000. v. 2, p. 993–999 vol.2.
- 44 ZHANG, Z.; LIU, Y. *High Frequency MOSFET Gate Drivers: Technologies and Applications*. 1. ed. [S.l.]: IET, 2018.
- 45 OZENBAUGH, R. L.; PULLEN, T. M. *EMI Filter Design*. 3. ed. [S.l.]: CRC, 2012.
- 46 HURLEY, W. G.; WÖLFLE, W. H. *Transformers and Inductors for Power Electronics: Theory, Design and Applications*. 1. ed. [S.l.]: Wiley, 2013.
- 47 KAZIMIERCZUK, M. K. *High-Frequency Magnetic Components*. 2. ed. [S.l.]: Wiley, 2013.

- 48 SHABANY, Y. *Heat Transfer: Thermal Management of Electronics*. 1. ed. [S.l.]: CRC, 2010.
- 49 ELLISON, G. N. *Thermal Computations for Electronics: Conductive, Radiative, and Convective Air Cooling*. 2. ed. [S.l.]: CRC, 2020.
- 50 BACHA, S.; MUNTEANU, I.; BRATCU, A. I. *Power Electronic Converters Modeling and Control: With Case Studies*. 1. ed. [S.l.]: Springer, 2014.
- 51 SIRA-RAMIREZ, H. J.; SILVA-ORTIGOZA, R. *Control Design Techniques in Power Electronics Devices*. 1. ed. [S.l.]: Springer, 2006.
- 52 VASCA, F.; IANNELLI, L. *Dynamics and Control of Switched Electronic Systems: Advanced Perspectives for Modeling, Simulation and Control of Power Converters*. 1. ed. [S.l.]: Springer, 2012.
- 53 CHEN, Y.; ZHANG, B. *Equivalent-Small-Parameter Analysis of DC/DC Switched-Mode Converter*. 1. ed. [S.l.]: Springer, 2019.
- 54 MAHMOOD, K. S.; HASAN, I.; IQBAL, M. M. Modeling and closed loop voltage mode control of a forward converter. *Indian J. Sci. Technol*, v. 12, p. 1–15, 2019.
- 55 OPPENHEIM, A. V.; SCHAFER, R. W. *Discrete-time Signal Processing*. 3. ed. [S.l.]: Pearson, 2009.
- 56 FRANKLIN, G. F.; POWELL, J. D.; WORKMAN, M. L. *Digital Control of Dynamic Systems*. 3. ed. [S.l.]: Addison-Wesley, 1998.
- 57 BURDEN, R. L.; FAIRES, J. D. *Numerical Analysis*. 9. ed. [S.l.]: Cengage, 2011.
- 58 LEUNG, F.; TAM, P.; LI, C. The control of switching dc-dc converters-a general lqr problem. *IEEE Transactions on Industrial Electronics*, v. 38, n. 1, p. 65–71, 1991.
- 59 LEUNG, F.; TAM, P.; LI, C. An improved lqr-based controller for switching dc-dc converters. *IEEE Transactions on Industrial Electronics*, v. 40, n. 5, p. 521–528, 1993.
- 60 ZHANG, M. et al. Digital lqr steady-state optimal control with feedforward for nonminimum phase boost dc-dc converter. In: *2016 Chinese Control and Decision Conference (CCDC)*. [S.l.: s.n.], 2016. p. 384–389.
- 61 ALMAGED, M. et al. Comparative study of lqr, lqg and pi controller based on genetic algorithm optimization for buck converters. In: *2019 11th International Conference on Electrical and Electronics Engineering (ELECO)*. [S.l.: s.n.], 2019. p. 1012–1017.
- 62 MOREIRA, C. O. et al. Digital lqr control with kalman estimator for dc-dc buck converter. In: *2011 IEEE EUROCON - International Conference on Computer as a Tool*. [S.l.: s.n.], 2011. p. 1–4.
- 63 CAMACHO-SOLORIO, L.; SARIÑANA-TOLEDO, A. I-lqg control of dc-dc boost converters. In: *2014 11th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE)*. [S.l.: s.n.], 2014. p. 1–6.

- 64 REMES, C. et al. Lqg controller in cascade loop tuned by pso applied to a dc-dc converter. *Asian Journal of Control*, Wiley Online Library, v. 23, n. 5, p. 2370–2380, 2021.
- 65 SHENBAGALAKSHMI, R.; RAJA, T. Observer based pole placement and linear quadratic optimization for dc-dc converters. *Journal of Electrical Engineering*, v. 12, n. 4, p. 8–8, 2012.
- 66 KURUCSÓ, B. et al. State space control of quadratic boost converter using lqr and lqg approaches. In: *2015 Intl Aegean Conference on Electrical Machines Power Electronics (ACEMP), 2015 Intl Conference on Optimization of Electrical Electronic Equipment (OPTIM), 2015 Intl Symposium on Advanced Electromechanical Motion Systems (ELECTROMOTION)*. [S.l.: s.n.], 2015. p. 642–648.
- 67 JACQUOT, R. G. *Modern Digital Control Systems*. 1. ed. [S.l.]: CRC, 1995.
- 68 ÅSTRÖM, K. J.; WITTENMARK, B. *Computer-Controlled Systems: Theory and Design*. 3. ed. [S.l.]: Prentice-Hall, 1997.
- 69 BUSO, S.; MATTAVELLI, P. *Digital Control in Power Electronics*. 2. ed. [S.l.]: Morgan & Claypool, 2015.
- 70 CORRADINI, L. et al. *Digital Control of High-Frequency Switched-Mode Power Converters*. 1. ed. [S.l.]: Wiley, 2015.
- 71 WU, K. C. *Power Converters with Digital Filter Feedback Control*. 1. ed. [S.l.]: AP, 2016.
- 72 BUCCELLA, C.; CECATI, C.; LATAFAT, H. Digital control of power converters — a survey. *IEEE Transactions on Industrial Informatics*, v. 8, n. 3, p. 437–447, 2012.
- 73 LIU, Y.-F.; SEN, P. Digital control of switching power converters. In: *Proceedings of 2005 IEEE Conference on Control Applications, 2005. CCA 2005*. [S.l.: s.n.], 2005. p. 635–640.
- 74 SOZAŃSKI, K. *Digital Signal Processing in Power Electronics Control Circuits*. 2. ed. [S.l.]: Springer, 2017.
- 75 KREIN, P. T. Digital control generations – digital controls for power electronics through the third generation. In: *2007 7th International Conference on Power Electronics and Drive Systems*. [S.l.: s.n.], 2007. p. P–1–P–5.
- 76 MAKSIMOVIC; ZANE; ERICKSON. Impact of digital control in power electronics. In: *2004 Proceedings of the 16th International Symposium on Power Semiconductor Devices and ICs*. [S.l.: s.n.], 2004. p. 13–22.
- 77 GHEISARNEJAD, M.; KHOOBAN, M. H. Iot-based dc/dc deep learning power converter control: Real-time implementation. *IEEE Transactions on Power Electronics*, v. 35, n. 12, p. 13621–13630, 2020.
- 78 HORNIK, T.; ZHONG, Q. *Control of Power Inverters in Renewable Energy and Smart Grid Integration*. 1. ed. [S.l.]: Wiley, 2013.

- 79 PENG, Y.; ZHAO, S.; WANG, H. A digital twin based estimation method for health indicators of dc-dc converters. *IEEE Transactions on Power Electronics*, v. 36, n. 2, p. 2105–2118, 2021.
- 80 WIKIPEDIA. *Diode bridge*. 2021. [⟨https://en.wikipedia.org/wiki/Diode_bridge⟩](https://en.wikipedia.org/wiki/Diode_bridge). [Online; acessado 19-Outubro-2021].
- 81 GARCIA, O. et al. Single phase power factor correction: a survey. *IEEE Transactions on Power Electronics*, v. 18, n. 3, p. 749–755, 2003.
- 82 MANSOURI, M. et al. A review of single phase power factor correction a.c.-d.c. converters. In: *2013 IEEE Conference on Clean Energy and Technology (CEAT)*. CEAT: IEEE, 2013. p. 389–394.
- 83 SHA, Z. et al. *Optimal Design of Switching Power Supply*. 1. ed. [S.l.]: Wiley, 2015.
- 84 BOURNS. *High Current Chokes - 1140 Series*. 2021. [⟨https://www.bourns.com/docs/Product-Datasheets/1140_series.pdf⟩](https://www.bourns.com/docs/Product-Datasheets/1140_series.pdf). [Online; acessado 06-Outubro-2021].
- 85 KEMET. *Radial Aluminum Electrolytic Capacitors*. 2021. [⟨https://content.kemet.com/datasheets/KEM_A4007_ESY.pdf⟩](https://content.kemet.com/datasheets/KEM_A4007_ESY.pdf). [Online; acessado 06-Outubro-2021].
- 86 DIOTEC. *Fast Efficient Rectifier Diodes - F1200A to F1200G*. 2021. [⟨https://diotec.com/tl_files/diotec/files/pdf/datasheets/f1200a.pdf⟩](https://diotec.com/tl_files/diotec/files/pdf/datasheets/f1200a.pdf). [Online; acessado 06-Outubro-2021].
- 87 VALCHEV, V. C.; BOSSCHE, A. V. *Inductors and Transformers for Power Electronics*. 1. ed. [S.l.]: CRC, 2005.
- 88 GOTTLIEB, I. M. *Regulated Power Supplies*. 4. ed. [S.l.]: McGraw-Hill, 1992.
- 89 VECCHIO, R. M. et al. *Transformer Design Principles*. 3. ed. [S.l.]: CRC, 2018.
- 90 WIKIPEDIA. *Equação empírica de Steinmetz*. 2021. [⟨https://en.wikipedia.org/wiki/Steinmetz⟩](https://en.wikipedia.org/wiki/Steinmetz). [Online; acessado 12-Outubro-2021].
- 91 BERTOTTI, G. *Hysteresis in Magnetism: For Physicists, Materials Scientists, and Engineers*. 1. ed. [S.l.]: AP, 1998.
- 92 MAGNETICS. *Material F*. 2021. [⟨https://www.mag-inc.com/Products/Ferrite-Cores/F-Material⟩](https://www.mag-inc.com/Products/Ferrite-Cores/F-Material). [Online; acessado 12-Outubro-2021].
- 93 MAGNETICS. *Curve Fit Equations for Ferrite Materials*. 2021. [⟨https://www.mag-inc.com/Media/Magnetics/File-Library/Product/%20Literature/Ferrite/%20Literature/FC-S7.pdf?ext=.pdf⟩](https://www.mag-inc.com/Media/Magnetics/File-Library/Product/%20Literature/Ferrite/%20Literature/FC-S7.pdf?ext=.pdf). [Online; acessado 12-Outubro-2021].
- 94 MAGNETICS. *Ferrite Cores Catalog*. 2021. [⟨https://www.mag-inc.com/Media/Magnetics/File-Library/Product/%20Literature/Ferrite/%20Literature/Magnetics-2021-Ferrite-Catalog.pdf?ext=.pdf⟩](https://www.mag-inc.com/Media/Magnetics/File-Library/Product/%20Literature/Ferrite/%20Literature/Magnetics-2021-Ferrite-Catalog.pdf?ext=.pdf). [Online; acessado 20-Outubro-2021].
- 95 MUHLETHALER, J. et al. Core losses under the dc bias condition based on steinmetz parameters. *IEEE Transactions on Power Electronics*, v. 27, n. 2, p. 953–963, 2012.

- 96 LI, J.; ABDALLAH, T.; SULLIVAN, C. Improved calculation of core loss with nonsinusoidal waveforms. In: *Conference Record of the 2001 IEEE Industry Applications Conference. 36th IAS Annual Meeting (Cat. No.01CH37248)*. [S.l.: s.n.], 2001. v. 4, p. 2203–2210 vol.4.
- 97 BOSSCHE, A. Van den; VALCHEV, V.; GEORGIEV, G. Measurement and loss model of ferrites with non-sinusoidal waveforms. In: *2004 IEEE 35th Annual Power Electronics Specialists Conference (IEEE Cat. No.04CH37551)*. [S.l.: s.n.], 2004. v. 6, p. 4814–4818 Vol.6.
- 98 SUDHOFF, S. D. *Power Magnetic Devices: A Multi-Objective Design Approach*. 1. ed. [S.l.]: Wiley, 2014.
- 99 KULKARNI, S.; KHAPARDE, S. *Transformer Engineering: Design, Technology, and Diagnostics*. 2. ed. [S.l.]: CRC, 2013.
- 100 VISHAY. *Power MOSFET - IRF740*. 2021. <<https://www.vishay.com/docs/91054/91054.pdf>>. [Online; acessado 06-Outubro-2021].
- 101 COILMASTER. *Through hole common mode choke / Line Filter Choke*. 2021. <<https://www.coilmaster.com.tw/en/product-372905/Toroidal-Inductors-CMT2915B45-72x23-62x40-64mm.html>>. [Online; acessado 06-Outubro-2021].
- 102 TDK. *Radial Aluminum Electrolytic Snap-in Capacitors*. 2021. <<https://www.tdk-electronics.tdk.com/en/529328/products/product-catalog/aluminum-electrolytic-capacitors/snap-in-capacitors>>. [Online; acessado 10-Novembro-2021].
- 103 SEMICONDUCTOR, T. *40A, 600V - 1000V Standard Bridge Rectifier*. 2021. <https://www.taiwansemi.com/assets/uploads/datasheet/TS40P05G\%20SERIES_F2104.pdf>. [Online; acessado 10-Novembro-2021].
- 104 CUK, S. C. T. *Modelling, analysis, and design of switching converters*. 1977. <<https://thesis.library.caltech.edu/1157/>>. [Online; acessado 20-outubro-2021].
- 105 SLOTINE, J. E.; LI, W. *Applied Nonlinear Control*. 1. ed. [S.l.]: Prentice Hall, 1991.
- 106 FRIEDLAND, B. *Control System Design: An Introduction to State-Space Methods*. 1. ed. [S.l.]: Dover Publications, 2012.
- 107 FARINA, L.; RINALDI, S. *Positive Linear Systems: Theory and Applications*. 1. ed. [S.l.]: Wiley, 2000.
- 108 WIKIPEDIA. *Nyquist–Shannon sampling theorem*. 2021. <https://en.wikipedia.org/wiki/Nyquist\%E2\%80\%93Shannon_sampling_theorem>. [Online; acessado 22-outubro-2021].
- 109 LJUNG, L. *System Identification: Theory for the User*. 2. ed. [S.l.]: Prentice Hall PTR, 1999.

- 110 CHOI, B. *Pulsewidth Modulated DC-to-DC Power Conversion: Circuits, Dynamics, Control, and DC Power Distribution Systems*. 2. ed. [S.l.]: Wiley, 2021.
- 111 TAN, S.; LAI, Y.; TSE, C. *Sliding Mode Control of Switching Power Converters: Techniques and Implementation*. 1. ed. [S.l.]: CRC, 2011.
- 112 MEHTA, A.; NAIK, B. *Sliding Mode Controllers for Power Electronic Converters*. 1. ed. [S.l.]: Springer, 2018.
- 113 VERGHESE, G. C.; BANERJEE, S. *Nonlinear Phenomena in Power Electronics: Bifurcations, Chaos, Control, and Applications*. 1. ed. [S.l.]: Wiley, 2001.
- 114 TSE, C. K. *Complex Behavior of Switching Power Converters*. 1. ed. [S.l.]: CRC, 2003.
- 115 RODRIGUEZ, J.; CORTES, P.; ESTAY, P. C. *Predictive Control of Power Converters and Electrical Drives*. 1. ed. [S.l.]: Wiley, 2012.
- 116 GEYER, T. *Model Predictive Control of High Power Converters and Industrial Drives*. 1. ed. [S.l.]: Wiley, 2016.
- 117 ASADI, F. *Robust Control of DC-DC Converters: The Kharitonov's Theorem Approach with MATLAB Codes*. 1. ed. [S.l.]: Morgan & Claypool, 2018.
- 118 AHMEID, M. et al. Parameter estimation of a dc-dc converter using a kalman filter approach. In: *7th IET International Conference on Power Electronics, Machines and Drives (PEMD 2014)*. [S.l.: s.n.], 2014. p. 1–6.
- 119 AHMEID, M. et al. Real-time parameter estimation of dc–dc converters using a self-tuned kalman filter. *IEEE Transactions on Power Electronics*, v. 32, n. 7, p. 5666–5674, 2017.
- 120 POURSHAGHAGHI, H. R.; JAHEH-MOTLAGH, M. R.; JALALI, A.-A. Optimal feedback control design using genetic algorithm applied to inverted pendulum. In: *2007 IEEE International Symposium on Industrial Electronics*. [S.l.: s.n.], 2007. p. 263–268.
- 121 DOYLE, J. Guaranteed margins for lqg regulators. *IEEE Transactions on Automatic Control*, v. 23, n. 4, p. 756–757, 1978.
- 122 CHEN, C. *Linear System Theory Design*. 3. ed. [S.l.]: Oxford University Press, 1998.
- 123 MACIEJOWSKI, J. M. *Predictive Control: With Constraints*. 1. ed. [S.l.]: Prentice Hall, 2002.
- 124 ÅKESSON, J.; HAGANDER, P. Integral action — a disturbance observer approach. In: *2003 European Control Conference (ECC)*. [S.l.: s.n.], 2003. p. 2577–2582.
- 125 GREWAL, M. S.; ANDREWS, A. P. *Kalman Filtering: Theory and Practice with MATLAB*. 4. ed. [S.l.]: Wiley, 2015.
- 126 MICROSHIP. *PIC16F882/883/884/886/887 Data Sheet*. 2021. <https://ww1.microchip.com/downloads/en/devicedoc/41291d.pdf>. [Online; acessado 28-novembro-2021].

- 127 SEMICONDUCTOR, D. *DS1052 - 5-Bit, Programmable, 100kHz - Pulse-Width Modulator*. 2021. (<https://datasheets.maximintegrated.com/en/ds/DS1052-DS1052X-100.pdf>). [Online; acessado 28-novembro-2021].
- 128 ZHOU, K.; DOYLE, J. C. *Essentials of Robust Control*. 1. ed. [S.l.]: Prentice Hall, 1998.
- 129 SUN, J. et al. Averaged modeling of pwm converters operating in discontinuous conduction mode. *IEEE Transactions on Power Electronics*, v. 16, n. 4, p. 482–492, 2001.
- 130 FITZGERALD, A. E.; KINGSLEY, C.; UMANS, S. D. *Electric Machinery*. 7. ed. [S.l.]: McGraw-Hill, 2013.

APÊNDICE A – CÓDIGOS EM MATLAB

A.1 Algoritmo de design do conversor forward

```

close , clear , clc ; format long ;
%%% Initial parameters
Vi_RMS_min = 100 ; % V
Vi_RMS_max = 140 ; % V
eta = 0.8 ; % initial efficiency
Vo_max = 30 ; % V
Io_max = 10 ; % A
Ts = 1e-5 ; % s
n = 1.5 ; % transformer relation

%%% Max output power
Po_max = Vo_max * Io_max ; % W

%%% Electrical components properties
L = 100e-6 ; % H
RL = 25e-3 ; % Ohm
C = 680e-6 ; % F
RC = 21e-3 ; % Ohm
Rds = 0.55 ; % Ohm
Crss = 120e-12 ; % F
Vf = 0.82 ; % V
Rf = 68.3e-3 ; % Ohm

%%% Peak input voltage
Vip_min = sqrt(2) * Vi_RMS_min ; % V
Vip_max = sqrt(2) * Vi_RMS_max ; % V

```

```
%%% DC-DC CONVERTER DESIGN
```

```
re = 0.01; % relative error percent
```

```
ite_max = 50; % maximum iteration
```

```
for core = 1:9 % EE: 12, 16, 19, 22, 30, 40, 50, 60, 70
```

```
    rel_er = 1;
```

```
    ite = 0;
```

```
    while ((rel_er > re) && (ite < ite_max))
```

```
        eta_b = eta;
```

```
        %%% Duty cycle (max output voltage)
```

```
        Dmin = n * Vo_max / (eta * Vip_max);
```

```
        Dmax = n * Vo_max / (eta * Vip_min);
```

```
        %%% Output inductor
```

```
        dIL_max = Ts * Vo_max * (1/eta - Dmin) / L;
```

```
        IL_min = Io_max - dIL_max/2;
```

```
        IL_max = Io_max + dIL_max/2;
```

```
        %%% Transformer design
```

```
        [PT, IT1_max, IT1_med, IT1_RMS, Lm, ILm, N1, ...
```

```
            N2, Kgfe, Aw1, Aw2, Bop, Ku, wire1, wire2, ...
```

```
            RT1, RT2] ...
```

```
        = transformer_design (core, n, eta, Ts, Vo_max, ...
```

```
            Po_max, IL_max, IL_min, Dmax);
```

```
        %%% Power dissipation
```

```
        % Transistors Q1 and Q2
```

```
        IQ_RMS = sqrt(Dmax*(IT1_max^2 + ...
```

```
            IT1_max*IT1_med + IT1_med^2)/3);
```

```
        PQ = 2 * (Rds * IQ_RMS^2 + Crss * Vip_max^2 / (2*Ts));
```

```
        % Diodes D1 and D2
```

```
        ID12_RMS = sqrt(Dmax*ILm^2/3);
```

```
        PD12 = 2 * (Vf * Dmax + Rf * ID12_RMS) * ID12_RMS;
```

```
        % Diodes D3 and D4
```

```
        IL_RMS = sqrt((IL_max^2 + IL_max*IL_min + IL_min^2)/3);
```

```

PD34 = (Vf + Rf * IL_RMS) * IL_RMS;
% Transformer: PT
% Capacitor
PC = RC * dIL_max^2 / 12;
% Inductor
PL = RL * IL_RMS^2;
% Total loss
P_loss = PQ + PD12 + PD34 + PT + PC + PL;
% Efficiency
eta = 1 - P_loss / Po_max;

ite = ite + 1;
rel_er = abs(1-eta/eta_b) * 100;
end

%%% Output inductor
dIL_max = Ts * Vo_max * (1/eta - Dmin) / L;
IL_max = Io_max + dIL_max/2;

%%% Max output voltage ripple
dVo_max = dIL_max * (Ts/(8*C) + RC) / Vo_max;

%%% Excel write
xcl_v = [1e3*Kgfe, 100*eta, 1e3*Bop, dIL_max, IL_max, ...
        IL_RMS, IT1_max, IT1_RMS, 100*dVo_max, N1, N2, ...
        1e6*Lm, 1e3*RT1, 1e3*RT2, wire1, wire2, 100*Ku, Dmax];
xlswrite('Transformer.xlsx', xcl_v, 'Range', ...
        ['C' num2str(core+1) ':T' num2str(core+1)]);
end

core_v = [12; 16; 19; 22; 30; 40; 50; 60; 70];
xlswrite('Transformer.xlsx', core_v, 'Range', 'A2:A10');

Kgfe_v = [0.458; 0.842; 1.3; 1.8; 6.7; 11.8; 28.4; ...
        36.4; 75.9]; % 1e-3 cm^beta
xlswrite('Transformer.xlsx', Kgfe_v, 'Range', 'B2:B10');

```

```

table_title = {'Core EE', 'Kgfe Geometric (1e-3 cm^beta)', ...
    'Kgfe Simulation (1e-3 cm^beta)', 'Efficiency (%)', ...
    'Bop (mT)', 'dIL max (A)', 'IL max (A)', 'IL RMS (A)', ...
    'IT1 max (A)', 'IT1 RMS (A)', 'dVo max (%)', 'N1', ...
    'N2', 'Lm (mu H)', 'RT1 (mOhm)', 'RT2 (mOhm)', ...
    'Wire 1 (AWG)', 'Wire 2 (AWG)', 'Ku (%)', 'Dmax'};
xlswrite('Transformer.xlsx', table_title, 'Range', 'A1:T1');

```

A.2 Algoritmo de design do transformador

```

function [PT, IT1_max, IT1_med, IT1_RMS, Lm, ILm, N1, ...
    N2, Kgfe, Aw1, Aw2, Bop, Ku, wire1, wire2, RT1, RT2] ...
= transformer_design (core, n, eta, Ts, Vo_max, Po_max, ...
    IL_max, IL_min, Dmax)
%%% Material F magnetic properties (Bsat = 470 mT)
beta = 2.68;
Kfe = 57.3; % W / (cm3 * T^beta)
mu_F = 2.9723e-3; % H / m

%%% Transformer electrical properties
rho = 1.68e-6; % Ohm * cm
ILm = 0.1 * IL_max / n; % A
Ku_ref = 0.3;
Ku = Ku_ref;
PT = 0.01 * Po_max; % W

%%% Electric variables
IT1_med = IL_min / n;
IT2_RMS = sqrt(Dmax*(IL_max^2 + IL_max*IL_min + IL_min^2)/3);
lamb1 = n * Ts * Vo_max / eta;

%%% Transformer core geometrical properties (EE12 to EE70)
Ac_v = [0.14, 0.19, 0.23, 0.41, 1.09, ...
    1.27, 2.26, 2.47, 3.24]; % cm2
Wa_v = [0.085, 0.19, 0.284, 0.196, 0.476, ...

```

```

    1.1, 1.78, 2.89, 6.75]; % cm2
MLT_v = [2.28, 3.4, 3.69, 3.99, 6.6, 8.5, 10, 12.8, 14]; % cm
lm_v = [2.7, 3.45, 3.94, 3.96, 5.77, 7.7, 9.58, 11, 18]; % cm
Ac = Ac_v(core);
Wa = Wa_v(core);
MLT = MLT_v(core);
lm = lm_v(core);

%%% Wire properties (AWG0 to AWG24)
wire_v = 0 : 1 : 44;
Aw_v = [534.8, 424.1, 336.3, 266.7, 211.5, 167.7, 133, ...
    105.5, 83.67, 66.32, 52.41, 41.6, 33.08, 26.26, 20.02, ...
    16.51, 13.07, 10.39, 8.228, 6.531, 5.188, 4.116, 3.243, ...
    2.508, 2.047, 1.623, 1.28, 1.021, 0.8046, 0.647, 0.5067, ...
    0.4013, 0.3242, 0.2554, 0.2011, 0.1589, 0.1266, 0.1026, ...
    0.08107, 0.06207, 0.04869, 0.03972, 0.03166, 0.02452, ...
    0.0202] * 1e-3; % cm2
rw_v = [3.224, 4.065, 5.128, 6.463, 8.153, 10.28, 13, 16.3, ...
    20.6, 26, 32.9, 41.37, 52.09, 69.64, 82.8, 104.3, 131.8, ...
    165.8, 209.5, 263.9, 332.3, 418.9, 531.4, 666, 842.1, ...
    1062, 1345, 1687.6, 2142.7, 2664.3, 3402.2, 4294.6, ...
    5314.9, 6748.6, 8572.8, 10849, 13608, 16801, 21266, ...
    27775, 35400, 43405, 54429, 70308, 85072] * 1e-6; % Ohm / cm
cw = length(wire_v);

%%% Transformer design
re = 0.01; % relative error percent
ite_max = 50; % maximum iteration
rel_er = 1;
ite = 0;
while ((rel_er > re) && (ite < ite_max))
    ILm_b = ILm;
    PT_b = PT;

    IT1_max = IL_max / n + ILm;
    IT1_RMS = sqrt(Dmax * (IT1_max^2 + ...

```



```

    IT1_max*IT1_med + IT1_med^2 + ILM^2) / 3);
    I_RMS_t1 = IT1_RMS + IT2_RMS / n;

```

```

    Kgfe = 1e8 * rho * lamb1^2 * I_RMS_t1^2 * Kfe^(2/beta) ...
    / (4 * Ku * PT^(1+2/beta));

```

```

    Bop = (1e8 * rho * lamb1^2 * I_RMS_t1^2 * MLT / ...
    (2 * Ku * Wa * Ac^3 * lm * beta * Kfe)) ^ (1/(beta+2));

```

```

    N1 = lamb1 / (2 * Bop * Ac) * 1e4;
    N1 = n * round(N1/n);
    N2 = N1 / n;

```

```

    Aw1 = Ku_ref * Wa * IT1_RMS / (N1 * I_RMS_t1);
    pos1 = 1;
    while ((Aw_v(pos1)>Aw1) && (pos1<cw))
        pos1 = pos1 + 1;
    end
    Aw1 = Aw_v(pos1);

```

```

    Aw2 = Ku_ref * Wa * IT2_RMS / (N1 * I_RMS_t1);
    pos2 = 1;
    while ((Aw_v(pos2)>Aw2) && (pos2<cw))
        pos2 = pos2 + 1;
    end
    Aw2 = Aw_v(pos2);

```

```

    Ku = (N1*Aw1 + N2*Aw2) / Wa;
    PT = Kfe * Bop^beta * Ac * lm + ...
        rho * MLT * N1^2 * I_RMS_t1^2 / (Wa * Ku);
    Lm = mu_F * N1^2 * Ac * 1e-2 / lm;
    ILM = Ts * n * Vo_max / (eta * Lm);

```

```

    ite = ite + 1;
    rel_er = max(abs([1-ILM/ILM_b, 1-PT/PT_b])) * 100;

```

```

end

```

```

IT1_max = IL_max / n + IIm;
IT1_RMS = sqrt(Dmax*(IT1_max^2 + IT1_max*IT1_med + ...
    IT1_med^2 + IIm^2)/3);

```

```

wire1 = wire_v(pos1);
RT1 = rw_v(pos1) * N1 * MLT;

```

```

wire2 = wire_v(pos2);
RT2 = rw_v(pos2) * N2 * MLT;

```

A.3 Diagrama de Bode do filtro LC

```

close , clear , clc;

```

```

L = 100e-6; % H

```

```

Rl = 25e-3; % Ohm

```

```

C = 680e-6; % F

```

```

Rc = 21e-3; % Ohm

```

```

% Ressonance frequency

```

```

fr = 1 / (2*pi*sqrt(L*C)); % Hz

```

```

wr = 1 / sqrt(L*C); % rad/s

```

```

H_LCr_abs_r = 20 * log10( sqrt( (1 + (Rc*C*wr)^2) / ...
    ((L*C*wr^2)^2 + (((Rl+Rc)*C)^2 - 2*L*C)*wr^2 + 1) ) ); % dB

```

```

% Cutoff frequency

```

```

fc = sqrt((10^0.15 + 1) / (L*C)); % Hz

```

```

wc = 2*pi * sqrt((10^0.15 + 1) / (L*C)); % rad/s

```

```

H_LCr_abs_c = 20 * log10( sqrt( (1 + (Rc*C*wc)^2) / ...
    ((L*C*wc^2)^2 + (((Rl+Rc)*C)^2 - 2*L*C)*wc^2 + 1) ) ); % dB

```

```

% Transfer functions

```

```

w = 100 : 0.1 : 1e5; % rad/s

```

```

H_LC_abs = 20 * log10(1 ./ abs(1 - L*C*w.^2)); % dB

```

```

H_LCr_abs = 20 * log10( sqrt( (1 + (Rc*C*w).^2) ./ ...
    ((L*C*w.^2).^2 + (((Rl+Rc)*C)^2 - 2*L*C)*w.^2 + 1) ) ); % dB

```

```
w = log10(w); % rad/s
```

```
% Plot
```

```
figure(1), set(gcf,'color','w');
plot(w,H_LC_abs,'k', w,H_LCr_abs,'r'), xlabel('log(w) [rad/s]');
ylabel('|H(w)| [dB]'), title('Bode diagram'), grid on;
legend('LC filter','LC filter with parasitic resistances');
```

A.4 Ponte de diodos e filtro capacitivo

```
close, clear, clc; format long;
% Initial data
f = 60; % mains frequency [Hz]
T = 1 / f; % mains period [s]
w = 2 * pi * f; % angular velocity [rad/s]
p = 0.85; % admissible input voltage drop
Po = 300; % max output power [W]
Vp = sqrt(2) * 100; % input peak voltage [V]
eff_DC_DC = 0.868576; % DC-DC convertor efficiency
Dmax = 0.366357; % max duty cicle

% Minimal bulk capacitance [F]
tmin = acos(-p) / w % [s]
C_Bulk_min = 2 * Po * tmin / (eff_DC_DC * Vp^2 * (1 - p^2))

% Selected bulk capacitance [F]
C_Bulk = 1200e-6;

% New values
fun = @(p) C_Bulk * w * eff_DC_DC * Vp^2 * (1 - p^2) ...
        - 2 * Po * acos(-p);
p = fsolve(fun,p) % input voltage drop
tmin = acos(-p) / w % [s]

% RMS charge current [A]
I_charge_RMS = C_Bulk * Vp * w * ...
```

```

    sqrt(0.5 - p * sqrt(1-p^2) / (2 * w * (T/2 - tmin)))
% RMS discharge current [A]
I_discharge_RMS = 4.12;
% RMS bulk current [A]
I_Bulk_RMS = sqrt((tmin * I_discharge_RMS^2 + ...
    (T/2 - tmin) * I_charge_RMS^2) / (T/2))
% Max bulk current [A]
I_Bulk_max = C_Bulk * Vp * w * sqrt(1 - p^2)

% Bulk capacitor resistance [Ohm]
ESR = 60e-3; % 100Hz and 60 Celcius
% Bulk power dissipation [W]
PC_Bulk = ESR * I_Bulk_RMS^2

% Diode Bridge max current [A]
I_T1_max = 7.795981; % [A]
I_DB_max = I_Bulk_max + 7.78
% Diode Bridge RMS current [A]
I_DB_RMS = sqrt((I_discharge_RMS^2 + I_T1_max * ...
    I_Bulk_max * Dmax + I_charge_RMS^2) * (1 - 2*tmin/T))
% Diode Bridge power dissipation [W]
R_DB_f = 10e-3; % [Ohm]
V_DB_f = 1.1; % [V]
P_DB = (R_DB_f * I_DB_RMS + V_DB_f) * I_DB_RMS

% Efficiency
P_loss_DC_DC = Po * (1 - eff_DC_DC); % [W]
P_loss = P_loss_DC_DC + P_DB + PC_Bulk; % [W]
eff = 1 - P_loss / Po

```

A.5 Projeto e simulação do controlador

```

close, clear, clc; format long;
%%% System parameters
Lf = 100e-6; % [H] Inductor
RLf = 25e-3; % [Ohm] Inductor resistance

```

```

Cf = 680e-6; % [F]      Capacitor
RCf = 21e-3; % [Ohm]   Capacitor resistance
Rl = 10;      % [Ohm]   Load resistance
Vi = 179.6;  % [V]      Mean input voltage
N = 1.5;      %          Transformer turns ratio
Dmax = 0.45; %          Max duty cycle

%%% Linear continuous-time model:  $\mathbf{x}' = [\mathbf{vC}, \mathbf{iL}]$ 
A = [ -1/(Cf*(Rl+RCf)),      Rl/(Cf*(Rl+RCf));
      -Rl/(Lf*(Rl+RCf)),    -(Rlf+Rl*RCf/(Rl+RCf))/Lf ];
B = [ 0;   Vi/(N*Lf) ];
C = [ Rl/(Rl+RCf),   Rl*RCf/(Rl+RCf) ];
D = 0;
sys = ss(A, B, C, D);

%%% Linear discrete-time model
Ts = 1e-5; % sample period [s]
sysd = c2d(sys, Ts, 'Tustin');
Ad = sysd.a;
Bd = sysd.b;
Cd = sysd.c;

%%% Integral action augmented model:  $\mathbf{x}_{\text{aug}}' = [\mathbf{vC}, \mathbf{iL}, \mathbf{w}]$ 
Ad_aug = [Ad, [0;0]; Cd, 1];
Bd_aug = [Bd; 0];

%%% Optimal control – LQR
% Bryson rule
Q1 = diag([30^(-2), 11.33^(-2), 0]);
Q2 = 0.45^(-2);
% Pincer procedure
ts = 0.01; % settling time
alpha = 100^(Ts/ts);
K = dlqr(alpha*Ad_aug, alpha*Bd_aug, Q1, Q2);

%%% Kalman Filter – LQG

```

```

var_v = (0.01)^2; % measurement noise variance
var_xd = var_v; % process noise variance
Rd = var_xd; % covariance matrix of process noise
Rv = var_v; % covariance matrix of measurement noise
[~, Le, ~] = kalman(sysd, Rd, Rv, 0);

%%% Simulation
qtz_in = 5 / 2^10; % measurement quantization interval
qtz_ctr = 1 / 2^10; % control quantization interval
Sat_max = 5; % saturation max value
Sat_min = 0; % saturation min value
G = 1 / (30 / Sat_max); % Resistive voltage divider gain
tf = 0.06; % [s] final time
t_step = Ts / 10; % [s] simulation step
sim('Control_Simulink.slx');

%%% Plot
figure(1), set(gcf, 'color', 'w');
subplot(211), stairs(0:Ts:tf, d, 'k'), grid on;
    title('Forward Converter – Control Effort');
    xlabel('Time (s)'), ylabel('Duty Cicle'), xlim([0, tf]);
subplot(212), plot(t, r, 'r', t, vo, 'k'), grid on, xlim([0, tf]);
    title('Forward Converter – Output');
    xlabel('Time (s)'), ylabel('Voltage [V]');
    legend('Reference', 'Load');

```

A.6 Bloco *DigCtrl* do Simulink

```

function [w, x, d] = fcn(wb, xb, r, vo, Ad, ...
    Bd, K, Le, Cd, Dmax)
% Plant output value correction
y = 6 * vo;
% Integral action
w = wb + y - r;
% Current Estimator – State update
x_LQG = xb + Le * (y - Cd*xb);

```

```

% Control effort
d = - K * [x_LQG; w];
% PWM saturation
if d > Dmax
    d = Dmax;
elseif d < 0
    d = 0;
end
% Current Estimator - State extrapolation
x = Ad*x_LQG + Bd*d;

```

A.7 Simulação do controlador com planta modificada

```

close, clear, clc; format long;
%%% System parameters
Lf = 100e-6; % [H] Inductor
RLf = 25e-3; % [Ohm] Inductor resistance
Cf = 680e-6; % [F] Capacitor
RCf = 21e-3; % [Ohm] Capacitor resistance
Rl = 0.1; % [Ohm] Load resistance: 0.1 | 10 | 1000
Vi = 179.6; % [V] Input voltage: 141.4 | 179.6 | 200
N = 1.5; % Transformer turns ratio
Dmax = 0.45; % Max duty cycle
Ts = 1e-5; % [s] Sample period

%%% Linear continuous-time model
A = [ -1/(Cf*(Rl+RCf)), Rl/(Cf*(Rl+RCf));
      -Rl/(Lf*(Rl+RCf)), -(RLf+Rl*RCf/(Rl+RCf))/Lf ];
B = [ 0; Vi/(N*Lf) ];
C = [ Rl/(Rl+RCf), Rl*RCf/(Rl+RCf) ];
D = 0;

%%% Microcontroller
Ad = [0.997804369618173, 0.014625348088769;
      -0.099452367003629, 0.994686874295616];
Bd = [0.087557083891431; 11.941525420783089];

```

```

Cd = [0.995766824623838, 0.028197671115147];
K = [0.033293762099687, 0.032463881530606, ...
     0.000230526126952];
Le = [0.349035208102762; 8.644382966325479];

% Simulation
var_v = (0.01)^2; % measurement noise variance
var_xd = var_v; % process noise variance
qtz_in = 5 / 2^10; % measurement quantization interval
qtz_ctr = 1 / 2^5; % control quantization interval
Sat_max = 5; % saturation max value
Sat_min = 0; % saturation min value
G = 1 / (30 / Sat_max); % Resistive voltage divider gain
tf = 0.06; % [s] final time
t_step = Ts / 10; % [s] simulation step
sim('Control_Simulink.slx');

% Plot
figure(1), set(gcf,'color','w');
subplot(211), stairs(0:Ts:tf,d,'k'), grid on;
title(['Forward Converter — Ideal Noise — Vi=' ...
       num2str(Vi) 'V | Rload=' num2str(Rl) 'Ohm']);
xlabel('Time (s)'), ylabel('Duty Cicle'), xlim([0,tf]);
subplot(212), plot(t,r,'r',t,vo,'k'), grid on, xlim([0,tf]);
xlabel('Time (s)'), ylabel('Voltage [V]');
legend('Reference','Load');

```

A.8 Bloco *Controller* do PSIM

```

// Input
double vo = 6 * in[0]; // adjusted plant output
double r = (1 - 0.00203) * in[1]; // virtual reference
double t = in[2]; // simulation time
double vc = in[3]; // x' = [vc, il] state variables
double il = in[4];
double w = in[5]; // x_aug' = [vc, il, w]

```



```

// Controller gain
double K[3] = {0.033293762099687, 0.032463881530606, ...
               0.000230526126952};
// Observer gain
double Le[3] = {0.349035208102761, 8.644382966325313};
// Discrete plant
double Ad[2][2] = {{0.997804369618173, 0.014625348088769}, ...
                  {-0.099452367003629, 0.994686874295616}};
double Bd[2] = {0.087557083891431, 11.941525420783089};
double Cd[2] = {0.995766824623838, 0.028197671115147};

double d = 0; // duty cicle = control effort

if (t > 0.01) {
    // Integral action
    w = w + vo - r;

    // Current Estimator - State update:
    // dx_hat = x_chk + Le * (vo - Cd*x_chk)
    vc = vc + Le[0] * (vo - Cd[0]*vc - Cd[1]*il);
    il = il + Le[1] * (vo - Cd[0]*vc - Cd[1]*il);

    // Control effort
    d = - (K[0]*vc + K[1]*il + K[2]*w);

    // PWM saturation = natural anti-windup
    if (d > 0.45) d = 0.45;
    else if (d < 0) d = 0;

    // Current Estimator - State extrapolation:
    // dx_chk = Ad*x_hat + Bd*d
    vc = Ad[0][0]*vc + Ad[0][1]*il + Bd[0]*d;
    il = Ad[1][0]*vc + Ad[1][1]*il + Bd[1]*d;
}

```

```
// Output  
out[0] = d;  
out[1] = vc;  
out[2] = il;  
out[3] = w;
```